


С. А. Бирюков

# Цифровые устройства на интегральных микросхемах

Издательство «Радио и связь»




Основана в 1947 году
Выпуск 1103

С. А. Бирюков

# Цифровые устройства на интегральных микросхемах

Издание второе, переработанное и дополненное



Москва
«Радио и связь» 1987

ББК 32.844
Б 64
УДК 621.396.62:64



Рецензент В. А. Ханов

**Бирюков С. А.**

Б 64 Цифровые устройства на интегральных микросхемах. — 2-е изд., перераб. и доп. — М.: Радио и связь, 1987. — 152 с.: ил. (Массовая радиобиблиотека; Вып. 1103).

Дано описание принципов использования интегральных микросхем серий К155, приведены описания электронных часов и будильников на интегральных микросхемах серий К155, К134, таймера, квазисенсорных переключателей, универсального частотомера на интегральных микросхемах серий К155 и К500, цифровых шкал для трансиверов и радиоприемников с вакуумным индикатором ИВ-21 и полупроводниковыми индикаторами, генератора для настройки музыкальных инструментов, генератора аккордов для ЭМИ, клавиатуры и задающего генератора ЭМИ, блоков питания цифровых устройств, щупов для настройки цифровых устройств. По сравнению с первым изданием (1984 г.) дополнительно рассмотрена работа большого количества новых микросхем серии К155, приведены описания ранее не рассматривавшихся устройств на цифровых микросхемах.

Для радиолюбителей, знакомых с основами цифровой техники.

Б $\frac{2402020000-036}{046(01)-87}$ 65—87 **ББК 32.844**

## Предисловие ко второму изданию

Широкое внедрение цифровой техники в радиолюбительское творчество связано с появлением интегральных микросхем. Цифровые устройства, собранные целиком на дискретных транзисторах и диодах, имели значительные габаритные размеры, ненадежно работали из-за большого количества элементов и, особенно, паяных соединений. Интегральные микросхемы, содержащие в своем составе десятки, сотни, а иногда и тысячи и десятки тысяч компонентов, позволили по-новому подойти к проектированию и изготовлению цифровых устройств. Надежность отдельной интегральной микросхемы мало зависит от количества элементов и близка к надежности одиночного транзистора, а потребляемая мощность в пересчете на отдельный компонент резко уменьшается по мере повышения степени интеграции.

В результате на интегральных микросхемах стало возможным собирать сложнейшие устройства, изготовить которые в радиолюбительских устройствах без использования интегральных микросхем было бы совершенно невозможно.

Разработке цифровых устройств радиолюбителям мешает отсутствие систематического изложения вопросов практического использования интегральных микросхем в радиолюбительской литературе. Имеющиеся книги научного характера часто подходят к вопросам проектирования цифровых устройств с теоретических позиций без учета особенностей интегральных микросхем различных серий, а описание правил использования конкретных микросхем разбросано по специальным изданиям, руководящим техническим материалам и стандартам, недоступным широкому кругу радиолюбителей. Автором сделана попытка восполнить этот пробел.

В основе своей книга содержит опыт автора по изучению и применению интегральных микросхем ТТЛ-серий (в основном серии К155), частично нашедший отражение в статьях, опубликованных в журнале «Радио» в 1977—1986 гг. В книге описаны как общие вопросы применения комбинационных (элементы И—НЕ, И—ИЛИ—НЕ, НЕ, ИЛИ—НЕ, И, ИЛИ, дешифраторы, мультиплексоры, преобразователи кодов, сумматоры по модулю 2, полные сумматоры) и последовательностных (триггеры, счетчики, сдвигающие регистры) интегральных микросхем серии К155, так и описания практических конструкций с их применением. Описания достаточно детализированы, содержат объяснение принципа действия, временные диаграммы, указания о настройке, чертежи печатных плат.

Отзывы о книге направляйте по адресу: 101000, Москва, Почтамт, а/я 693, издательство «Радио и связь», Массовая радиобиблиотека.

# ЦИФРОВЫЕ ИНТЕГРАЛЬНЫЕ МИКРОСХЕМЫ СЕРИИ К155

## Общие сведения

Отечественная промышленность выпускает обширную номенклатуру интегральных микросхем (ИС). Широкое применение для построения устройств автоматики и вычислительной техники находят цифровые ИС серии К155, которые изготовляются по стандартной технологии биполярных ИС транзисторно-транзисторной логики (ТТЛ). Номенклатура ИС серии К155 составляет около 100 наименований.

Все ИС серии К155 имеют напряжение питания 5 В±5%. Интегральные микросхемы выпускаются в пластмассовых корпусах четырех типов, отличающихся количеством выводов (8, 14, 16, 24) и размерами, и имеют диапазон рабочих температур от —10 до +70° С. Часть микросхем выпускается также в керамических корпусах и имеет обозначение КМ155. Температурный диапазон микросхем в керамических корпусах от —45 до +85° С.

Интегральные микросхемы серии К155 имеют выходной уровень логического 0 (лог. 0) не более 0,4 В (типовое значение 0,1 ... 0,2 В), выходной уровень логической 1 (лог. 1) не менее 2,4 В (типовое значение 3,2 ... 3,5 В), типовую нагрузочную способность —10.

В табл. 1 приведены значения потребляемой мощности, предельной частоты тактовых импульсов, а также число выводов корпуса и разводка выводов питания рассматриваемых ниже микросхем.

При проектировании цифровых приборов следует иметь в виду, что фактическое быстродействие триггеров и счетчиков превышает указанное в табл. 1 в 1,5 ... 2 раза, а потребляемая мощность в среднем в 1,5 ... 2 раза меньше предельной, указанной в таблице.

При разработке принципиальных схем различных устройств всегда возникает вопрос: что делать с неиспользуемыми входами интегральных микросхем. Для ИС ТТЛ, к которым относятся ИС серии К155, возможно несколько вариантов. Во-первых, неиспользуемые входы микросхем можно никуда не подключать, т. е. подпаивать к контактной площадке минимальных размеров, к которой (это важно) не подключены проводники. При таком варианте несколько уменьшается быстродействие микросхем. Для ИС некоторых серий (К533, К555, К530, К531 и др.) оставлять входы неподключенными не допускается. Во-вторых, возможно подключение неиспользуемых входов к используемым входам того же элемента, но это увеличивает нагрузку на микросхему — источник сигнала, что также снижает быстродействие. Неиспользуемые входы J триггеров можно подключать к инверсным выходам тех же триггеров, а К — к прямым. Это очень удобно, так как указанные выводы триггеров обычно расположены рядом. Можно подключать неиспользуемые входы к выходу неиспользуемого элемента И—НЕ, входы которого при этом надо соединить с общим проводом. Наконец, можно объединять неиспользуемые входы ИС и подключать их к источнику питания +5 В через резистор 1 кОм (до

**Таблица 1**

| Обозначение ИС | Потребляемая мощность, мВт | Предельная частота, МГц | Число выводов корпуса | Выводы питания | |
|---|---|---|---|---|---|
| | | | | +5 В | Общий |
| К155ИВ1 | 300 | — | 16 | 16 | 8 |
| К155ИД1 | 132 | — | 16 | 5 | 12 |
| К155ИД3 | 250 | — | 24 | 24 | 12 |
| К155ИД4 | 210 | — | 16 | 16 | 8 |
| КМ155ИД8А,Б | 325 | — | 24 | 24 | 12 |
| КМ155ИД9 | 325 | — | 24 | 24 | 12 |
| К155ИД10 | 350 | — | 16 | 16 | 8 |
| К155ИЕ1 | 150 | 10 | 14 | 14 | 7 |
| К155ИЕ2 | 265 | 10 | 14 | 5 | 10 |
| К155ИЕ4 | 255 | 10 | 14 | 5 | 10 |
| К155ИЕ5 | 265 | 10 | 14 | 5 | 10 |
| К155ИЕ6 | 510 | 15 | 16 | 16 | 8 |
| К155ИЕ7 | 510 | 15 | 16 | 16 | 8 |
| К155ИЕ8 | 600 | 15 | 16 | 16 | 8 |
| К155ИЕ9 | 505 | 25 | 16 | 16 | 8 |
| К155ИМ1 | 175 | — | 14 | 14 | 7 |
| К155ИМ2 | 290 | — | 14 | 4 | 11 |
| К155ИМ3 | 640 | — | 16 | 5 | 12 |
| К155ИП2 | 294 | — | 14 | 14 | 7 |
| К155ИР1 | 410 | 10 | 14 | 14 | 7 |
| К155ИР13 | 580 | 30 | 24 | 24 | 12 |
| К155КП1 | 360 | — | 24 | 24 | 12 |
| К155КП2 | 315 | — | 16 | 16 | 8 |
| К155КП5 | 230 | — | 14 | 14 | 7 |
| К155КП7 | 260 | — | 16 | 16 | 8 |
| К155ЛА1 | 55 | — | 14 | 14 | 7 |
| К155ЛА2 | 26 | — | 14 | 14 | 7 |
| К155ЛА3 | 110 | — | 14 | 14 | 7 |
| К155ЛА4 | 82,5 | — | 14 | 14 | 7 |
| К155ЛА6 | 135 | — | 14 | 14 | 7 |
| К155ЛА7 | 110 | — | 14 | 14 | 7 |
| К155ЛА8 | 110 | — | 14 | 14 | 7 |
| К155ЛА10 | 82,5 | — | 14 | 14 | 7 |
| К155ЛА11 | 110 | — | 14 | 14 | 7 |
| К155ЛА12 | 270 | 5 | 14 | 14 | 7 |
| К155ЛА13 | 270 | — | 14 | 14 | 7 |
| К155ЛА18 | 355 | — | 8 | 8 | 4 |
| К155ЛД1 | 20 | — | 14 | 14 | 7 |
| К155ЛД3 | 10 | — | 14 | 14 | 7 |
| К155ЛЕ1 | 135 | — | 14 | 14 | 7 |
| К155ЛЕ2 | 95 | — | 16 | 16 | 8 |
| К155ЛF3 | 95 | — | 14 | 14 | 7 |
| К155ЛЕ4 | 130 | — | 14 | 14 | 7 |
| К155ЛЕ5 | 285 | — | 14 | 14 | 7 |
| К155ЛЕ6 | 285 | — | 14 | 14 | 7 |
| К155ЛИ1 | 165 | — | 14 | 14 | 7 |
| К155ЛИ5 | 325 | — | 14 | 14 | 7 |
| К155ЛЛ1 | 190 | — | 14 | 14 | 7 |
| К155ЛЛ2 | 340 | — | 8 | 8 | 4 |
| К155ЛН1 | 165 | — | 14 | 14 | 7 |
| К155ЛН2 | 165 | — | 14 | 14 | 7 |
| К155ЛН3 | 155 | — | 14 | 14 | 7 |
| К155ЛН5 | 155 | — | 14 | 14 | 7 |
| К155ЛП5 | 250 | — | 14 | 14 | 7 |
| К155ЛП7 | 55 | — | 14 | 14 | 7 |

| Обозначение ИС | Потребляемая мощность, мВт | Предельная частота, МГц | Число выводов корпуса | Выводы питания | |
|---|---|---|---|---|---|
| | | | | +5 В | Общий |
| К155ЛП8 | 270 | — | 14 | 14 | 7 |
| К155ЛП9 | 150 | — | 14 | 14 | 7 |
| К155ЛР1 | 70 | — | 14 | 14 | 7 |
| К155ЛР3 | 47,5 | — | 14 | 14 | 7 |
| К155ЛР4 | 70 | — | 14 | 14 | 7 |
| К155ПП5 | 55 | — | 14 | 14 | 7 |
| К155ПР6 | 520 | — | 16 | 16 | 8 |
| К155ПР7 | 520 | — | 16 | 16 | 8 |
| К155РЕ3 | 550 | — | 16 | 16 | 8 |
| К155РЕ21 | 650 | — | 16 | 16 | 8 |
| К155РЕ22 | 650 | — | 16 | 16 | 8 |
| К155РЕ23 | 650 | — | 16 | 16 | 8 |
| К155РЕ24 | 650 | — | 16 | 16 | 8 |
| К155ТВ1 | 105 | 10 | 14 | 14 | 7 |
| К155ТЛ1 | 160 | — | 14 | 14 | 7 |
| К155ТЛ2 | 300 | — | 14 | 14 | 7 |
| К155ТЛ3 | 200 | — | 14 | 14 | 7 |
| К155ТМ2 | 157,5 | 10 | 14 | 14 | 7 |
| К155ТМ5 | 265 | — | 14 | 4 | 11 |
| К155ТМ7 | 265 | — | 16 | 5 | 12 |
| К155ТМ8 | 225 | — | 16 | 16 | 8 |

20 входов к одному резистору). Последние два способа не снижают быстродействия ИС.

Недопустимо подключать ко входу ИС проводник, который во время работы может оказаться неподключенным к выходу источника сигнала, например при управлении от кнопки или переключателя. Такие проводники обязательно следует подключать к источнику +5 В через резистор 1...10 кОм.

На печатных платах с использованием ИС серии К155 необходима установка блокировочных конденсаторов между цепью +5 В и общим проводом. Их количество определяется одним — двумя конденсаторами емкостью 0,033... ...0,047 мкФ на каждые пять микросхем. Конденсаторы следует располагать на плате по возможности равномерно. Их следует также установить рядом со всеми ИС с мощным выходом (например, К155ЛА6) или с потребляемой мощностью более 0,5 Вт.

Цифровые ИС по своим функциям делятся на два широких класса: комбинационные и последовательностные. К первому классу относятся ИС, не имеющие внутренней памяти, состояние выходов этих ИС однозначно определяется уровнями входных сигналов в данный момент.

Ко второму классу относятся ИС, состояние выходов которых определяется не только уровнями входных сигналов в данный момент, но и состоянием ИС в предыдущий момент из-за наличия внутренней памяти.

К комбинационным ИС серии К155 относятся простые логические элементы И—НЕ, И—ИЛИ—НЕ, НЕ, ИЛИ—НЕ, И, ИЛИ, имеющие в своем обозначении буквы ЛА (К155ЛА3), ЛР (К155ЛР1), ЛН (К155ЛН1), ЛЕ (К155ЛЕ1), ЛИ (К155ЛИ1), ЛЛ (К155ЛЛ1), более сложные элементы — дешифраторы (К155ИД1, К155ИД3, К155ИД4), мультиплексоры (К155КП1, К155КП2,

К155КП5, К155КП7), сумматоры по модулю 2 (К155ЛП5, К155ИП2), полные сумматоры (К155ИМ1, К155ИМ2, К155ИМ3), преобразователи кодов для семисегментных и матричных индикаторов (К155ПП5, КМ155ИД8, КМ155ИД9, К155РЕ21, К155РЕ22, К155РЕ23, К155РЕ24), шифраторы (К155ИВ1), программируемые постоянные запоминающие устройства (К155РЕ3), преобразователи двоично-десятичного кода в двоичный и обратно (К155ПР6, К155ПР7) и др.

К последовательностным ИС относятся триггеры (К155ТВ1, К155ТМ2, К155ТМ5, К155ТМ7, К155ТМ8), счетчики (К155ИЕ1—К155ИЕ9), сдвигающие регистры (К155ИР1, К155ИР13) и др.

## Комбинационные интегральные микросхемы малой степени интеграции

Существует много типов микросхем серии К155 малой степени интеграции, различающихся по функциональному назначению, нагрузочной способности, схеме выходного каскада.

Работа логических элементов этих микросхем достаточно проста — для элементов И выходной уровень лог. 1 формируется при подаче на все входы элемента уровней лог. 1, для элемента ИЛИ для формирования уровня лог. 1 на выходе достаточно подачи хотя бы на один вход уровня лог. 1. Элементы И—НЕ (основной элемент серии К155) и ИЛИ—НЕ дополнительно инвертируют выходной сигнал, элемент И—ИЛИ—НЕ состоит из нескольких элементов И, выходы которых подключены ко входам элемента ИЛИ—НЕ.

По нагрузочной способности микросхемы можно разделить на стандартные (N=10, т. е. допустима нагрузка на 10 входов микросхем серии К155), микросхемы с повышенной нагрузочной способностью (N=30), микросхемы со специальным выходным каскадом, обеспечивающим значительно более высокую нагрузочную способность в одном из логических состояний. Некоторые типы микросхем выпускаются с так называемым «открытым» коллекторным выходом.

Отдельно следует отметить специальный, пока еще малочисленный класс микросхем с третьим состоянием выходного каскада, называемым также еще «высокоимпедансным», «Z-состоянием», при котором микросхема отключается по своему выходу от нагрузки.

На рис. 1 приведена разводка выводов большинства логических микросхем серии К155 малой степени интеграции, причем для микросхем, выполняющих разные функции, но имеющих одну разводку выводов, приведен один рисунок без обозначения функции.

Рассмотрим более подробно микросхемы малой степени интеграции серии К155. К микросхемам, выполняющим функцию И—НЕ, относятся К155ЛА1, К155ЛА2, К155ЛА3, К155ЛА4, К155ЛА6, К155ЛА7, К155ЛА8, К155ЛА10, К155ЛА11, К155ЛА12, К155ЛА13, К155ЛА18. Микросхемы К155ЛА1, К155ЛА2, К155ЛА3, К155ЛА4 имеют, как и большинство микросхем серии К155, стандартную нагрузочную способность (N=10). При лог. 0 на выходе ($U_{вых}$ = =0,4 В) они могут обеспечить втекающий ток до 16 мА, при лог. 1 ($U_{вых}$ = =2,4 В) — вытекающий ток до 0,4 мА (реально значительно больший). Микросхемы К155ЛА6 и К155ЛА12 имеют нагрузочную способность втрое больше — соответственно N=30, 48 мА и 1,2 мА.

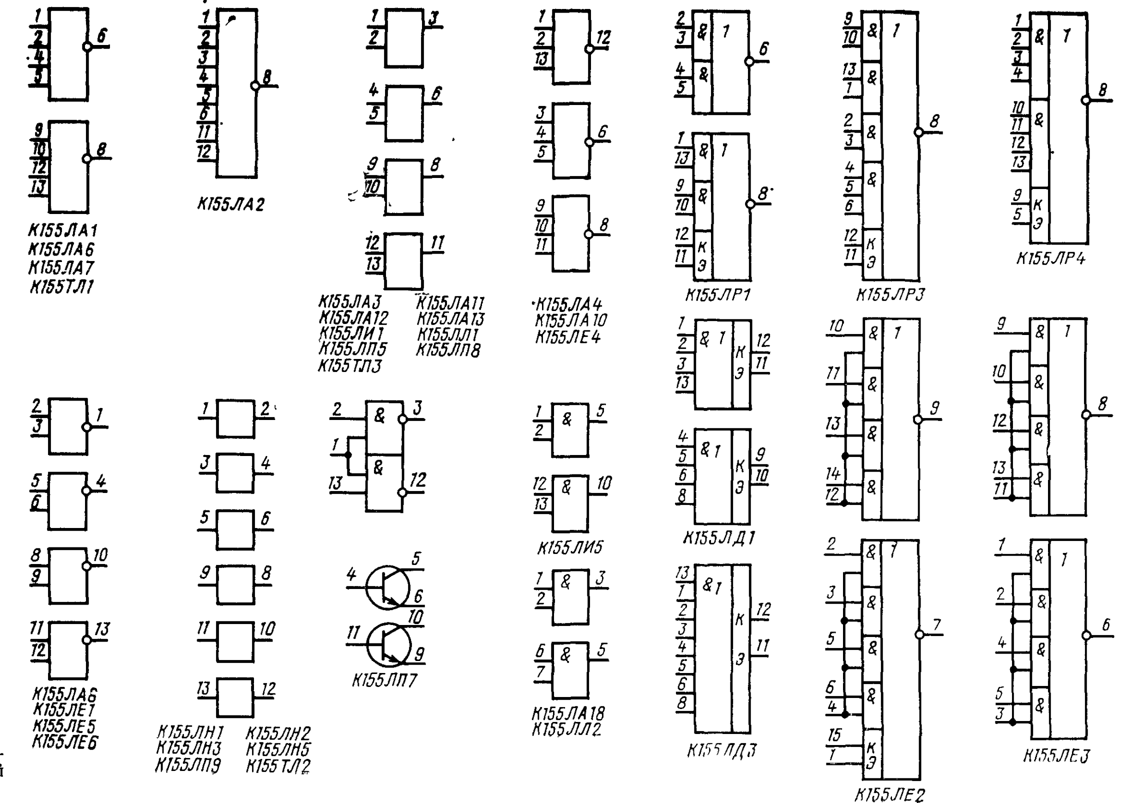



Рис. 1. Интегральные микросхемы серии К155 малой степени интеграции

Микросхемы К155ЛА7, К155ЛА8, К155ЛА10, К155ЛА11, К155ЛА13, К155ЛА18 имеют «открытый» коллекторный выход. Выходной ток и выходное напряжение этих микросхем в состоянии лог. 0 и максимальное напряжение $U_{max}$, которое можно подать на выход микросхемы, находящейся в состоянии лог. 1, приведены в табл. 2.

Таблица 2

| Обозначение микросхемы | Функция | Лог. 0 | | Лог. 1 |
|---|---|---|---|---|
| | | U, В | I, мА | $U_{max}$, В |
| К155ЛА7 | 2 × 4И—НЕ | 0,4 | 40 | 5,5 |
| К155ЛА8 | 4 × 2И—НЕ | 0,4 | 16 | 5,5 |
| К155ЛА10 | 3 × 3И—НЕ | 0,4 | 16 | 5,5 |
| К155ЛА11 | 4 × 2И—НЕ | 0,4 | 16 | 12 |
| К155ЛА13 | 4 × 2И—НЕ | 0,4 | 48 | 5,5 |
| К155ЛА18 | 2 × 2И—НЕ | 0,5 | 100 | 30 |
| | | 0,8 | 300 | |
| К155ЛИ5 | 2 × 2И | 0,5 | 100 | 30 |
| | | 0,8 | 300 | |
| К155ЛЛ2 | 2 × 2ИЛИ | 0,5 | 100 | 30 |
| | | 0,8 | 300 | |
| К155ЛН2 | 6 × НЕ | 0,4 | 16 | 5,5 |
| К155ЛН3 | 6 × НЕ | 0,4 | 16 | 30 |
| | | 0,7 | 40 | |
| К155ЛН5 | 6 × НЕ | 0,4 | 16 | 15 |
| | | 0,7 | 40 | |
| К155ЛП9 | 6 повт. | 0,4 | 16 | 30 |
| | | 0,7 | 40 | |

Микросхемы К155ЛЕ1, К155ЛЕ2, К155ЛЕ3, К155ЛЕ4, К155ЛЕ5, К155ЛЕ6 выполняют функцию ИЛИ—НЕ. На входах микросхем К155ЛЕ2, К155ЛЕ3 установлены дополнительные элементы И, позволяющие стробировать входные сигналы. Нагрузочная способность микросхем К155ЛЕ1, К155ЛЕ2, К155ЛЕ3, К155ЛЕ4 стандартная (N=10), микросхем К155ЛЕ5 и К155ЛЕ6 в состоянии лог. 0 N=30, в состоянии лог. 1 — более 30. Микросхема К155ЛЕ5 может обеспечить при $U_{вых}$=2,4 В вытекающий ток 2,4 мА, микросхема К155ЛЕ6 — 13,2 мА. Для микросхемы К155ЛЕ6 нормирован также ток при выходном напряжении 2 В. Он составляет не менее 42,4 мА, т. е. эта микросхема может обеспечивать работу на нагрузку 50 Ом, например на коаксиальный кабель с волновым сопротивлением 50 или 75 Ом, согласованный на конце.

Микросхемы К155ЛР1, К155ЛР3, К155ЛР4 выполняют функции И-ИЛИ-НЕ и имеют стандартную нагрузочную способность. Особенностью этих микросхем является возможность подключения расширителей К155ЛД1 и К155ЛД3, увеличивающих число групп И в функции ИЛИ этих микросхем. Аналогичные входы для расширения числа входов по ИЛИ имеет микросхема К155ЛЕ2.

Однако более простым способом построения элементов И или ИЛИ с бо́льшим числом входов является каскадное соединение микросхем, выполняющих функции И-НЕ и ИЛИ-НЕ. На рис. 2,*а* приведена схема элемента И на 16 входов, на рис. 2,*б* — элемента ИЛИ на 32 входа. На рис. 2,*в* приведена схема элемента совпадения, формирующего на своем выходе лог. 1 при лог. 1

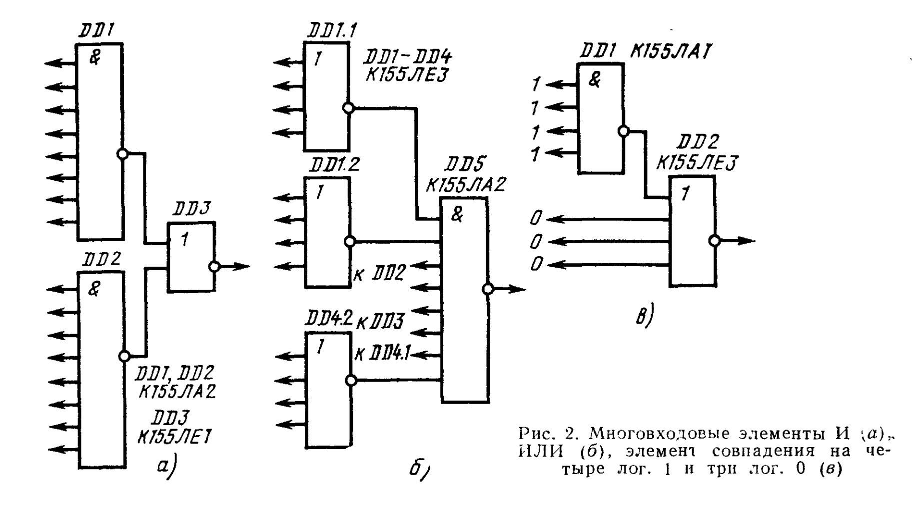



Рис. 2. Многовходовые элементы И (*а*), ИЛИ (*б*), элемент совпадения на четыре лог. 1 и три лог. 0 (*в*)

на четырех верхних по схеме входах и лог. 0 на трех нижних. Такой элемент может использоваться для дешифрации определенных состояний счетчиков и других устройств.

Микросхемы К155ЛИ1, К155ЛЛ1 и К155ЛН1 выполняют соответственно функции И, ИЛИ и НЕ и имеют стандартную нагрузочную способность.

Микросхемы К155ЛИ5, К155ЛЛ2, К155ЛН2, К155ЛН3, К155ЛН5 выполняют аналогичные функции, имеют «открытый» коллекторный выход. Их параметры приведены в табл. 2.

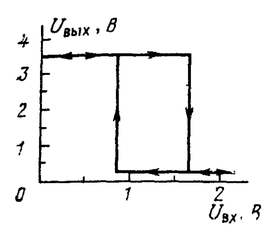
Микросхема К155ЛП9 — шесть повторителей входного сигнала с «открытым» коллекторным выходом, ее параметры также приведены в табл. 2.

Микросхема К155ЛП8 — четыре повторителя входного сигнала с «третьим» состоянием. При лог. 0 на управляющем входе (выводы 1, 4, 10, 13) сигналы со второго входа элемента (выводы 2, 5, 9, 12) проходят на выход элемента без инверсии. При лог. 1 на управляющем входе выход элемента переходит в «третье» состояние. При лог. 0 на выходе эта микросхема обеспечивает втекающий ток 16 мА, при лог. 1 — вытекающий 5,2 мА.

Микросхемы К155ЛА18, К155ЛИ5 и К155ЛЛ2 с «открытым» коллектором допускают выходной ток в состоянии лог. 0 до 300 мА и допустимое напряжение на выходе микросхемы в состоянии лог. 1 до 30 В, что позволяет коммутировать нагрузку мощностью до 9 Вт — электромагнитные реле, маломощные электродвигатели. Лампы накаливания, однако, можно использовать на номинальный ток не более 60 мА, так как сопротивление нити накала лампы в холодном состоянии значительно меньше номинального.

Микросхема К155ЛП7 представляет собой два стандартных логических элемента И-НЕ с двумя объединенными входами и два n-p-n транзистора с предельно допустимыми параметрами такими же, как и у выходных транзисторов микросхем К155ЛИ5.

Микросхемы К155ТЛ1, К155ТЛ2, К155ТЛ3 — инвертирующие триггеры Шмитта. В микросхеме К155ТЛ1 — два четырехвходовых элемента И-НЕ, в микросхеме К155ТЛ3 — четыре двухвходовых, в микросхеме К155ТЛ2 — шесть инверторов.



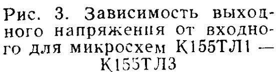



Рис. 3. Зависимость выходного напряжения от входного для микросхем К155ТЛ1 — К155ТЛ3

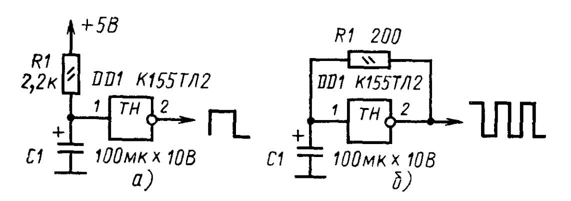



Рис. 4. Формирователь импульса начальной установки (*а*) и генератор (*б*) на микросхеме К155ТЛ2

Указанные микросхемы при плавном изменении входного сигнала обеспечивают скачкообразное переключение выходного (рис. 3). При повышении напряжения на входе элемента микросхемы выходное напряжение скачком изменяется с лог. 1 на лог. 0 при напряжении на входе около 1,65 В. При снижении напряжения на входе обратное изменение входного напряжения происходит при напряжении на входе около 0,85 В.

Триггеры Шмитта применяются для формирования ТТЛ-сигнала из синусоидального, для приема сигналов при большом уровне помех, в формирователях и генераторах импульсов и других случаях. На рис. 4,*а* показана схема формирователя импульса сброса при включении питания, обеспечивающего крутой фронт при большой длительности импульса, на рис. 4,*б* — простейшего генератора импульсов. Изучение работы более сложных ИС серии К155 удобно продолжить с микросхем последовательностного типа.

## Интегральные микросхемы последовательностного типа

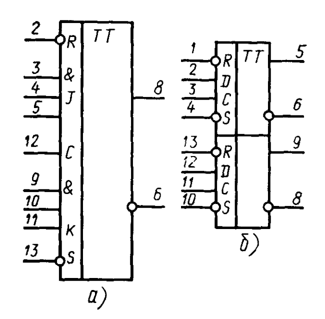
Основу последовательностных цифровых структур составляют триггеры различных типов, которые могут использоваться самостоятельно или в составе счетчиков, регистров и т. д.

Триггеры ИС серии К155 различаются по своим возможностям. Так называемые JK-триггер К155ТВ1 и D-триггер К155ТМ2 могут работать в счетном режиме, т. е. менять свое состояние на противоположное на каждый импульс, приходящий на счетный вход триггера. Триггеры микросхем К155ТМ5 и К155ТМ7 могут работать только в режиме хранения информации, записываемой в них в момент подачи тактовых импульсов.

Рассмотрим более подробно работу триггеров. Триггер К155ТВ1 (рис. 5,*а*) имеет девять входов: вход R установки в 0, вход S установки в 1, вход С — тактовых импульсов, входы J и К — управляющие входы (по три входа объединенных по схеме И), а также прямой и инверсный (обозначен кружком) выходы.

При подаче лог. 0 на вход R триггер устанавливается в нулевое состояние, при котором на прямом выходе уровень лог. 0, на инверсном — лог. 1 При подаче лог. 0 на вход S триггер устанавливается в единичное состояние

Более сложно происходит работа триггера при подаче сигналов на входы С, J и К. Наиболее простой режим осуществляется при уровне лог. 1 на входах J и К, в этом случае JK-триггер работает как обычный триггер со счетным входом: по спаду каждого положительного импульса на тактовом входе



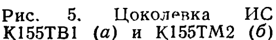



Рис. 5. Цоколевка ИС К155ТВ1 (*а*) и К155ТМ2 (*б*)

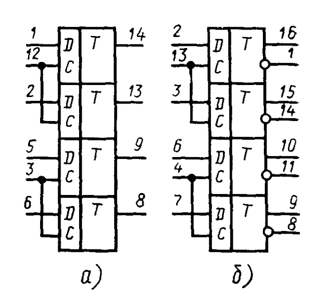



Рис. 6. Цоколевка ИС К155ТМ5 (*а*) и К155ТМ7 (*б*)

С состояние триггера меняется на противоположное. Если хотя бы на одном входе J и на одном входе K одновременно уровень лог. 0, состояние триггера при подаче импульсов по тактовому входу С не меняется.

Если на всех входах J уровень лог. 1, хотя бы на одном входе K — лог. 0, по спаду положительного импульса на входе С триггер устанавливается в единичное состояние независимо от своего предыдущего. Если хотя бы на одном входе J лог. 0, на всех входах K — 1, по спаду импульса на входе С тригтер устанавливается в нулевое состояние.

Изменение сигналов на входах J и K при уровне лог. 0 на входе С не влияет на состояние JK-триггера. Если же на входе С уровень лог. 1, спад импульса на одном или нескольких входах J при лог. 1 на других входах J приводит к установке триггера в единичное состояние, спад на входе (входах) K — в нулевое.

Следует иметь в виду, что не все JK-триггеры ИС ТТЛ работают при уровне лог. 1 на входе С так, как описано выше. Некоторые триггеры (К158ТВ1, К134ТВ1, К134ТВ14) не срабатывают непосредственно по спадам импульсов на входах J и K, но могут запоминать изменение информации на этих входах, имевшее место при уровне лог. 1 на входе С. Кроме того, технические условия на большинство JK-триггеров не определяют их принципиальных схем и характера переключения при лог. 1 на входе С. Поэтому не рекомендуется использовать JK-триггеры в режиме, когда сигналы на входах J и K меняются при лог. 1 на входе С при отсутствии уверенности в поведении триггеров в этом режиме.

Интегральная микросхема типа К155ТМ2 (рис. 5,*б*) содержит два D-триггера. Триггер D-типа имеет вместо входов J и K один вход D. По входам R и S D-триггер работает так же, как и JK-триггер. Если на входе D уровень лог. 0, по фронту положительного импульса на входе С триггер устанавливается в нулевое состояние, при лог. 1 на входе D по фронту на входе С триггер устанавливается в состояние 1.

Для получения режима счетного триггера вход D соединяют с инверсным выходом триггера, в этом случае триггер меняет свое состояние на противоположное по фронтам входных импульсов.

Интегральные микросхемы К155ТМ5 и К155ТМ7 (рис. 6) содержат по четыре статических триггера, каждый из которых имеет информационный вход D, тактовый С и прямой выход (а в ИС К155ТМ7 еще и инверсный). Триг-

гер работает следующим образом. При уровне лог. 0 на входе C изменение сигнала на входе D не влияет на состояние триггера, и он хранит записанную в нем ранее информацию. При подаче на вход C лог. 1 триггер превращается в повторитель — сигнал на выходе соответствует сигналу на входе (а на инверсном выходе ИС К155ТМ7 — инверсии сигнала на входе D). При подаче на вход C лог. 0 триггер переходит вновь в режим хранения, а его состояние определяется сигналом на входе D перед спадом импульса на входе C. Таким образом, основные свойства триггеров ИС К155ТМ5 и К155ТМ7 следующие:

1) при подаче на вход C лог. 0 — хранение информации;

2) при подаче на вход C лог. 1 — повторение входного сигнала;

3) запоминается информация, имеющаяся на входе D, перед спадом на входе C;

4) изменение информации на выходе может происходить в течение всего положительного импульса на входе C, если при этом меняется информация на входе D.

Эту разновидность D-триггера лучше называть «D-триггером, тактируемым импульсом», «триггером — защелкой», чтобы отличать ее от описанных выше D-триггеров К155ТМ2, которые можно назвать «D-триггерами, тактируемыми фронтом», или «счетными D-триггерами».

Для того чтобы подчеркнуть различие между ними, приведем логику работы «счетного D-триггера»:

1) хранение информации осуществляется при подаче на вход C как лог. 0, так и лог. 1;

2) прямого прохождения сигнала на выход со входа D нет;

3) запоминается информация, имеющаяся на входе D, перед фронтом импульса на входе C;

4) изменение информации на выходе может происходить только во время фронта на входе C.

На основе JK-триггеров и счетных D-триггеров строятся счетчики и делители частоты. D-триггеры, тактируемые импульсом, удобны для построения регистров памяти.

Для построения двоичных счетчиков счетные входы JK-триггеров соединяют с прямыми выходами предыдущих триггеров, а D-триггеров — с инверсными (рис. 7). Отличие в подключении входов связано с тем, что D-триггер срабатывает по фронту, а JK-триггер — по спаду входных импульсов.

Состояние счетчика (количество поступивших на его вход импульсов после установки в 0) однозначно определяется состояниями его триггеров. В частности, для четырехразрядных счетчиков состояние может быть определено по формуле

$$q = p_1 y_1 + p_2 y_2 + p_3 y_3 + p_4 y_4,$$

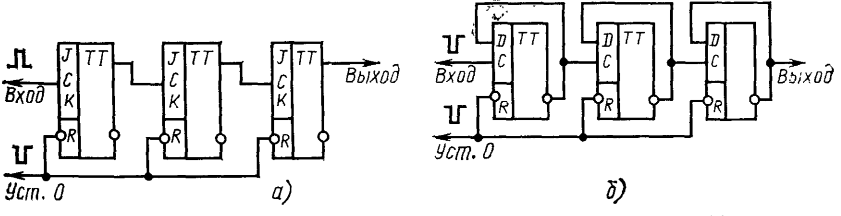



Рис. 7. Двоичные счетчики на JK-триггерах (*а*) и D-триггерах (*б*)

где $y_i=0$ или 1 — состояние i-го триггера ($i=1...4$, начиная со входа счетчика); $p_i=2^{i-1}$ — вес i-го разряда счетчика. О таких счетчиках говорят, что они работают в весовом коде 1—2—4—8. Счетчик может быть построен так, что его весовой код отличается от рассмотренного. Так, для четырехразрядных счетчиков получили распространение коды 1—2—4—6, 1—2—2—4 и др. Существуют такие структуры счетчиков, состояние которых не может быть выражено приведенной выше формулой. О таких счетчиках говорят, что они работают в невесовом коде. Их состояния определяют по временным диаграммам или таблицам переходов. Сказанное о четырехразрядных счетчиках распространяется на счетчики любой разрядности.

Делители частоты (далее просто делители) отличаются от счетчиков тем, что в них используется только один выход — выход последнего триггера. Таким образом, n-разрядный двоичный счетчик всегда можно рассматривать как делитель на $2^n$.

Часто бывает необходимо осуществить деление частоты на некоторое целое число m, не являющееся степенью двойки. В таких случаях обычно используют n-разрядный двоичный счетчик ($2^n>m$) и вводом дополнительных логических связей обеспечивают пропуск $2^n$—m состояний в процессе счета. Этого можно достигнуть, например, принудительной установкой счетчика в 0 при достижении состояния m или принудительной установкой счетчика в состояние $2^n$—m при его переполнении.

Возможны и другие способы. Например, наиболее часто применяемая декада (счетчик с коэффициентом пересчета 10) на JK-триггерах строится по схеме рис. 8,*а*. При подаче импульсов с 1-го по 8-й декада работает как обычный двоичный счетчик импульсов. К моменту подачи восьмого импульса на двух входах J четвертого триггера формируется уровень лог. 1, восьмым импульсом этот триггер переключается в единичное состояние, и уровень лог. 0 с его инверсного выхода, подаваемый на вход J второго триггера, запрещает его переключение в единичное состояние под действием десятого импульса. Десятый импульс восстанавливает нулевое состояние четвертого триггера, и цикл работы делителя повторяется.

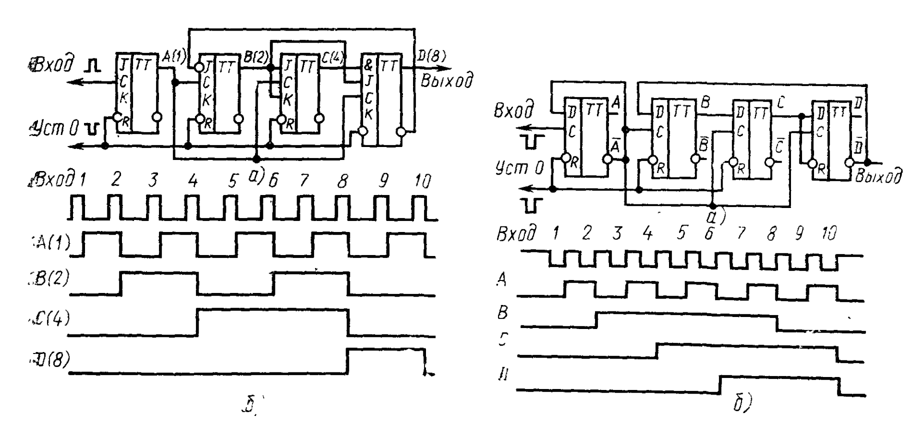



Рис. 8. Декада на JK-триггерах (*а*) и диаграмма ее работы (*б*)

Рис. 9. Декада на D-триггерах (*а*) и диаграмма ее работы (*б*)

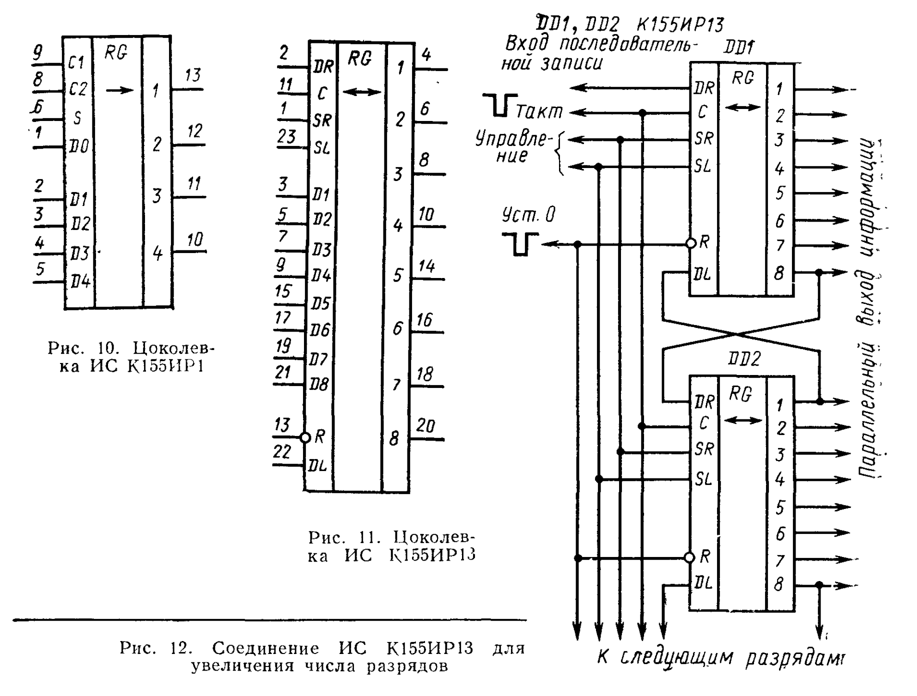



Рис. 10. Цоколевка ИС К155ИР1

Рис. 11. Цоколевка ИС К155ИР13

Рис. 12. Соединение ИС К155ИР13 для увеличения числа разрядов

Декада рис. 8,*а* работает в весовом коде 1-2-4-8. Декада на D-триггерах, схема которой приведена на рис. 9,*а*, работает в невесовом коде. Временная диаграмма ее работы приведена на рис. 9,*б*.

Интегральная микросхема К155ИР1 (рис. 10) — четырехразрядный сдвигающий регистр. Микросхема позволяет производить последовательную и параллельную запись информации в триггеры регистра, последовательное и параллельное считывание информации, сдвиг информации. Вход С1 микросхемы служит для подачи положительных тактовых импульсов, сдвигающих информацию, сдвиг происходит по спадам импульсов. При подаче положительного импульса на вход С2 по его спаду происходит запись в триггеры регистра информации, присутствующей на входах D1—D4. Кроме того, есть управляющий вход S — запись со входов D1—D4 может происходить лишь при наличии лог. 1 на входе S, сдвиг — при наличии лог. 0. Для последовательной записи информации используется вход D0, запись происходит в режиме сдвига.

Наличие управляющего входа S расширяет возможности использования микросхемы. Если соединить между собой входы С1 и С2, можно управлять сдвигом и записью, лишь изменяя логический уровень на входе S. Можно соединить между собой входы С2 и S, специального управляющего сигнала в этом случае не потребуется, — сдвиг будет происходить при подаче импульсов на вход С1, запись — при подаче на С2.

Если вход D1 подключить к выходу 2, D2 — к выходу 3, D3 — к выходу 4, D4 использовать в качестве входа последовательной записи, получится реверсивный сдвигающий регистр. При подаче импульсов на вход С1 будут происходить последовательная запись информации со входа D0 и сдвиг в сторону возрастания номеров выходов (сдвиг вправо). При подаче импульсов на

вход C2 запись будет происходить со входа D4, сдвиг — в сторону уменьшения номеров выходов (сдвиг влево). В полученный таким образом реверсивный сдвигающий регистр параллельная запись информации невозможна.

Интегральная микросхема К155ИР13 (рис. 11) — восьмиразрядный реверсивный сдвигающий регистр, обладает бо́льшими возможностями по сравнению с микросхемой К155ИР1.

Микросхема имеет восемь выходов параллельного кода, восемь входов D1—D8 для подачи информации при параллельной записи, входы DR и DL для подачи информации при последовательной записи и сдвиге вправо и влево соответственно, вход C для подачи тактовых импульсов, входы SR и SL для управления режимом и вход R для сброса триггеров регистра.

При подаче на вход R лог. 0 происходит сброс всех триггеров счетчика независимо от состояния других входов. Любые другие изменения состояния регистра происходят лишь по спаду импульса отрицательной полярности[1] на входе C. При лог. 1 на входе SR и лог. 0 на входе SL по спаду импульса на входе C происходит сдвиг информации вправо (в сторону возрастания номеров выходов). В первый разряд сдвигающего регистра последовательный прием информации осуществляется со входа DR. При лог. 1 на входе SL и лог. 0 на входе SR сдвиг осуществляется влево, прием информации в восьмой разряд регистра — со входа DL. Если лог. 1 подать сразу на оба входа SR и SL, по спаду импульса отрицательной полярности на входе C произойдет параллельная запись в регистр информации со входов D1—D8.

Подача лог. 0 на оба входа SR и SL блокирует тактовые импульсы, подаваемые на вход C, и по ним информация в регистре уже не будет меняться. Однако, если при лог. 0 на входе C вначале хотя бы на одном из входов SR или SL присутствовала лог. 1, затем на обеих входах — лог. 0, это изменение будет воспринято микросхемой как спад тактового импульса, по которому произойдет сдвиг или параллельная запись, в зависимости от состояния входов SR и SL перед появлением лог. 0 на обоих входах. Указанное свойство микросхемы позволяет, подав постоянно лог. 0 на вход C, использовать вход SR для подачи импульсов сдвига вправо, вход SL — для подачи импульсов сдвига влево. Сдвиг будет происходить по спадам импульсов положительной полярности. Если изменение сигнала с лог. 1 на лог. 0 произойдет одновременно на обоих входах SR и SL, осуществится параллельная запись информации со входов D1—D8.

Соединение микросхем К155ИР13 для увеличения разрядности проиллюстрировано на рис. 12.

Интегральная микросхема К155ТМ8 (рис. 13) содержит четыре D-триггера, логика работы которых полностью соответствует логике работы триггеров микросхемы К155ТМ2. Микросхема имеет входы D1—D4 для подачи информации в триггеры, объединенные входы триггеров C и R: C для подачи тактовых импульсов и R для сброса.

Сброс триггеров происходит при подаче на вход R лог. 0, параллельная запись в триггеры осуществляется по спаду импульса отрицательной полярности на входе C (или по фронту импульса положительной полярности, что тождественно), при этом на входе R должна быть лог. 1.

---

[1] Здесь и далее под импульсом отрицательной полярности подразумевается изменение сигнала от уровня лог. 1 до лог. 0 с последующим изменением от лог. 0 до лог. 1.

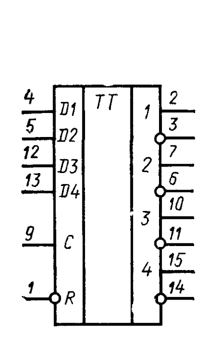



Рис. 13. Цоколевка ИС К155ТМ8

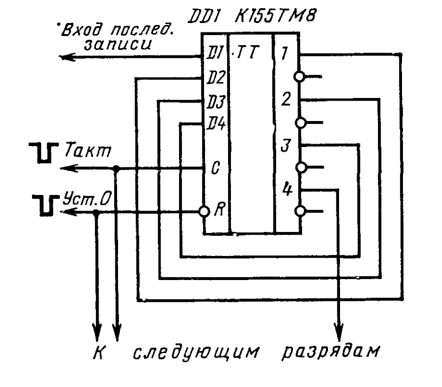



Рис. 14. Использование ИС К155ТМ8 в качестве сдвигающего регистра

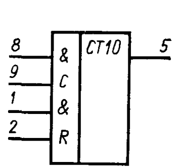



Рис. 15. Цоколевка ИС К155ИЕ1

Микросхема может использоваться как регистр хранения информации, при необходимости из нее можно получить сдвигающий регистр (рис. 14), что невозможно при использовании микросхем К155ТМ5 и К155ТМ7. Мощность, потребляемая таким сдвигающим регистром, меньше, чем у регистра на микросхемах К155ИР1 или К155ИР13, регистр имеет как прямые, так и инверсные выходы, но параллельная запись информации в него невозможна.

Интегральная микросхема К155ИЕ1 является делителем частоты на 10. Цоколевка микросхемы приведена на рис. 15. Установка триггеров микросхемы в 0 осуществляется подачей лог. 1 одновременно на два объединенных по схеме И входа R. Рабочей полярностью входных счетных импульсов, подаваемых на входы C, является отрицательная. Импульсы могут подаваться или по отдельности на каждый из входов (на второй вход должен при этом подаваться уровень лог. 1), или одновременно на оба входа.

Одновременно с каждым десятым входным импульсом на выходе формируется равный ему по длительности выходной импульс отрицательной полярности. Многокаскадные делители частоты можно строить, соединяя входы C последующих каскадов с выходами предыдущих.

Интегральные микросхемы К155ИЕ2, К155ИЕ4 и К155ИЕ5 (рис. 16) содержат по четыре счетных триггера. В каждой ИС один из триггеров имеет отдельный вход C1 и прямой выход, три оставшиеся триггера соединены между собой так, что образуют делитель на восемь в ИС К155ИЕ5, на шесть в К155ИЕ4 и на пять в К155ИЕ2. При соединении выхода первого триггера со входом C2 цепочки из трех триггеров образуются соответственно делители на 16, 12 и 10. Делители на 10 и 16 работают в коде 1-2-4-8, делитель на 12 — в коде 1-2-4-6.

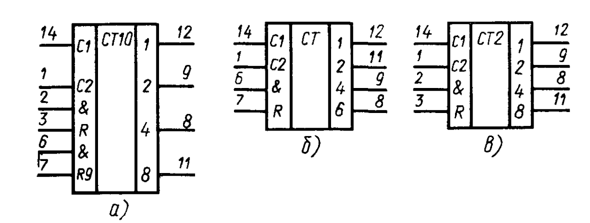



Рис. 16. Цоколевка ИС К155ИЕ2 (*а*), К155ИЕ4 (*б*), К155ИЕ5 (*в*)

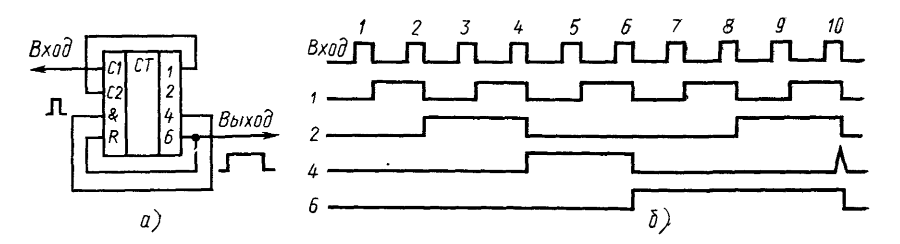



Рис. 17. Декада на ИС К155ИЕ4 (*а*) и диаграмма ее работы (*б*)

Интегральные микросхемы имеют по два входа R установки в 0, объединенные по схеме И. Сброс (установка 0) триггеров производится при подаче уровней лог. 1 на оба входа R. Микросхема К155ИЕ2 имеет, кроме того, входы установки в состояние 9, при котором первый и последний триггеры декады находятся в единичном состоянии, остальные — в нулевом.

Наличие входов установки, объединенных по схеме И, позволяет строить делители частоты с различными коэффициентами деления в пределах 2...16 без использоваиия дополнительных логических элементов. На рис. 17 приведены схема декады на ИС К155ИЕ4 и ее временна́я диаграмма. До прихода десятого импульса декада работает как делитель частоты на 12. Десятый импульс переводит триггеры микросхемы в состояние 10, при котором на выходах 4 и 6 (выводы 9 и 8) ИС формируют уровни лог. 1. Эти уровни, поступая на входы R микросхемы, переводят ее в 0, в результате чего коэффициент пересчета микросхемы становится равным 10.

Для установки рассмотренной декады в 0 внешним сигналом необходимо введение в нее логических элементов И—НЕ (рис. 18).

В табл. 3 приведены номера выводов ИС, которые нужно соединить между собой для получения различных коэффициентов пересчета К.

Все делители, полученные соединением выводов ИС по табл. 3, работают по одному принципу: при достижении состояния, соответствующего необходимому коэффициенту пересчета, происходит установка счетчика в 0. Исключение составляет делитель на семь на микросхеме К155ИЕ2. В этом делителе после подсчета шести импульсов на входах R9 (см. рис. 16) формируются уровни лог. 1, поэтому из состояния 5 делитель сразу переходит в состояние 9, минуя 6, 7 и 8. Код работы этого делителя невесовой.

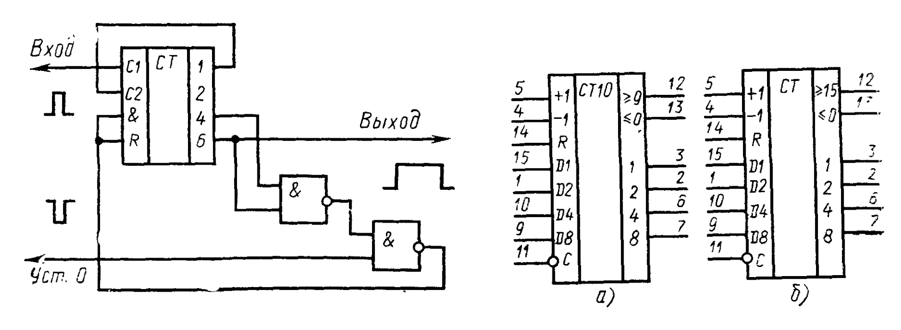



Рис. 18. Декада на ИС К155ИЕ4 с возможностью установки в 0

Рис. 19. Выводы ИС К155ИЕ6 (*а*) и К155ИЕ7 (*б*)

Делители на ИС К155ИЕ5 и К155ИЕ2 работают в весовом коде 1-2-4-8, код делителей на ИС К155ИЕ4 — 1-2-4-6 при использовании входа 14 и 1-2-3 при подаче входного сигнала на вход 1.

Интегральные микросхемы К155ИЕ6 и К155ИЕ7 — реверсивные счетчики. Первый из них двоично-десятичный, второй двоичный, оба работают в коде 1-2-4-8. Цоколевка обеих микросхем одинакова (рис. 19), отличаются они тем, что первый считает до 10, второй — до 16.

Таблица 3

| К | ИС К155ИЕ2 | | | ИС К155ИЕ4 | | | ИС К155ИЕ5 | | |
|---|---|---|---|---|---|---|---|---|---|
| | Вход | Выход | Соединить выводы | Вход | Выход | Соединить выводы | Вход | Выход | Соединить выводы |
| 2 | 14 | 12 | — | 14 | 12 | — | 14 | 12 | — |
| 3 | 1 | 8 | 9—2,8—3 | 1 | 9 | — | 1 | 8 | 9—2,8—3 |
| 4 | 1 | 8 | 11—2—3 | 1 | 8 | 11—6,8—7 | 1 | 8 | — |
| 5 | 1 | 11 | — | 1 | 8 | 9—6,8—7 | 1 | 11 | 9—2,11—3 |
| 6 | 14 | 8 | 12—1,9—2,8—3 | 1 | 8 | — | 1 | 11 | 8—2,11—3 |
| 7 | 14 | 11 | 12—1,9—6,8—7 | 14 | 8 | 12—1—6,8—7 | — | — | — |
| 8 | 14 | 8 | 12—1,11—2—3 | 14 | 8 | 12—1,11—6,8—7 | 1 | 11 | — |
| 9 | 14 | 11 | 12—1—2,11—3 | — | — | — | 14 | 11 | 12—1—2,11—3 |
| 10 | 14 | 11 | 12—1 | 14 | 8 | 12—1,9—6,8—7 | 14 | 11 | 12—1,9—2,11—3 |
| 12 | — | — | — | 14 | 8 | 12—1 | 14 | 11 | 12—1,8—2,11—3 |
| 16 | — | — | — | — | — | — | 14 | 11 | 12—1 |

Рассмотрим для примера работу ИС К155ИЕ6. В отличие от рассмотренных ранее счетчиков, эта ИС имеет большее число выходов и входов. Входы +1 и —1 служат для подачи тактовых импульсов, +1 — при прямом счете, —1 — при обратном. Вход R служит для установки счетчика в 0, вход С — для предварительной записи в счетчик информации, поступающей по входам D1—D8.

Установка триггеров счетчика в 0 происходит при подаче уровня лог. 1 на вход R, при этом на входе С должен быть уровень лог. 1. Для предварительной записи в счетчик любого числа от 0 до 9 его следует подать на входы D1—D8 (D1 — младший разряд, D8 — старший), при этом на входах R и С должен быть лог. 0.

Режим предварительной записи может использоваться для построения делителей частоты с перестраиваемым коэффициентом деления, для учета фиксированной частоты (например, 465 кГц) в цифровой шкале радиоприемника. Если этот режим не используется, на выходе С должен постоянно поддерживаться уровень лог. 1.

Прямой счет осуществляется при подаче отрицательных импульсов на вход +1, при этом на входах —1 и С должна быть лог. 1, на входе R — лог. 0. Переключение триггера счетчика происходит по спадам входных импульсов, одновременно с каждым десятым входным импульсом на выходе ≥9 формируется отрицательный выходной импульс переполнения, который может подаваться на вход +1 следующей ИС многоразрядного счетчика Уровни на выходах 1-2-4-8 счетчика соответствуют состоянию счетчика в данный момент (в двоичном коде). При обратном счете входные импульсы

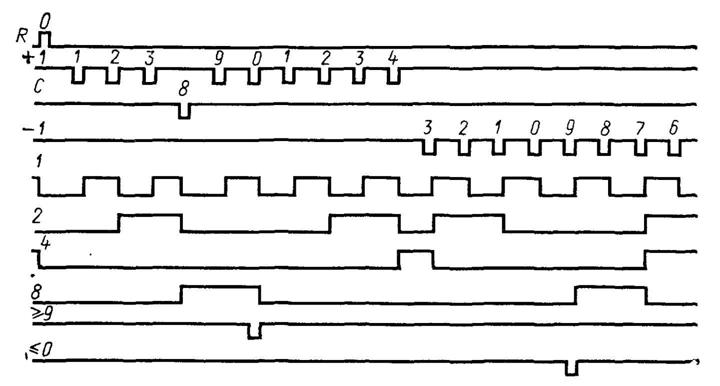



Рис. 20. Временна́я диаграмма работы ИС К155ИЕ6

подаются на вход —1, выходные импульсы снимаются с выхода ⩽0. Пример временно́й диаграммы работы счетчика приведен на рис. 20.

Первый импульс установки в 0 устанавливает все триггеры счетчика в 0. Три следующих импульса, поступающих на вход +1, переводят счетчик в состояние 3, которому соответствуют лог. 1 на выходах 1 и 2 и 0 — на 4 и 8. Если на входах D1—D4 логический 0, на входе D8 лог. 1, импульс на входе С устанавливает счетчик в состояние 8. Следующие шесть импульсов, поступающие на вход +1, переводят счетчик последовательно в состояния 9, 0, 1, 2, 3, 4. Одновременно с импульсом, переводящим счетчик в 0, на выходе ⩾9 появляется выходной импульс прямого счета. Следующие импульсы, поступающие на вход —1, изменяют состояние счетчика в обратном порядке: 3, 2, 1, 0, 9, 8 и т. д. Одновременно с импульсом обратного счета, переводящим счетчик в состояние 9, на выходе ⩽0 появляется выходной импульс.

В ИС К155ИЕ7 импульс на выходе ⩾15 появляется одновременно с импульсом на входе +1 при переходе счетчика из состояния 15 в состояние 0, а на выходе ⩽0 — при переходе счетчика из 0 в 15 одновременно с импульсом на входе —1.

Интегральную микросхему К155ИЕ8 обычно называют делителем частоты с переменным коэффициентом деления, однако это не совсем точно. Эта ИС содержит 6-разрядный двоичный счетчик, элементы совпадения, позволяющие

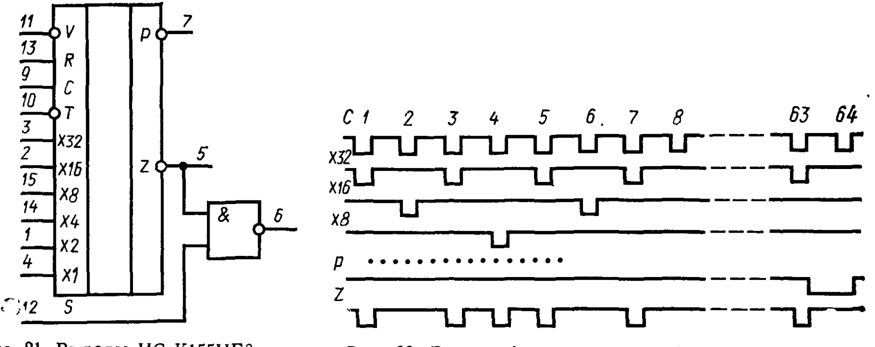



Рис. 21. Выводы ИС К155ИЕ8

Рис. 22. Временна́я диаграмма работы ИС К155ИЕ8

выделять несовпадающие между собой импульсы — каждый второй, четвертый, восьмой и т. д., и элемент собирания, который позволяет подавать на выход часть или все выделенные импульсы, в результате чего средняя частота выходных импульсов может изменяться от 1/64 до 63/64 частоты входных импульсов.

Цоколевка ИС приведена на рис. 21, пример временно́й диаграммы работы — на рис. 22. Для наглядности на рис. 21 вынесен логический элемент И—НЕ, входящий в ИС. Интегральная микросхема имеет следующие входы: вход V — запрет счета, при подаче на который лог. 1 счетчик не считает, вход R — установка 0. Установка триггеров счетчика в 0 происходит при подаче на него уровня лог. 1. Вход С — вход тактовых импульсов отрицательной полярности, переключение триггеров счетчика происходит по спадам входных импульсов. Входы Х1—Х32 позволяют управлять выдачей отрицательных выходных импульсов, совпадающих по времени со входными, на выход Z. На рис. 22 в качестве примера показано, какие импульсы выделяются на выходе Z при подаче лог. 1 на вход Х32 (диаграмма Х32), вход Х16 (диаграмма Х16) и вход Х8 (диаграмма Х8). В этих случаях на выходе Z выделяется соответственно 32, 16 или 8 равномерно расположенных импульсов. Если же одновременно подать лог. 1 на несколько входов, например на Х32 и Х8, то, как показано на диаграмме Z, на выходе Z выделится 40 импульсов, но расположенных неравномерно. В общем случае количество импульсов N на выходе Z за период счета составит

$$N=32\cdot X32+16\cdot X16+8\cdot X8+4\cdot X4+2\cdot X2+X1,$$

где Х1—Х32 принимают значения соответственно 1 или 0 в зависимости от того, подан или нет уровень лог. 1 на соответствующий вход.

На выходе Р выделяется отрицательный импульс, фронт которого совпадает со спадом 63-го тактового импульса, спад — со спадом 64-го. Этот импульс может использоваться при каскадном соединении интегральных микросхем К155ИЕ8. Вход Т (см. рис. 21) — вход стробирования, при подаче на него уровня лог. 1 выдача импульсов по выходу Z прекращается.

На рис. 23 приведена схема соединения двух делителей К155ИЕ8, позволяющая получить на выходе от 1 до 4095 импульсов при подаче на вход $4096=64^2$ импульсов. Число импульсов на выходе подсчитывается по формуле, аналогичной приведенной выше, в которой коэффициенты имеют значения от 2048 до 1. Если требуется соединить большее число делителей, их соединение производится аналогично рис. 23, однако выходной элемент И—НЕ, выполняющий функцию ИЛИ—НЕ для отрицательных импульсов, поступающих с выходов Z делителей, необходимо использовать из отдельной логической микросхемы серии К155.

Микросхема К155ИЕ9 (рис. 24) — синхронный десятичный счетчик с возможностью параллельной записи информации по фронту тактового импульса.

У микросхемы девять входов. Подача лог. 0 на вход R независимо от состояния других входов приводит к установке триггеров микросхем в состояние 0. Для обеспечения режима счета на вход R необходимо подать лог. 1, тот же сигнал должен быть подан на входы разрешения параллельной записи L, разрешения счета Т, разрешения выдачи сигнала переноса VP. Изменение состояния триггеров счетчика при счете происходит по спаду импульсов отрицательной полярности, подаваемых на вход С.

Рис. 23. Схема соединения двух ИС К155ИЕ8

Рис. 24. Цоколевка ИС К155ИЕ9

При подаче лог. 0 на вход L микросхема переходит в режим параллельной записи информации со входов D1—D8. Запись происходит по спадам импульсов отрицательной полярности на входе C, что позволяет использовать микросхему в режиме сдвигающего регистра. При записи на входе R должна быть лог. 1, сигналы на входах T и VP произвольны.

На выходе переноса P лог. 1 появляется в том случае, когда счетчик находится в состоянии 9, а на входе VP присутствует лог. 1, в остальных случаях и на выходе P — лог. 0. Подача лог. 0 на вход VP запрещает выдачу лог. 1 на выходе P и счет импульсов. Подача лог. 0 на вход T запрещает счет, но не запрещает выдачу сигнала переноса.

Сигнал запрета счета (лог. 0 на входах T или VP) действует лишь в том случае, если он полностью перекрывает по длительности импульс отрицательной полярности на входе C, в том числе он может совпадать с ним по времени.

Для обеспечения параллельной записи лог. 0 на вход L и информация на входы D1—D8 могут быть поданы как при лог. 1, так и при лог. 0 на входе

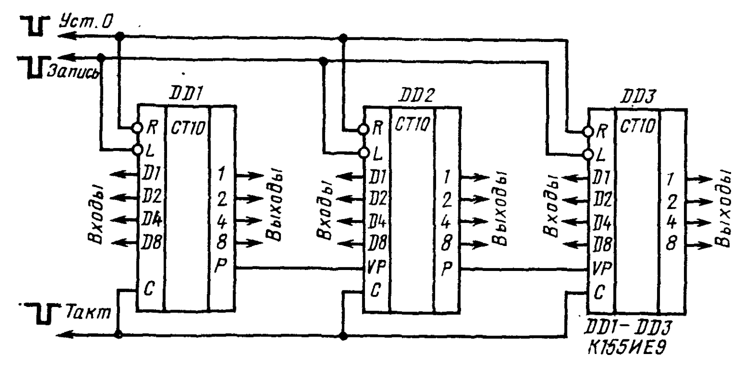



Рис. 25. Соединение ИС К155ИЕ9 в счетчик

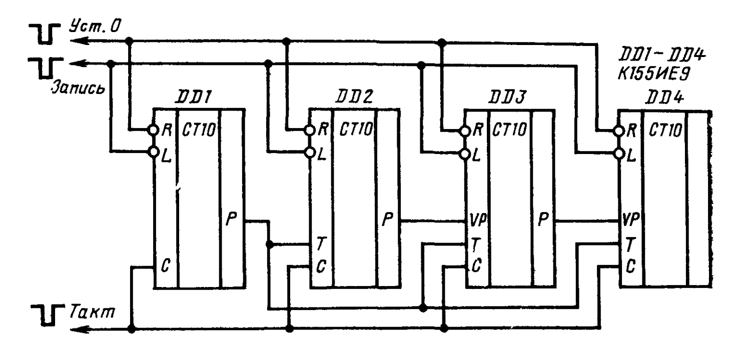



Рис. 26. Соединение ИС К155ИЕ9 для получения максимального быстродействия

С и удерживаться до момента перехода лог. 0 на входе С в лог. 1, когда и произойдет запись.

Для обеспечения счета с числа, введенного в микросхему при параллельной записи, лог. 0 на входе L должен быть изменен на лог. 1 или одновременно с переходом лог. 0 в лог. 1 на входе С, или при лог. 1 на входе С.

На рис. 25 приведена схема соединения микросхем К155ИЕ9 в многоразрядный синхронный счетчик. Неиспользуемые входы можно оставлять неподключенными — это не влияет на быстродействие счетчика. Максимальная частота счетных импульсов для отдельной микросхемы — 25 МГц (реально до 35—40 МГц). Соединение микросхемы по схеме рис. 25 снижает быстродействие счетчика, так как для его нормальной работы необходимо, чтобы сигнал переноса от младшего разряда прошел через все микросхемы до старшего разряда до подачи очередного тактового импульса. Для получения максимального быстродействия многоразрядного счетчика, равного быстродействию отдельной микросхемы, микросхемы можно соединить по схеме рис. 26.

Уст. 0
Запись
DD1 К155ИЕ9
R CT10
L
D1 1
D2 2
D4 4
D8 8
P
C
Вход последовательной записи
Такт
К следующему разряду

Рис. 27. Счетчик с возможностью сдвига в сторону старших разрядов

Уст. 0
Запись
DD1 К155ИЕ9
R CT10
L
D1 1
D2 2
D4 4
D8 8
P
C
Такт
К следующему разряду
Последовательный выход информации

Рис. 28. Счетчик с возможностью сдвига в сторону младших разрядов

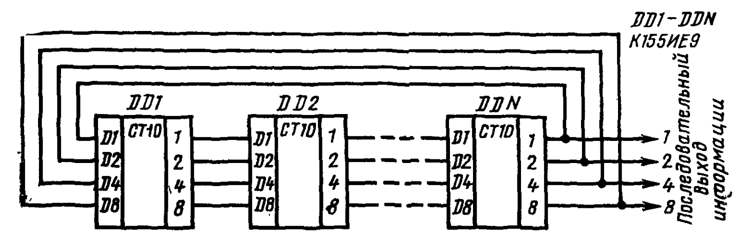



**Рис. 29. Счетчик со сдвигом на декаду**

В этом случае сигнал переноса с выхода P микросхемы DD1 разрешает работу остальных микросхем, соединенных в счетчик по схеме рис. 25, лишь в те моменты, когда микросхема DD1 находится в состоянии 9, поэтому от счетчика DD2—DD4 требуется быстродействие в 10 раз меньшее быстродействия микросхемы DD1, что обеспечивается при любой практически встречающейся длине счетчика.

Как уже указывалось, микросхемы К155ИЕ9 могут работать в режиме сдвигающего регистра. Для обеспечения такого режима необходимо входы D1—D8 соединить с выходами 1—2—4—8 в необходимом порядке. Для сдвига информации на один двоичный разряд по каждому тактовому импульсу в сторону старших разрядов соединение необходимо произвести в соответствии с рис. 27, для сдвига в сторону младших разрядов — в соответствии с рис. 28. Для обеспечения динамической индикации удобно сдвигать информацию сразу на один десятичный разряд, а сдвигающий регистр замыкать в кольцо. Такая возможность проиллюстрирована рис. 29.

На рис. 29 не показаны цепи подачи импульсов и управляющих сигналов, которые могут быть выполнены в соответствии с рис. 25 или 26. Роль входа разрешения сдвига выполняет вход «Запись». Естественно, что при соединении микросхем в соответствии с рис. 27—29 параллельная запись информации в микросхемы невозможна.

Микросхемы К155ИЕ9 удобно использовать в делителе с переключаемым коэффициентом пересчета. Для получения указанного режима достаточно сигнал переноса старшего разряда одноразрядного или многоразрядного счетчика через инвертор подать на вход разрешения записи, а на входы D1—D8 подать код, определяющий коэффициент пересчета (рис. 30).

При установке счетчика в процессе счета в состояние 99...9 счетчик перейдет в режим параллельной записи и при подаче следующего тактового импульса вместо перехода в состояние 00...0 произойдет запись параллельного кода, поданного на входы D1—D8 микросхем. В результате общий коэффициент пересчета N уменьшится на величину K, соответствующую численному значению этого кода и составит

$$N = 10^m - K,$$

где m — число микросхем в делителе.

Для выхода 2 коэффициент пересчета может меняться в пределах от 1 до $10^m$, длительность выходных импульсов положительной полярности равна длительности входных. Для выхода 1 коэффициеит пересчета — от 2 до $10^m$, длительность импульсов отрицательной полярности равна периоду входных импульсов.

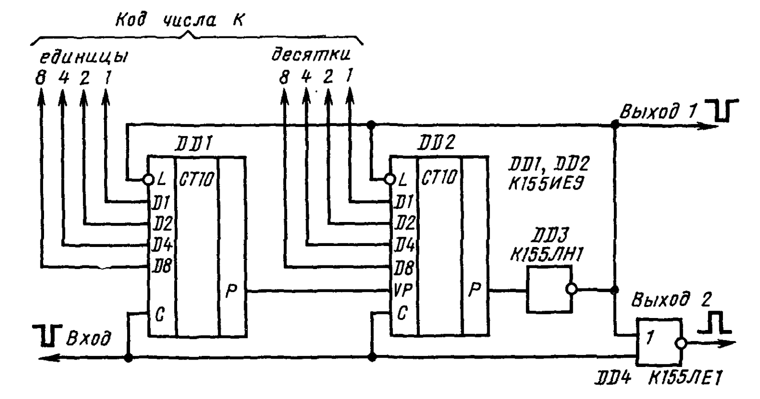



Рис. 30. Делитель с управляемым коэффициентом деления

*Если делитель собран по схеме рис. 26,* инвертор DD3 необходимо заменить двухвходовым элементом И—НЕ, второй вход которого подключить к выходу P первой микросхемы делителя.

## Интегральные микросхемы комбинационного типа средней степени интеграции

Среди ИС комбинационного типа наиболее широко используются дешифраторы, представленные в рассматриваемой серии микросхемами К155ИД1, К155ИД3, К155ИД4 и К155ИД10.

Дешифратор К155ИД3 (рис. 31) имеет четыре адресных входа 1, 2, 4, 8,

Рис. 31. Выводы ИС К155ИД3

Рис. 32. Дешифратор на 32 выхода

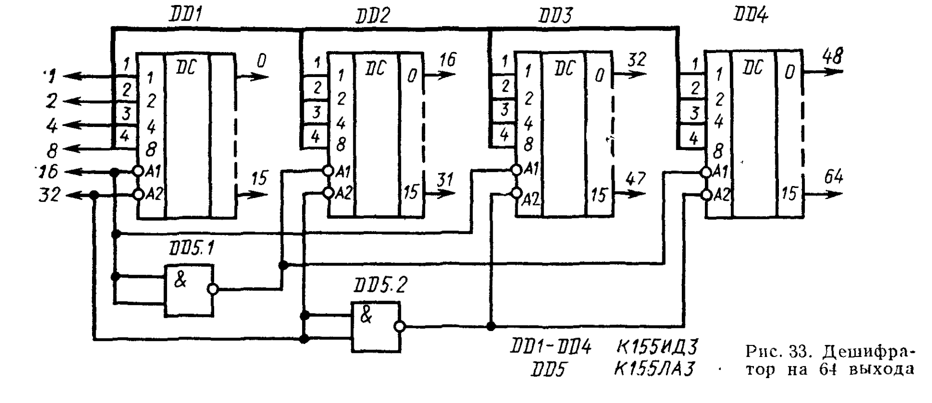



Рис. 33. Дешифратор на 64 выхода

два входа стробирования А1 и А2 и шестнадцать выходов 0—15. Если на обоих входах стробирования уровни лог. 0, на том из выходов, номер которого соответствует двоичному эквиваленту входного кода (вход 1 — младший разряд, вход 8 — старший), будет уровень лог. 0, на остальных выходах — лог. 1. Если хотя бы на одном из входов стробирования А1 и А2 уровень лог. 1, то независимо от состояний входов на всех выходах ИС формируется лог. 1.

Наличие двух входов стробирования существенно расширяет возможности использования ИС. Из двух микросхем К155ИД3, дополненных одним ТТЛ-инвертором, можно собрать дешифратор на 32 выхода (рис. 32), дешифратор на 64 выхода собирается из четырех ИС К155ИД3 и двух инверторов (рис. 33), а на 256 выходов — из 17 ИС К155ИД3 (рис. 34).

Микросхема К155ИД4 (рис. 35) содержит два дешифратора на четыре выхода каждый с объединенными адресными входами и раздельными входами стробирования. Уровень лог. 0 на выходах первого (верхнего по схеме) дешифратора формируется (аналогично К155ИД3) лишь при наличии на обоих стробирующих входах уровня лог. 0. Соответствующим условием для второго дешифратора является наличие на одном из его входов стробирования уровня лог. 1 (вывод 1), а на другом — лог. 0 (вывод 2). Такая структура ИС позволяет использовать ее в различных вариантах включения. На основе ИС К155ИД4 могут быть построены, в частности, дешифраторы на восемь выходов со входом стробирования (рис. 36) и на 16 выходов (рис. 37). На девяти ИС К155ИД4 можно собрать дешифратор на 64 выхода по схеме, подоб-

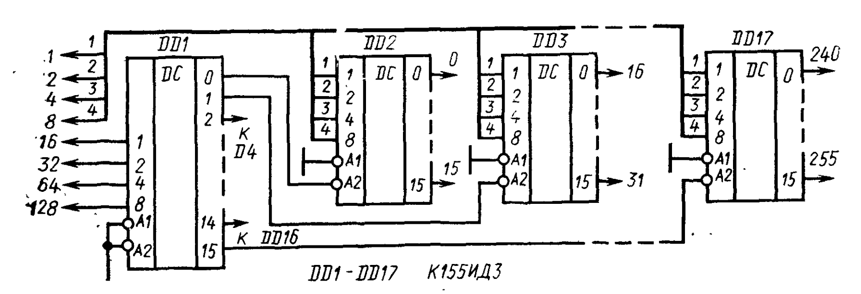



Рис. 34. Дешифратор на 256 выходов (входы А1 и А2 микросхемы DD1 должны быть соединены с общим проводом)

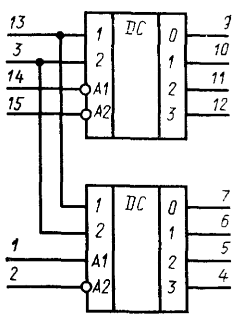



Рис. 35. Схема ИС К155ИД4

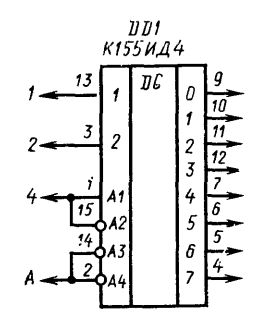



Рис. 36. Дешифратор на 8 выходов со стробированием

ной рис. 34. Если дополнить микросхему К155ИД4 тремя элементами 2И—НЕ, можно получить дешифратор на 10 выходов (рис. 38).

Описанные двоичные дешифраторы являются полными: любому состоянию адресных входов соответствует нулевое состояние некоторого единственного выхода. В ряде случаев, например при двоично-десятичном представлении чисел, удобно использовать неполные дешифраторы, в которых количество выходов меньше количества возможных состояний адресных входов. В частности, двоично-десятичный дешифратор содержит десять выходов и не меньше четырех входов. На основе полного дешифратора всегда можно построить неполный на меньшее число входов.

Однако ввиду широкого использования в устройствах индикации двоично-десятичных дешифраторов в состав серии К155 специально включен двоично-десятичный дешифратор К155ИД1 с высоковольтным выходом (рис. 39). Дешифратор имеет четыре входа, которые могут подключаться к выходам любого источника кода 1-2-4-8, и десять выходов, которые могут подключаться к катодам газоразрядного цифрового или знакового индикатора, анод которого через резистор сопротивлением 22 ... 91 кОм подключен к плюсу источника постоянного или пульсирующего напряжения 200 ... 300 В.

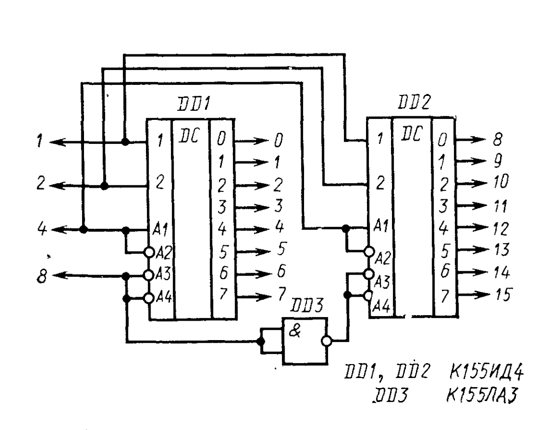



Рис. 37. Дешифратор на 16 выходов

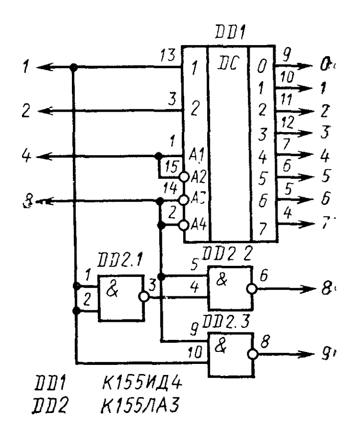



Рис. 38. Дешифратор на 10 выходов

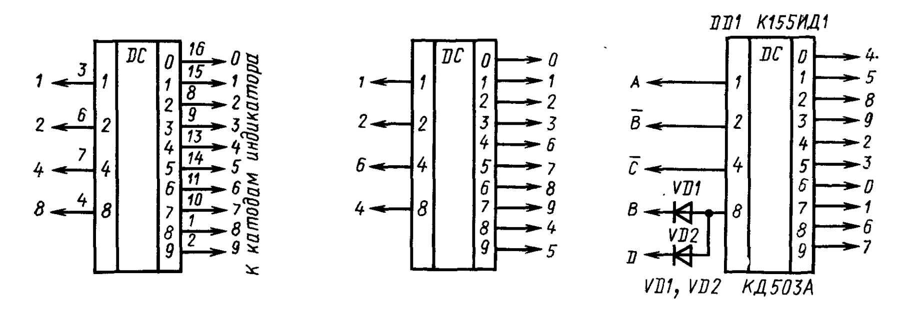



Рис. 39. Цоколевка ИС К155ИД1

Рис. 40. Подключение ИС К155ИД1 к декаде на микросхеме К155ИЕ4

Рис. 41. Подключение ИС К155ИД1 к декаде на микросхемах К155ТМ2

Для подключения к ИС К155ИЕ4, включенной в режим деления на 10 с кодом 1-2-4-6, схема приведена на рис. 40.

Для подключения ИС К155ИД1 к выходам декады на ИС К155ТМ2 (см. рис. 9) необходим дополнительный элемент И, в качестве которого могут быть использованы два любых маломощных диода (рис. 41) или 1/4 часть интегральной микросхемы К155ЛИ1.

При подключении ИС К155ИД1 ко входам других ИС ТТЛ серии К155 следует принять дополнительные меры по согласованию уровней, поскольку техническими условиями на ИС К155ИД1 гарантируется выходное напряжение в состоянии лог. 0 не более 2,5 В, что превышает порог переключения ИС ТТЛ, составляющий около 1,3 В. Практически выходное напряжение ИС К155ИД1 в состоянии 0 может быть несколько выше или ниже порога переключения, поэтому для надежной работы ИС — нагрузки в минусовую цепь питания этой микросхемы следует включить кремниевый диод. Такое включение повысит порог переключения ИС примерно до 2 В, что обеспечит ее согласование с дешифратором К155ИД1. Кроме того, при этом поднимется выходной уровень лог. 0 микросхемы примерно до 0,9 В, что вполне достаточно для нормальной работы последующих ИС.

На рис. 42 приведена схема делителя частоты на 10 с переключаемой в пределах 10 ... 1,1 скважностью выходных импульсов, иллюстрирующая описанные выше правила согласования дешифратора К155ИД1 с микросхемами ТТЛ.

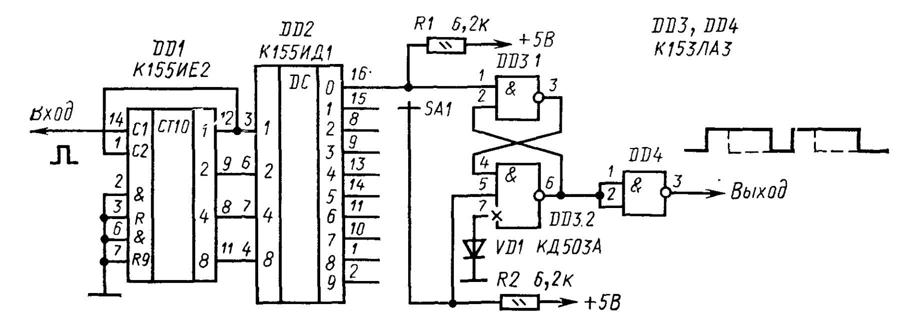



Рис. 42. Делитель частоты на 10 с переключаемой скважностью

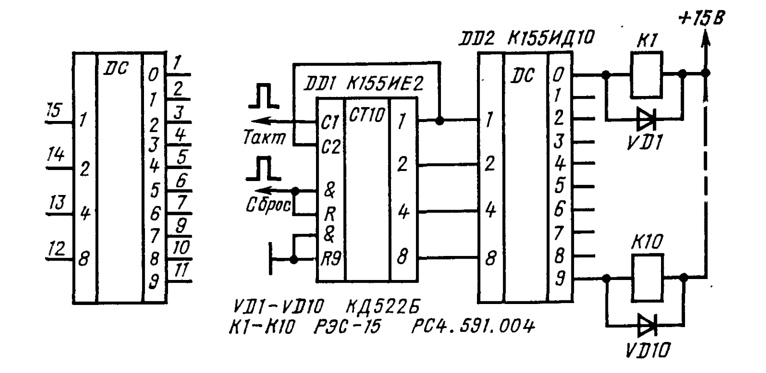



Рис. 43. Выводы ИС К155ИД10

Рис. 44. Распределитель с релейными выходами

Микросхема К155ИД10 (рис. 43) — дешифратор двоично-десятичного кода 1-2-4-8. Также, как и микросхема К155ИД1, она имеет четыре адресных входа 1, 2, 4, 8 и десять выходов 0—9 с «открытым» коллектором. При подаче на входы 1, 2, 4, 8 кода чисел от 0 до 9 на том выходе, номер которого соответствует двоичному эквиваленту входного кода, появляется лог. 0, на остальных выходах — лог. 1. При входных кодах, соответствующих числам от 10 до 15, на всех выходах — лог. 1.

Максимально допустимое напряжение, которое можно подвести к выходу, находящемуся в состоянии лог. 1, составляет 15 В. Выходное напряжение лог. 0 при втекающем токе 20 мА не превышает 0,4 В, при токе 80 мА — не более 0,9 В.

Указанные выходные параметры позволяют применять микросхему К155ИД10 при построении распределителей с релейными выходами (рис. 44). При необходимости увеличения числа выходов стробирование микросхемы можно осуществлять по входу 8. Для примера на рис. 45 приведена схема с дешифратора на 64 выхода.

Отметим, что в соответствии с рис. 45 можно при необходимости соединять микросхемы К155ИД1.

Микросхема К155ИВ1 — приоритетный шифратор (рис. 46) и решает задачу, обратную дешифраторам. Она имеет восемь информационных входов 0—7 и вход разрешения V. Выходов у микросхемы пять — три инверсных выхода

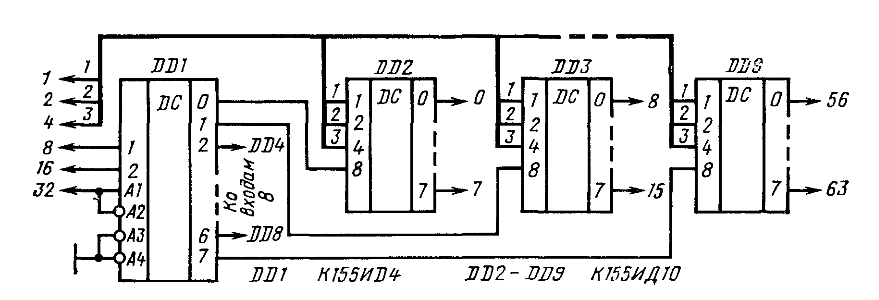



Рис. 45. Дешифратор на 64 выхода

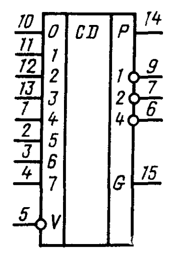


Рис. 46. Цоколевка ИС К155ИВ1

выходного кода 1, 2, 4, выход признака подачи входного сигнала G, выход переноса P.

Если на всех информационных входах микросхемы лог. 1, на выходах 1, 2, 4, G — лог. 1, на выходе P — лог. 0. При подаче лог. 0 на любой из информационных входов 0—7 на выходах 1, 2, 4 появится инверсный код, соответствующий номеру входа, на который подан лог. 0, на выходе G — лог. 0, что является признаком подачи входного сигнала, на выходе P — лог. 1, которая запрещает работу других микросхем К155ИВ1 при их каскадном соединении.

Если лог. 0 будет подан на несколько информационных входов микросхемы, выходной код будет соответствовать входу с бо́льшим номером.

Так работа микросхемы происходит при подаче на вход V лог. 0. Если же на входе V лог. 1 (запрет работы), на всех шести выходах микросхемы лог. 1.

Две микросхемы К155ИВ1 можно соединить по схеме рис. 47 для получения приоритетного шифратора на 16 входов.

Если лог. 0 подан на один из входов 0—7, на выходах DD3 появятся младшие разряды прямого выходного кода, на выходе G DD1 — лог. 0, определяющий разряд 8 выходного кода, на выходе P — лог. 1, являющаяся признаком подачи входного сигнала. Если лог. 0 подать на один из входов 8—15, лог. 1 с выхода P DD2 запретит работу DD1, младшие разряды на выходах DD3 определятся DD2, на выходе 8 выходного кода будет лог. 1.

Таким образом, с выходов 1, 2, 4, 8 устройства по схеме рис. 47 можно снять прямой код, соответствующий номеру входа, на который подан лог. 0.

Микросхемы К155ИВ1 можно соединять для получения бо́льшего числа

Рис. 47. Соединение двух ИС К155ИВ1

Рис. 48. Шифратор на 64 входа

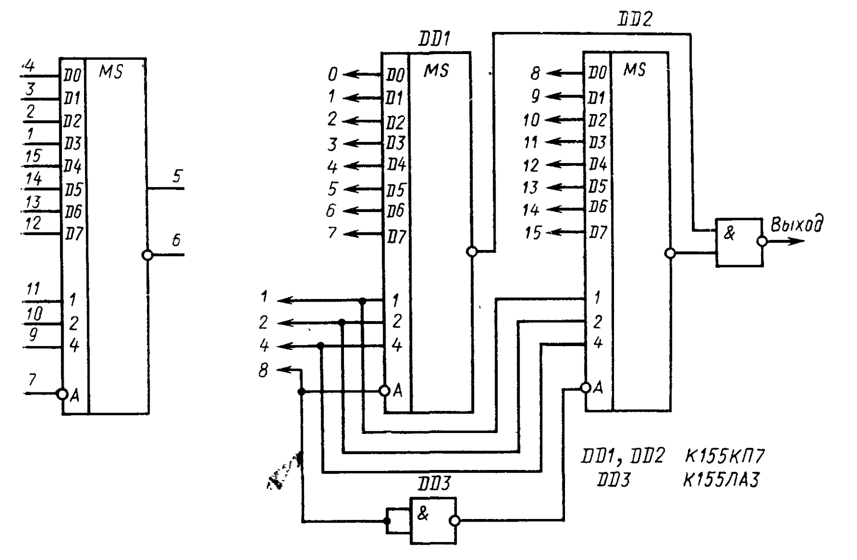



Рис. 49. Выводы ИС К155КП7

Рис. 50. Мультиплексор на 16 входов

входов. В этом случае выходы переноса микросхем с бо́льшими номерами следует соединить со входами запрета микросхем с меньшими номерами, выходы 1, 2, 4 следует через многовходовые элементы И—НЕ подключить к выходам устройства — это будут младшие разряды выходного кода. Выходы С микросхем К155ИВ1 следует соединить со входами 0—7 еще одной микросхемы К155ИВ1, с выходов которой можно будеть снять старшие разряды кода и признак подачи входного сигнала С (рис. 48). В схемах рис. 47 и рис. 48 сохраняется свойство приоритетности шифраторов — при одновременной подаче лог. 0 на несколько входов выходной код всегда соответствует входу с наибольшим номером.

Для коммутации двоичных сигналов используются так называемые мультиплексоры, представленные в серии К155 интегральными микросхемами К155КП1, К155КП2, К155КП5 и К155КП7.

Мультиплексор К155КП7 имеет восемь информационных входов D0—D7, три адресных входа 1, 2, 4 и вход стробирования А (рис. 49). У микросхемы два выхода — прямой и инверсный. Если на входе стробирования лог. 1, на прямом выходе 0 независимо от сигналов на других входах. Если на входе стробирования ИС лог. 0, сигнал на прямом выходе повторяет сигнал на том входе, номер которого совпадает с двоичным эквивалентом кода на входах 1, 2, 4 мультиплексора. На инверсном выходе сигнал всегда противофазен сигналу на прямом выходе.

Наличие входа стробирования позволяет простыми средствами строить мультиплексоры на большее число входов. На рис. 50 приведена схема мультиплексора на 16 входов, на рис. 51 — на 64.

Мультиплексор К155КП5 (рис. 52) в отличие от К155КП7 имеет лишь инверсный выход и не имеет входа стробирования.

Микросхема К155КП1 (рис. 53) содержит четыре адресных входа 1, 2, 4,

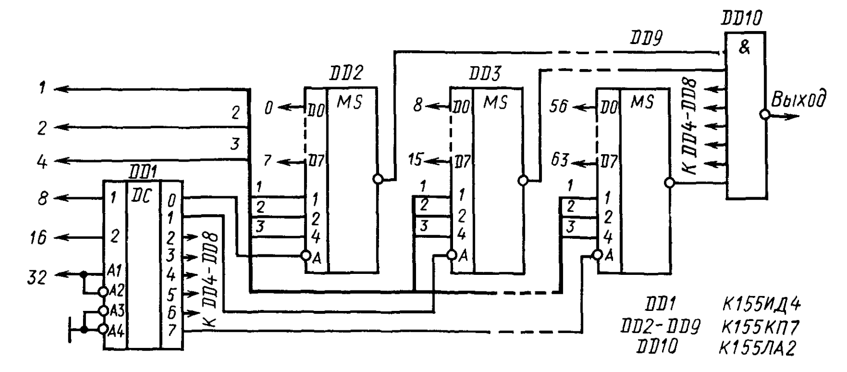



Рис. 51. Мультиплексор на 64 входа

8, 16 информационных входов D0—D15 и вход стробирования А. Выход у этой микросхемы только инверсный. Все свойства и способы включения у нее такие же, как и у К155КП2.

Микросхема К155КП2 (рис. 54) содержит два мультиплексора на четыре информационных входа D0—D3 с отдельными входами стробирования, объединенными адресными входами и прямыми выходами.

Как известно, основная операция, производящаяся в цифровых вычислительных машинах, — сложение. Все другие арифметические операции — вычитание, умножение, деление — сводятся к сложению. Операция сложения дво-

Рис. 52. Цоколевка ИС К155КП5

Рис. 53. Цоколевка ИС К155КП1

Рис. 54. Схема ИС К155КП2

Рис. 55. Цоколевка ИС К155ЛП5

Рис. 56. Схема ИС К155ИП2

Таблица 4

| Входы | | | Выходы | | Входы | | | Выходы | |
|---|---|---|---|---|---|---|---|---|---|
| A | B | C | S | P | A | B | C | S | P |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |

ичных чисел производится с использованием сумматоров, полусумматоров и сумматоров по модулю 2.

В состав серии ИС К155 входят два типа сумматоров по модулю 2 — К155ЛП5 и К155ИП2.

В ИС К155ЛП5 (рис. 55) четыре независимых сумматора по модулю 2 (другое название — элемент Исключительное ИЛИ). Каждый из этих элементов работает следующим образом. Если на обоих входах элемента, например 1 и 2, уровень лог. 0 — на выходе 3 лог. 0. Если на одном из входов лог. 0, на другом лог. 1, на выходе — 1, если на обоих входах лог. 1, на выходе лог. 0.

В состав ИС К155ИП2 (рис. 56) входят восьмивходовый сумматор по модулю 2, обозначенный SM2, инвертор и два логических элемента И—ИЛИ—НЕ. Восьмивходовый сумматор по модулю 2 работает аналогично двухвходовому: если на его входах четное число сигналов с уровнем лог. 1, на выходе лог. 0, если число единиц на входах нечетное, на выходе лог. 1. Остальные элементы ИС позволяют объединять интегральные микросхемы между собой для увеличения числа входов. При подаче уровня лог. 1 на вход 3, лог. 0 на вход 4, уровень на выходе 5 будет соответствовать выходному уровню сумматора SM2, на выходе 6 — его инверсии. Если уровни на входах 3 и 4 изменить на противоположные, уровни на выходах 5 и 6 также изменятся на противоположные.

Напомним основные свойства двоичных сумматоров. Каждый разряд двоичного сумматора (его иногда называют полным сумматором) имеет три входа — два входа A и B для слагаемых, вход сигнала переноса от предыдущего разряда C и два выхода — суммы S и сигнала переноса P в следующий разряд. Работа сумматора иллюстрируется табл. 4. Входы A, B, C, вообще говоря, равноправны. Сигнал суммы S принимает значение лог. 1 при нечетном числе единиц на входах A, B и C и лог. 0 при четном, как и в рассмотренных выше полусумматорах. Сигнал переноса P равен лог. 1 при числе единиц на входах, равном 2 или 3. Интересным свойством табл. 3 является ее симметрия: замена 0 на 1 и наоборот не нарушает ее истинности. Это свойство используется для упрощения схем сумматоров.

Микросхемы К155ИМ1, К155ИМ2 и К155ИМ3 — соответственно одноразрядный, двухразрядный и четырехразрядный полные сумматоры. На рис. 57 приведена схема ИС К155ИМ1. Ее основу составляют два многовходовых элемента И—ИЛИ—НЕ. Сигнал переноса (инверсный) формируется на выходе $\overline{P}$, если хотя бы на двух входах сумматора присутствует уровень лог. 1. Если A=B=1, включается нижний (по схеме) элемент И DD6, если A=C=1, включается средний элемент DD1, при B=C=1 включается верхний элемент. Сигнал переноса формируется, конечно, и при A=B=C=1. Сигнал суммы формируется в случае, если A=B=C=1 и включается нижний логический элемент И DD5. Сигнал суммы формируется также и в том случае, когда есть хотя бы одна единица на входах A, B, C и нет сигнала на выходе переноса (P=1, включается один из трех верхних элементов И DD5). Поскольку сигнал пере-

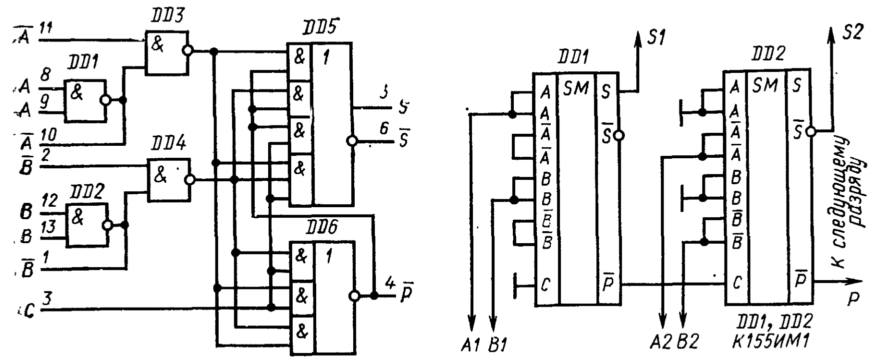



Рис. 57. Схема ИС К155ИМ1

Рис. 58. Схема соединения ИС К155ИМ1 в двухразрядный сумматор

носа формируется в том случае, когда среди входных сигналов число единиц две или три, второй случай формирования сигнала суммы соответствует одной и только одной единице среди входных сигналов. Если на всех входах сигналы отсутствуют (A=B=C=0), выходные сигналы также отсутствуют: S=0, $\overline{P}$=1 (P=0).

Входные сигналы A и B могут быть поданы не только в прямом коде (входы 8 и 9 для A, 12 и 13 для B), но и в инверсном (входы 11 для A и 2 для B). При использовании инверсных входных сигналов входы 8, 9, 12 и 13 следует соединить с общим проводом, а при использовании прямых сигналов — попарно соединить выводы 10 и 11, 1 и 2.

Элементы DD1 и DD2 микросхемы имеют открытый коллекторный выход, поэтому выводы 10 и 1 могут использоваться или как выходы элементов DD1 и DD2, или как входы, превращающие элементы DD1 и DD2 типа И—НЕ в элементы И—ИЛИ—НЕ подключением к этим выводам выходов ИС К155ЛА8. В любом случае использования выводов 10 и 1 между ними и плюсом питания необходимо включать резисторы 1 ... 2 кОм.

При соединении ИС К155ИМ1 в многоразрядный сумматор (рис. 58) используется описанное выше свойство симметрии полного сумматора относительно замены входных и выходных сигналов инверсными. В первом разряде входные сигналы подаются на прямые входы ИС DD1, выходной сигнал суммы снимается с прямого выхода S, сигнал переноса — с единственного (инверсного) выхода $\overline{P}$. На второй разряд сумматора входные сигналы A и B подаются на инверсные входы, на прямой вход C подается инверсный сигнал переноса с первого разряда, выходной прямой сигнал суммы формируется на инверсном выходе $\overline{S}$, выходной прямой сигнал переноса — на инверсном выходе $\overline{P}$. Третий разряд сумматора работает так же, как и первый, четвертый — так же, как второй, и т. д.

Такое чередование режима работы одноразрядных сумматоров обеспечивает минимальную задержку распространения сигнала в самой длинной цепи — в цепи формирования сигнала переноса.

Микросхема К155ИМ2 (рис. 59) представляет собой объединение двух микросхем К155ИМ1, соединенных в соответствии с рис. 58 с исключенными неиспользуемыми инверторами. Микросхема К155ИМ3 (рис. 60) соответствует

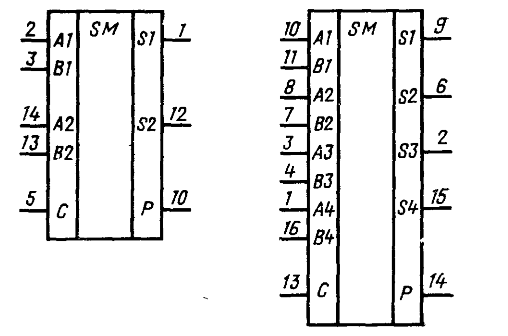



Рис. 59. Цоколевка ИС К155ИМ2

Рис. 60. Цоколевка ИС К155ИМ3

Рис. 61. Выводы ИС К155ПП5

двум микросхемам К155ИМ2, в которых выход $\overline{P}$ переноса первой ИС соединен со входом С второй.

Микросхема К155ПП5 — преобразователь двоично-десятичного кода в код семисегментного индикатора (рис. 61) и может применяться совместно с полупроводниковыми индикаторами с общим анодом, например АЛ305А или АЛС324Б. Для нормирования тока элементов индикатора между его катодами и выходами микросхемы следует включить ограничительные резисторы, сопротивление которых определяется в соответствии с рабочим током индикатора. Вход S микросхемы может использоваться для гашения индикатора, которое происходит при подаче на этот вход лог. 1; индикация осуществляется при лог. 0.

На рис. 62 приведено стандартное обозначение сегментов семисегментных индикаторов, а на рис. 63 — форма индицируемых знаков.

Микросхемы КМ155ИД8А, КМ155ИД8Б, КМ155ИД9 — преобразователи двоично-десятичного кода 1-2-4-8 в коды работы индикаторов, состоящих из 27 отдельных светодиодов (КМ155ИД8, рис. 64) и из 20 светодиодов (КМ155ИД9, рис. 65). Микросхемы имеют по четыре входа, предназначенных для подачи входного кода, число выходов микросхемы КМ155ИД8 составляет 18, у микросхемы КМ155ИД9 — 13 выходов.

К каждому выходу микросхем должны быть подключены или один или два последовательно включенных светодиода, соединенные с источником питания +5 В. На рис. 64,*б* и 65,*б* на элементах индикаторов указаны номера выводов микросхем, к которым должны быть подключены светодиоды индикаторов. Микросхемы выполнены с «открытым» коллекторным выходом и содержат ограничительные резисторы двух номиналов — для выходов, стыкуемых с двумя последовательно включенными светодиодами, номинал ограни-

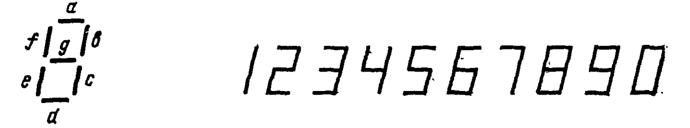



Рис. 62. Стандартное обозначение сегментов семисегментного индикатора

Рис. 63. Цифры, индицируемые на семисегментном индикаторе

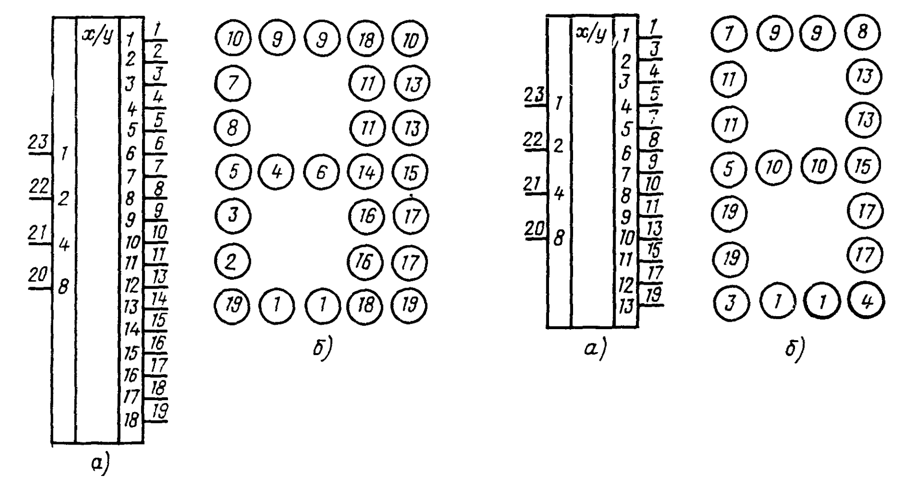



Рис. 64. Выводы ИС К155ИД8 (*а*) и подключение ее выводов к светодиодам индикатора (*б*)

Рис. 65. Выводы ИС К155ИД9 (*а*) и подключение ее выводов к светодиодам индикатора (*б*)

чительного резистора меньше чем для выходов стыкуемых с одним светодиодом. Это обеспечивает одинаковый ток через все светодиоды индикатора — 10 мА для микросхем К155ИД8А и КМ155ИД9 и 15 мА для КМ155ИД8Б.

Для входных кодов чисел от 0 до 9 на светодиодах индицируются соответствующие цифры, для кода числа 10 — знак «—», для кода числа 11 — буква Е. Для кодов чисел от 12 до 15 все светодиоды индикаторов погашены.

Микросхема КМ155ИД9 может быть использована и с обычными полупроводниковыми семисегментными индикаторами с общим анодом аналогично К155ПП5 (рис. 66). В отличие от использования микросхемы К155ПП5 не требуется ограничительных резисторов и добавляется возможность индикации знака «—» и буквы Е.

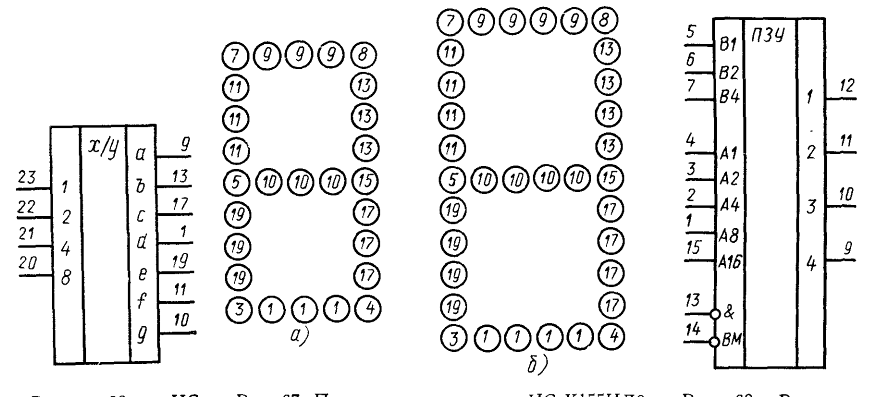



Рис. 66. ИС К155ИД9 как преобразователь кода для семисегментного индикатора

Рис. 67. Подключение выводов ИС К155ИД9 к индикатору из 27 светодиодов (*а*) и 34 светодиодов (*б*)

Рис. 68. Выводы ИС К155РЕ21, К155РЕ22, К155РЕ23, К155РЕ24

При необходимости можно увеличить число диодов в индикаторах, управляемых от микросхемы КМ155ИД9 от 27 (рис. 67,*а*) до 34 (рис. 67,*б*). В этом случае напряжение питания цепочек из трех светодиодов должно быть увеличено до 7 В, а из четырех светодиодов — до 9 В. Одиночные светодиоды должны быть по-прежнему подключены к источнику питания +5 В.

Для генерации знаков на 35-элементных индикаторах и дисплеях могут использоваться интегральные микросхемы К155РЕ21, К155РЕ22, К155РЕ23, К155РЕ24.

Микросхема К155РЕ21 служит для воспроизведения русских букв (за исключением Ъ), микросхема К155РЕ22 — букв латинского алфавита, буквы Ъ и некоторых знаков, микросхема К155РЕ23 — цифр и различных знаков (см. табл. 5). Каждая из этих микросхем содержит основную часть необходимой информации, недостающая часть содержится в микросхеме К155РЕ24.

Таблица 5

| № п.п. | Адрес | | | | | Индицируемый знак для микросхемы | | |
|---|---|---|---|---|---|---|---|---|
| | A16 | A8 | A4 | A2 | A1 | К155РЕ21 | К155РЕ22 | К155РЕ23 |
| | | | | | | A32=1 A64=0 | A32=0 A64=1 | A32=A64=1 |
| 0 | 0 | 0 | 0 | 0 | 0 | Ю | @ | Пробел |
| 1 | 0 | 0 | 0 | 0 | 1 | А | A | ! |
| 2 | 0 | 0 | 0 | 1 | 0 | Б | B | " кавычки |
| 3 | 0 | 0 | 0 | 1 | 1 | Ц | C | # |
| 4 | 0 | 0 | 1 | 0 | 0 | Д | D | ¤ |
| 5 | 0 | 0 | 1 | 0 | 1 | Е | E | % |
| 6 | 0 | 0 | 1 | 1 | 0 | Ф | F | & |
| 7 | 0 | 0 | 1 | 1 | 1 | Г | G | ' апостроф |
| 8 | 0 | 1 | 0 | 0 | 0 | Х | H | ( |
| 9 | 0 | 1 | 0 | 0 | 1 | И | I | ) |
| 10 | 0 | 1 | 0 | 1 | 0 | Й | J | * |
| 11 | 0 | 1 | 0 | 1 | 1 | К | K | + |
| 12 | 0 | 1 | 1 | 0 | 0 | Л | L | , |
| 13 | 0 | 1 | 1 | 0 | 1 | М | M | — |
| 14 | 0 | 1 | 1 | 1 | 0 | Н | N | . |
| 15 | 0 | 1 | 1 | 1 | 1 | О | O | / |
| 16 | 1 | 0 | 0 | 0 | 0 | П | P | Ø |
| 17 | 1 | 0 | 0 | 0 | 1 | Я | Q | 1 |
| 18 | 1 | 0 | 0 | 1 | 0 | Р | R | 2 |
| 19 | 1 | 0 | 0 | 1 | 1 | С | S | 3 |
| 20 | 1 | 0 | 1 | 0 | 0 | Т | T | 4 |
| 21 | 1 | 0 | 1 | 0 | 1 | У | U | 5 |
| 22 | 1 | 0 | 1 | 1 | 0 | Ж | V | 6 |
| 23 | 1 | 0 | 1 | 1 | 1 | В | W | 7 |
| 24 | 1 | 1 | 0 | 0 | 0 | Ь | X | 8 |
| 25 | 1 | 1 | 0 | 0 | 1 | Ы | Y | 9 |
| 26 | 1 | 1 | 0 | 1 | 0 | З | Z | : |
| 27 | 1 | 1 | 0 | 1 | 1 | Ш | [ | ; |
| 28 | 1 | 1 | 1 | 0 | 0 | Э | \ | < |
| 29 | 1 | 1 | 1 | 0 | 1 | Щ | ] | = |
| 30 | 1 | 1 | 1 | 1 | 0 | Ц | Λ | > |
| 31 | 1 | 1 | 1 | 1 | 1 | Пробел | Ъ | ? |

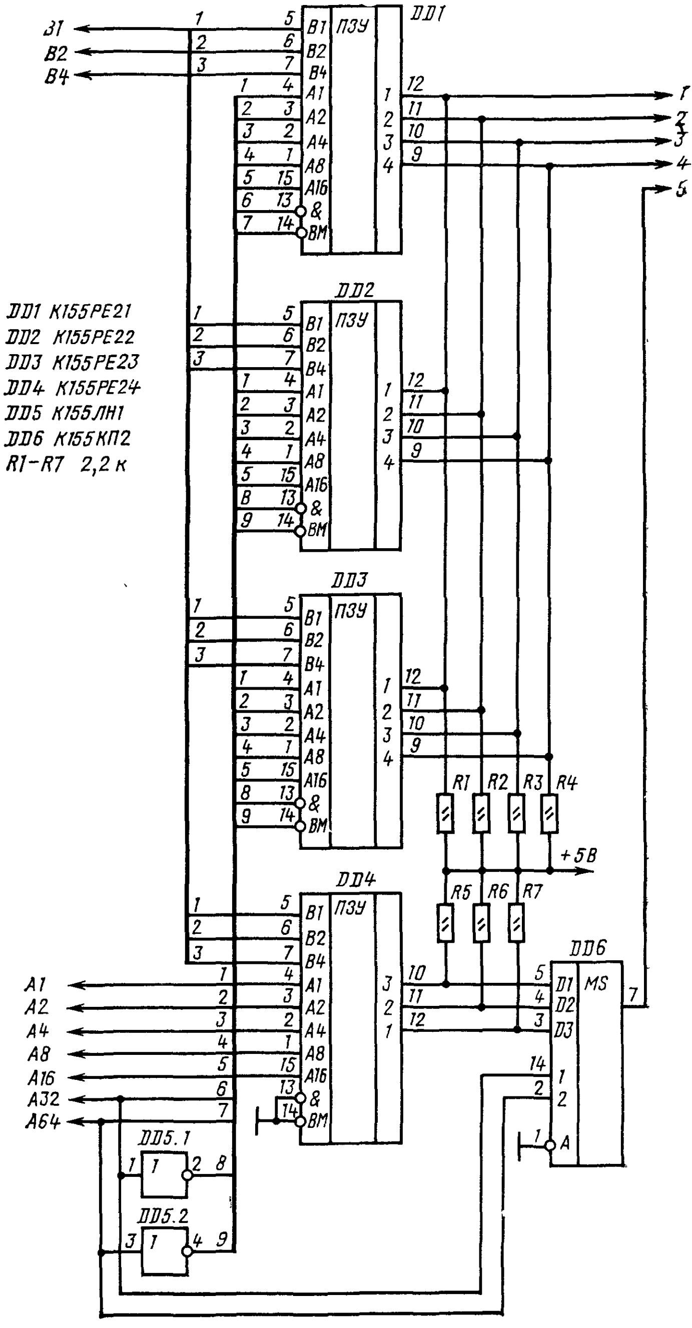



Рис. 69. Соединение ИС К155РЕ21 — К155РЕ24

Цоколевка всех четырех микросхем одинакова (рис. 68), в микросхеме К155РЕ24 вывод 9 не используется. Каждая микросхема содержит три входа выбора строки в матричном индикаторе В1, В2, В4, пять входов выбора индицируемого знака А1 — А16, два входа выбора микросхемы ВМ. Входы выбора микросхемы разрешают появление сигналов лог. 0 на выходах микросхемы лишь при подаче лог. 0 на оба входа ВМ.

При подаче на входы В1, В2, В4 кода номера строки на выходах 1—2—3—4 микросхемы появляется лог. 0 для включения элементов индикатора данной строки. Крайнему левому элементу строки соответствует сигнал на выходе 1, второму слева — на выходе 2 и т. д. Для крайнего правого элемента должна использоваться информация с одного из трех выходов микросхемы К155РЕ24. Выход 3 этой микросхемы дополняет информацию микросхемы К155РЕ21, выход 2 — микросхемы К155РЕ22, выход 1 — К155РЕ23.

Счет строк индикатора ведется сверху вниз, первой строке сверху соответствует код 001 (младший разряд В1), последней, нижней строке, соответствует код 111. Код 000 не используется. Индицируемый знак определяется кодом, подаваемым на входы выбора знака А1 — А16 в соответствии с табл. 5.

На рис. 69 приведена схема соединения микросхем К155РЕ21, К155РЕ22, К155РЕ23, К155РЕ24 между собой, обеспечивающая получение информации, необходимой для индикации всех указанных в табл. 5 знаков. Выходы микросхем выполнены с «открытым» коллектором, что позволяет объединять их между собой и требует установки нагрузочных резисторов R1—R7. Старшие разряды кода индицируемого знака А32 и А64 производят выбор микросхемы (DD1, DD2 или DD3), а также выбор необходимого выхода микросхемы DD4 с помощью мультиплексора DD6. При А32 = А64 = 0 ни одна из микросхем DD1 — DD3 не выбрана, на выходах 1—5—лог. 1. Если на входе А32 лог. 1, на входе А64 — лог. 0, включается DD1, на выход 5 проходит информация с выхода 3 микросхемы DD4, индицируются русские буквы. При лог. 0 на входе А32, лог. 1 на входе А64 выбирается микросхема DD2, индицируются буквы латинского алфавита, при А32 = А64 = 1 индицируются цифры и знаки.

Вполне возможны другие варианты подключения входов ВМ микросхем к старшим разрядам источника кода знаков. Если какая-либо из микросхем является лишней, например не используются латинские буквы, вместо мультиплексора DD6 возможно использование микросхемы К155ЛА3 (рис. 70). В этом случае при А32 = 0 выбирается DD1, и индицируются русские буквы, при А32 = 1 выбирается DD3, и происходит индикация цифр и знаков.

Описанные выше микросхемы К155РЕ21 — К155РЕ24 являются постоянными запоминающими устройствами (ПЗУ), запись информации в которые произведена на заводе. В состав серии К155 входит интегральная микросхема ПЗУ К155РЕ3 (рис. 71), программирование которой может быть произведено потребителем. Микросхема К155РЕ3 имеет пять адресных входов 1, 2, 4, 8, 16, вход разрешения V и восемь выходов. Микросхема позволяет записать 32 восьмиразрядных двоичных слова и может быть широко использована при разработке различных радиоэлектронных устройств.

При изготовлении на заводе во все слова по всем адресам записываются лог. 1. При программировании потребитель может записать в определенные биты слов лог. 0 и получить ПЗУ с нужной информацией. Программатор для микросхем К155РЕ3 описан в [5].

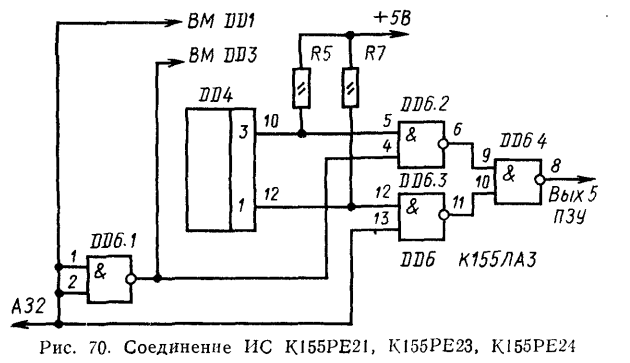



Рис. 70. Соединение ИС К155РЕ21, К155РЕ23, К155РЕ24

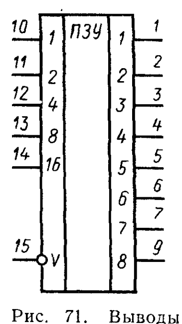



Рис. 71. Выводы ИС К155РЕ3

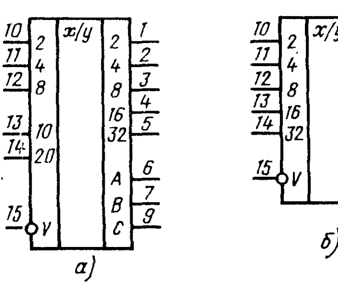



Рис. 72. Выводы ИС К155ПР6 (*а*) и К155ПР7 (*б*)

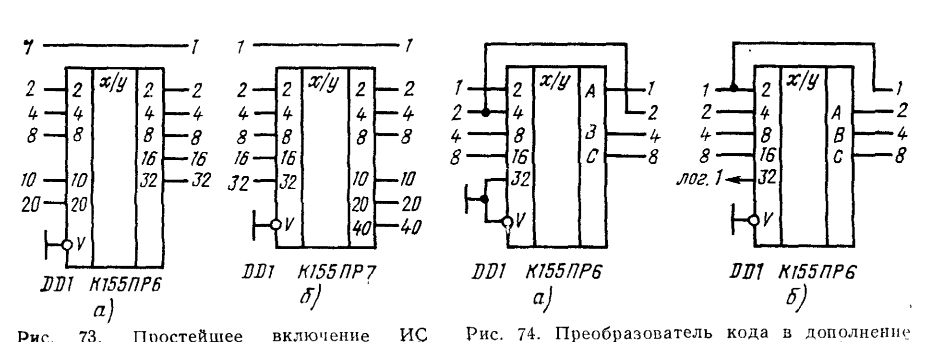



Рис. 73. Простейшее включение ИС К155ПР6 (*а*) и К155ПР7 (*б*)

Рис. 74. Преобразователь кода в дополнение до 9 (*а*) и в дополнение до 10 (*б*)

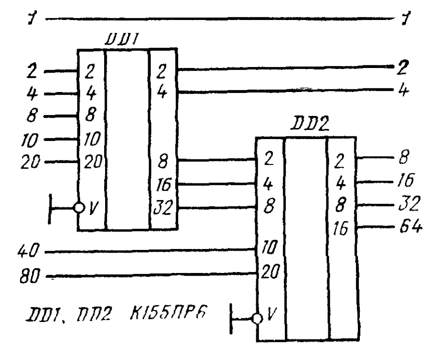



Рис. 75. Преобразователь двоично-десятичного кода чисел от 0 до 99 в двоичный

Микросхема К155РЕ3 имеет «открытые» коллекторные выходы, что позволяет объединять микросхемы по выходам, управление выбором нужной микросхемы осуществляется подачей лог. 0 на вход V микросхемы. Для микросхем, на входы V которых подана лог. 1, на всех выходах также лог. 1.

До программирования все входы микросхемы равноценны, как равноценны и ее выходы, что позволяет использовать их в произвольном порядке, чем упрощается разводка печатных плат.

Предприятие-изготовитель не гарантирует полную программируемость микросхем, примерно в половину новых микросхем необходимую информацию записать нельзя.

Примером использования микросхем К155РЕ3 является изготовление преобразователей кода для индикации цифр и некоторых букв на семи- и девятисегментных индикаторах.

Микросхемы К155ПР6 и К155ПР7 служат для преобразования двоично-десятичного кода в двоичный (К155ПР6) и двоичного кода в двоично-десятичный (К155ПР7). Разводка выводов микросхем приведена на рис. 72. Микросхемы являются постоянными запоминающими устройствами, программирование которых произведено на заводе-изготовителе. По функциональному назначению выводов указанные микросхемы идентичны микросхемам К155РЕ3.

Включение микросхем К155ПР6 и К155ПР7 в простейшем варианте проиллюстрировано на рис. 73. Одна микросхема К155ПР6 позволяет преобразовать двоично-десятичный код чисел от 0 до 39 в двоичный. Младший разряд (разряд единиц) передается мимо микросхемы, так как он совпадает в двоично-десятичном и двоичном кодах. Аналогично одна микросхема К155ПР7 может

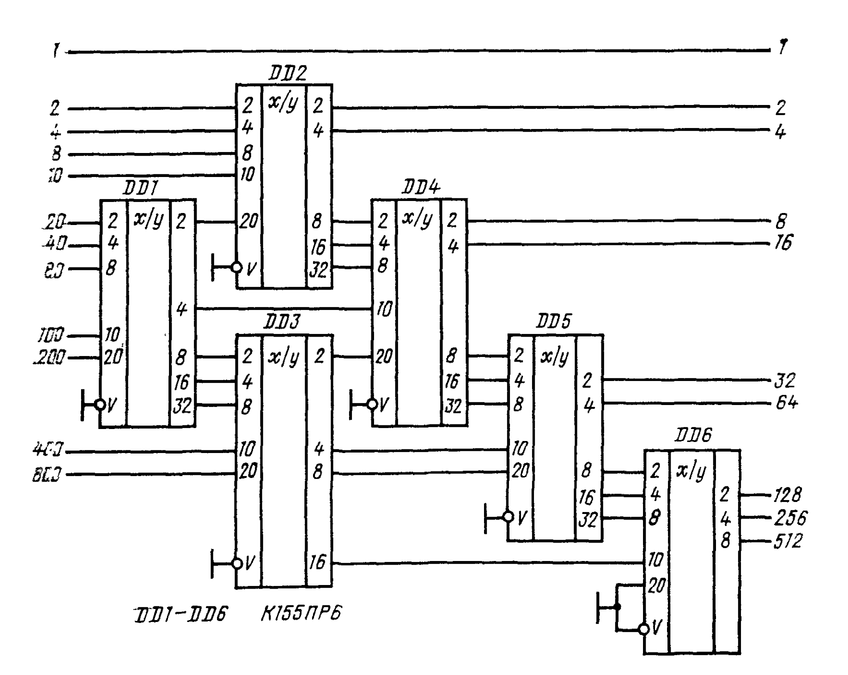



Рис. 76. Преобразователь двоично-десятичного кода чисел от 0 до 999 в двоичный

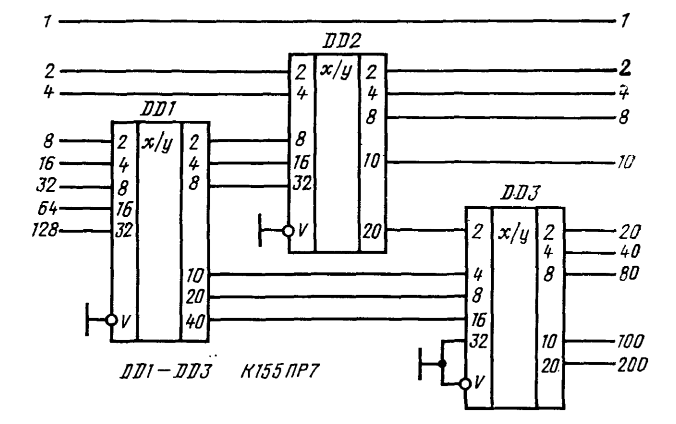



Рис. 77. Преобразователь двоичного кода чисел от 0 до 225 в двоично-десятичный

использоваться для преобразования двоичного кода чисел от 0 до 63 в двоично-десятичный.

Микросхема К155ПР6 позволяет также преобразовать двоично-десятичный код чисел от 0 до 9 в код дополнения до 9 (рис. 74,*а*) и до 10 (рис. 74,*б*). Сумма десятичных чисел, соответствующих входному и выходному кодам схемы рис. 74,*а*, равна 9, а схемы рис. 74,*б* — 10. В схеме рис. 74,*б* при входном коде, соответствующем числу 0, выходной код также соответствует 0.

Микросхема К155ПР6 может применяться для преобразования данных, вводимых в двоично-десятичном коде, в двоичный, например для управления микросхемой К155ИЕ8 в синтезаторе частоты или для ввода двоично-десятичного кода в цифро-аналоговый преобразователь, работающий, как правило, в двоичном коде.

Микросхема К155ПР7 может быть использована для преобразования в десятичный вид данных, полученных в двоичном коде, например с выхода аналого-цифрового преобразователя, для индикации в десятичном виде.

Как правило, разрядности одиночных микросхем недостаточно для решения большинства задач преобразования кодов, в этих случаях применяют каскадное соединение микросхем. На рис. 75 приведено соединение двух микросхем К155ПР6 для преобразования двоично-десятичных кодов чисел от 0 до 99 в двоичный, на рис. 76 — шести микросхем для преобразования кодов чисел от 0 до 999.

На рис. 77 и 78 представлены схемы для преобразования двоичных кодов чисел 0 — 255 и 0 — 511 в десятичный. Отметим, что для преобразования кодов десятичных чисел от 0 до 9999 в двоичный требуется 19 микросхем К155ПР6, а для преобразования кодов двоичных чисел от 0 до 4095 и от 0 до 65 535 в двоично-десятичный — соответственно 8 и 16 микросхем К155ПР7.

Микросхемы К155ПР6 и К155ПР7 выполнены с «открытым» коллекторным выходом, поэтому для обеспечения помехоустойчивой работы микросхем между их выходами и плюсом питания следует устанавливать нагрузочные резисторы 1...5,1 кОм, эти резисторы на приведенных схемах условно не показаны. Вход разрешения работы микросхем V должен быть подключен к общему проводу, при подаче на него лог. 1 все выходные транзисторы переходят в выключенное состояние.

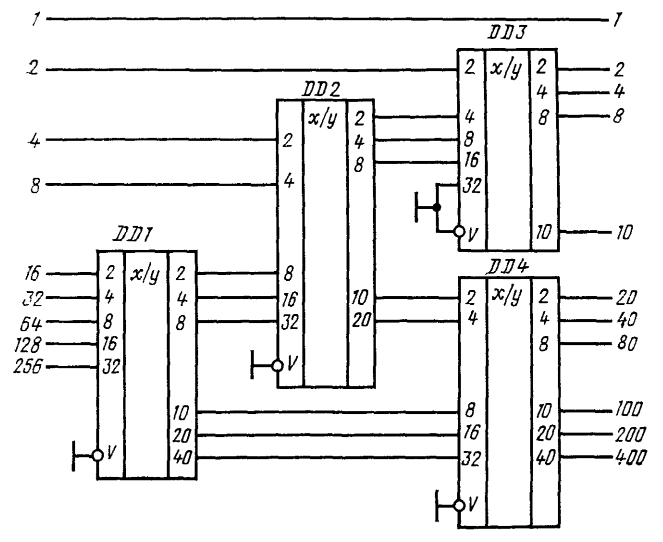



Рис. 78. Преобразователь двоичного кода чисел от 0 до 511 в двоично-десятичный

# ЭЛЕКТРОННЫЕ ЧАСЫ

## Электронные часы на интегральных микросхемах серии К155

Первой конструкцией на цифровых ИС, изготовляемой радиолюбителями, являются, как правило, электронные часы. На ИС серии К155 можно собрать часы, самые разнообразные по своим схемам. Одна из самых простых схем приведена на рис. 79.

Часы включают в себя кварцевый генератор на ИС DD1 и кварцевом резонаторе Z1 на частоту 100 кГц, делитель частоты с коэффициентом деления $10^5$ (DD2—DD6), счетчики секунд (DD7, DD8), минут (DD9, DD10) и часов (DD11 — DD12), а также не показанные на рис. 79 дешифраторы и индикаторы. Микросхемы DD7, DD9, DD11 (К155ИЕ2) имеют коэффициент пересчета 10, а в ИС DD8 и DD10 (К155ИЕ4) для получения коэффициента деления 6 используются лишь первые три триггера, что обеспечивает необходимый для дешифраторов код 1-2-4.

Для пересчета на 24 в счетчике часов выводы 8 микросхем DD11 и DD12 подключены ко входам R этих же микросхем. При достижении состояния 4 ИС DD11 и состояния 2 ИС DD12 на обоих входах R этих счетчиков формируется уровень лог. 1, и они переходят в нулевое состояние.

Выходы счетчиков секунд, минут и часов подключены ко входам дешифраторов, выходы дешифраторов — к соответствующим электродам индикаторов. В часах могут быть использованы самые разнообразные индикаторы и соответствующие им дешифраторы. Включение газоразрядных индикаторов и полупроводниковых индикаторов с общим анодом описано в предыдущем разделе книги, в следующем разделе описаны другие варианты индикации.

Рис. 79. Схема электронных часов на ИС серии К155

Эффектно выглядят электронные часы, если индикация секунд производится на индикаторах меньшего размера, чем индикация часов и минут. В этом случае индикаторы секунд меньше раздражают глаза своим постоянным переключением. Хорошо смотрятся часы с газоразрядными индикаторами часов и минут и небольшими полупроводниковыми индикаторами секунд красного свечения, установленными между индикаторами часов и минут.

Установка начальных показаний (сверка) часов производится с использованием эталонных часов следующим образом. Нажав на кнопку SB3, подают на вход счетчика секунд импульсы с частотой 5000 Гц и устанавливают показания счетчика часов. Затем, нажав на кнопку SB2, подают на вход счетчика секунд импульсы с частотой 100 Гц и устанавливают показания счетчика минут. Наконец, нажав кнопку SB1, отпускают ее в момент, когда секундная стрелка эталонных часов установится на циферблате на числе 12.

Можно исключить из часов кнопку SB2, в этом случае входы R DD9 и DD10 следует соединить с аналогичными входами DD2 — DD8, тогда сверку часов можно будет производить лишь в моменты времени, соответствующие целым часам.

Использованный в часах метод пуска обладает тем недостатком, что установка часов, минут и секунд взаимосвязана и должна производиться обязательно в указанном порядке. В то же время метод наиболее прост, так как не требует специальных мер по борьбе с так называемым дребезгом — многократным неконтролируемым замыканием и размыканием механических контактов, кнопок, переключателей, реле и т. п., в результате которого вместо одного импульса включения формируется «пачка» импульсов.

Какие изменения в схеме часов можно сделать при отсутствии тех или иных микросхем?

Микросхемы К155ИЕ1 можно заменить на К155ИЕ2. При отсутствии микросхем К155ИЕ2, К155ИЕ4, К155ИЕ5 на место DD2 — DD7, DD9, DD11 можно установить декады по схемам рис. 8,*а* или 9,*а*. К декаде по рис. 9,*а* микросхемы К155ИД1, К514ИД1, К514ИД2 следует подключать по схеме рис. 41. Дели-

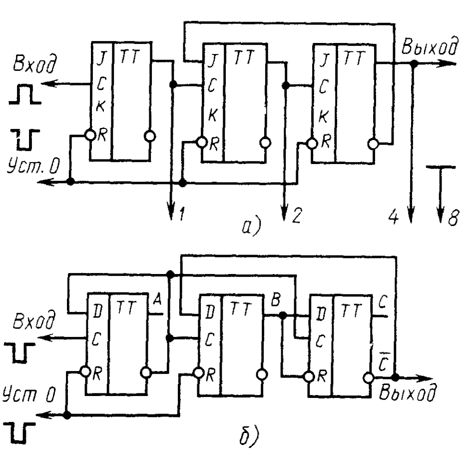



Рис. 80. Делитель на шесть JK-триггерах (*а*) и D-триггерах (*б*)

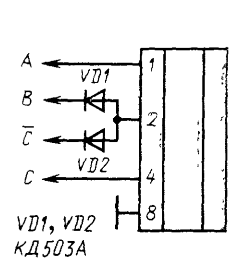



Рис. 81. Подключение дешифратора к делителю на 6 по схеме рис. 80,*б*

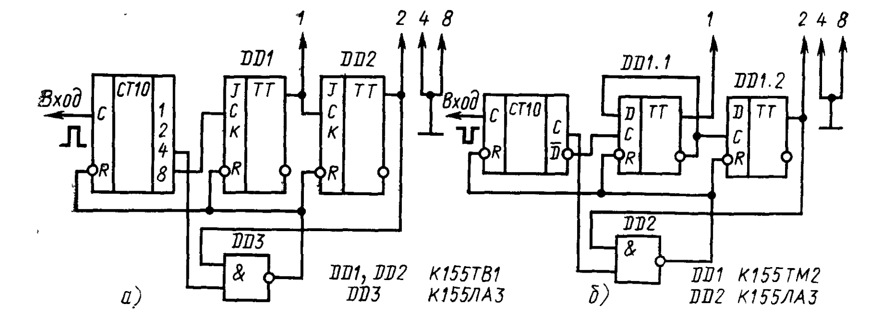



Рис. 82. Схема счетчика часов на JK-триггерах (*а*) и D-триггерах (*б*)

тели частоты на 6 можно выполнить по схемам рис. 80,*а* и *б* соответственно на JK- или D-триггерах. Дешифратор к делителю по рис. 80,*б* следует подключать по схеме рис. 81. Счетчик часов с коэффициентом пересчета 24 можно собрать по схемам рис. 82. На рис. 82,*а* знаком СТ10 помечена декада по схеме рис. 8,*а*, на рис. 82,*б* — по схеме рис. 9,*а*. В случае применения декад и счетчиков на микросхемах К155ТВ1 или К155ТМ2 следует использовать кнопку SB1 с нормально разомкнутыми контактами.

При отсутствии кварцевого резонатора на частоту 100 кГц можно использовать кварцевые резонаторы на другие частоты. Если частота резонатора в 2—10, 12 или 16 раз превышает частоту 100 кГц, между выходом генератора и входом DD2 следует включить одну из ИС (К155ИЕ2, К155ИЕ4, К155ИЕ5), соединив ее выводы для получения необходимого коэффициента деления в соответствии с табл. 3.

Если значение частоты кварцевого резонатора в герцах допускает разложение на указанные выше множители, можно установить несколько микросхем с

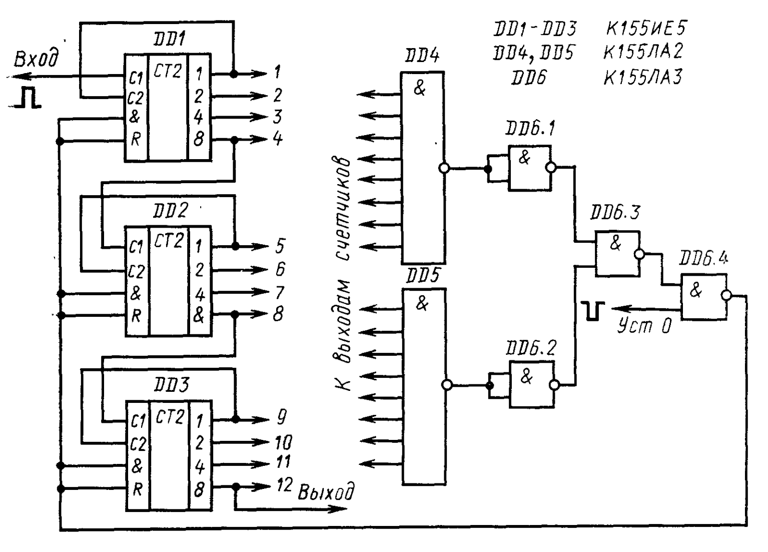



Рис. 83. Схема делителя частоты с переключаемым коэффициентом деления

различными коэффициентами деления для получения результирующей частоты 1 Гц. При этом для подачи на кнопки SB2 и SB3 сигналов с частотами 60... ...120 Гц и 3600...7200 Гц с выходов делителя необходимо сделать соответствующие отводы.

Более экономичным по структуре получается построение делителя с произвольным коэффициентом деления по схеме рис. 83. Делитель содержит цепочку ИС К155ИЕ5 DD1—DD3 и элемент И (DD4—DD6) с большим числом входов, выход которого подключен ко входам R интегральных микросхем цепочки. Входы элемента И подключены к определенным выходам цепочки; это подключение и определяет коэффициент пересчета.

Делитель работает по принципу принудительной установки в 0 при достижении требуемого состояния (см. с. 14).

Для определения количества ИС К155ИЕ5 в делителе, количества входов элемента И и порядка подключения входов этого элемента к выходам ИС необходимый коэффициент пересчета переводят в двоичную форму.

Для перевода числа в двоичную форму его делят на 2, остаток (0 или 1) записывают. Результат вновь делят на 2, остаток снова записывают и так далее, пока после деления не останется нуль. Первый остаток является младшим разрядом двоичной формы числа, последний — старшим.

Число разрядов получившегося двоичного числа определяет необходимое число триггеров цепочки делителя, число единиц в двоичной форме числа равно числу входов в элементе И. Расстановка единиц в двоичном эквиваленте определяет, к каким выходам цепочки необходимо подключить входы элемента И. Наличие 1 в младшем разряде означает подключение к выходу 1 цепочки, в следующем — к выходу 2 и т. д.

Для примера рассмотрим расчет для кварцевого резонатора с частотой 150 007 Гц. Двоичный эквивалент числа $150\,007_{10}$ составляет $10\,0100\,1001\,1111\,0111_2$. В двоичном эквиваленте 18 разрядов, необходимая длина цепочки — 18 триггеров, или 5 микросхем К155ИЕ5. Число единиц в двоичном эквиваленте — 11, следовательно, необходим элемент И на 11 выходов. Входы элемента И необходимо подключить к следующим выходам цепочки: 1, 2, 3, 5, 6, 7, 8, 9, 12, 15, 18. Выходной сигнал снимается с выхода 18 цепочки — последнего, подключаемого ко входу элемента И. В цепочке возможно применение микросхем К155ИЕ2, в этом случае расчет упрощается, но число ИС в цепочке увеличивается.

Из-за накопления задержек в цепочке для нормальной работы делителя необходимо, чтобы частота входных импульсов не превышала 1 МГц. Если частота кварцевого генератора более 1 МГц, необходимо поделить ее до частоты 500 кГц...1 МГц с помощью одной микросхемы К155ИЕ5 и лишь потом подать на делитель.

Делитель с произвольным коэффициентом деления на ИС К155ТВ1 или К155ТМ2 также можно собрать по схеме рис. 83, но в этом случае более экономичным по количеству микросхем является способ, который приведен ниже при описании электронных часов на микросхемах серии К134.

Точная подстройка кварцевого генератора может быть обеспечена включением последовательно с кварцевым резонатором конденсатора емкостью от единиц до сотен пикофарад, а также подбором емкости С3 (см. рис. 79).

## Электронные часы на интегральных микросхемах серии К134

Описанные выше электронные часы на интегральных микросхемах серии К155 потребляют от источника питания +5 В ток 0,4...0,8 А в зависимости от типа использованных индикаторов. Питание таких часов необходимо осуществлять от сети через понижающий трансформатор, выпрямитель и стабилизатор напряжения, в результате чего часы получаются довольно громоздкими.

Применив интегральные микросхемы серии К134, можно построить электронные часы с бестрансформаторным источником питания. Микросхемы серии К134 отличаются от ИС серии К155 прежде всего значительно меньшей потребляемой мощностью, типом корпуса, наличием ИС, содержащих два JK-триггера в одном корпусе. В серии К134, однако, нет дешифратора с высоковольтным выходом, поэтому в часах использованы интегральные микросхемы К133ИД1, совпадающие по характеристикам с ИС К155ИД1. Корпус ИС К133ИД1 плоский, с планарными выводами, по конструкции близок к корпусу ИС серии К134.

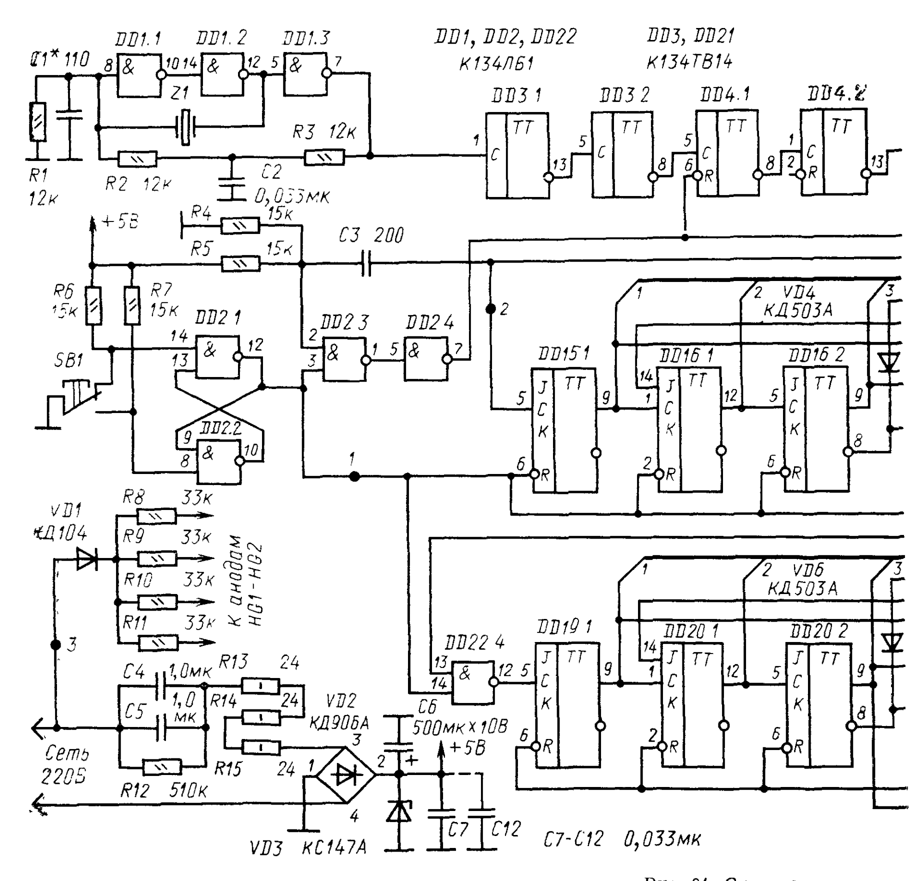


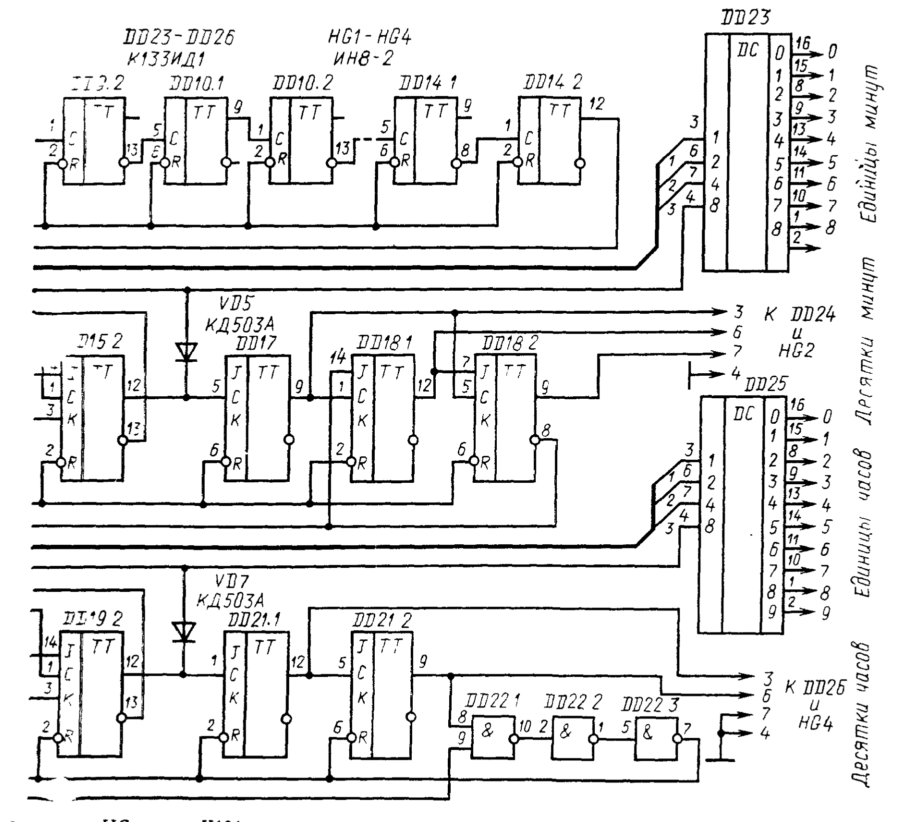

Рис. 84. Схема электронных

Часы на ИС серии К134 потребляют по цепи +5 В ток около 100 мА. В часах применен делитель частоты кварцевого генератора с переключаемым коэффициентом деления, что позволяет применять в них кварцевый резонатор с любой частотой в пределах от 50 до 559,24 кГц.

Принципиальная схема часов приведена на рис. 84. На ИС DD1 собран кварцевый генератор с резонатором Z1. Импульсы с выхода генератора поступают на делитель с коэффициентом пересчета 4 (ИС DD3) и далее на делитель с переключаемым коэффициентом деления (ИС DD4 — DD14).

Этот делитель работает по принципу предварительной записи в счетчик числа, на которое нужно уменьшить коэффициент пересчета (см. с. 14). В таком делителе часть триггеров устанавливается при переполнении счетчика в 0, а часть — в 1. В результате переполнение счетчика происходит не после поступления $2^n$ импульсов делителя (n — число триггеров делителя), а ранее. В момент переключения последнего триггера в нулевое состояние вновь производится установка части триггеров в 0, части — в 1. Таким образом, коэффициент пересчета делителя уменьшается относительно $2^n$ на число, записываемое в делитель при сбросе.

Триггеры К134ТВ14 имеют лишь входы установки в 0. Поэтому структура делителя по сравнению с описанной выше несколько изменена — триггеры




часов на ИС серии К134

DD10 — DD14 делителя устанавливаются в 0, а сигналы на следующие за ними триггеры подаются либо с прямого, либо с инверсного выхода. Это эквивалентно установке триггеров соответственно в 0 и 1.

Входы триггеров DD4 — DD9, DD10.1 подключены к инверсным выходам предыдущих триггеров, в результате чего их частичная установка в 0 также эквивалентна записи в делитель некоторого числа. Ошибка, возникающая вследствие невозможности установки части триггеров DD4 — DD9 в необходимое состояние, не превышает 0,1 с и существует лишь в момент пуска часов, на коэффициенте пересчета делителя она не сказывается.

Запись необходимого числа в делитель в момент переключения триггера осуществляется с помощью дифференцирующей цепочки C3R4R5 и элементов DD2.3 и DD2.4.

Делитель DD4 — DD14 настраивается так, чтобы на его выходе формировался один импульс в минуту. Импульсы с выхода делителя поступают на вход счетчика единиц минут DD15, DD16 и далее на счетчики десятков минут DD17, DD18, единиц часов DD19, DD20, десятков часов DD21. Коэффициент пересчета счетчика часов, равный 24, реализован с помощью схемы сброса на элементах DD22.1, DD22.2, DD22.3. Состояние счетчиков дешифрируется микросхемами DD23 — DD26 и индицируется газоразрядными индикаторами HG1 — HG4.

В связи с тем что используемые JK-триггеры имеют по одному входу J и K, декады часов собраны по схеме, отличающейся от приведенных ранее. Код работы таких декад невесовой, он приводится к коду 1—2—4—8 с помощью диодов VD4 — VD7.

Для питания часов применен бестрансформаторный источник питания. Напряжение сети гасится на конденсаторах C4 и C5, выпрямляется мостом VD2 и стабилизируется стабилитроном VD3. Пульсации напряжения на VD3 сглаживаются конденсатором C6. Величина пульсации составляет около 500 мВ от пика до пика, но это допустимо для ИС ТТЛ.

Напряжение питания на аноды ламп HG1 — HG4 подается с однополупериодного выпрямителя на диоде VD1 через токоограничительные резисторы R8 — R11.

Установка показаний часов возможна лишь в моменты, соответствующие целым часам. Порядок установки следующий. Нажимают кнопку SB1, при этом триггер на элементах DD2.1 и DD2.2, необходимый для подавления дребезга контактов кнопки (см. с. 45), переключается в такое состояние, при котором на выходе элемента DD2.1 формируется уровень лог. 0. Этот сигнал устанавливает триггеры делителя и счетчиков минут в нулевое состояние, а также вызывает появление на входе первого триггера счетчика часов DD19.1 лог. 1. В момент отпускания кнопки сигнал на входе DD19.1 изменяется с лог. 1 на лог. 0, в результате чего к показаниям счетчика часов прибавляется единица. Нажимая необходимое число раз кнопку SB1, можно установить необходимое показание часов. Последний раз отпустить кнопку необходимо по шестому сигналу поверки времени.

Коррекция показаний часов в процессе эксплуатации производится однократным нажатием кнопки по первому и отпусканием по шестому сигналу. Если часы ушли вперед более чем на 5 с, кнопку следует нажать ранее, чем они переключатся самостоятельно, и отпустить, как обычно по шестому сигналу.

Часы собраны на двух печатных платах: 75×95 мм (рис. 85) и 55×95 мм (рис. 86). В часах использованы резисторы МТ, конденсаторы К73-17 (C4, C5),

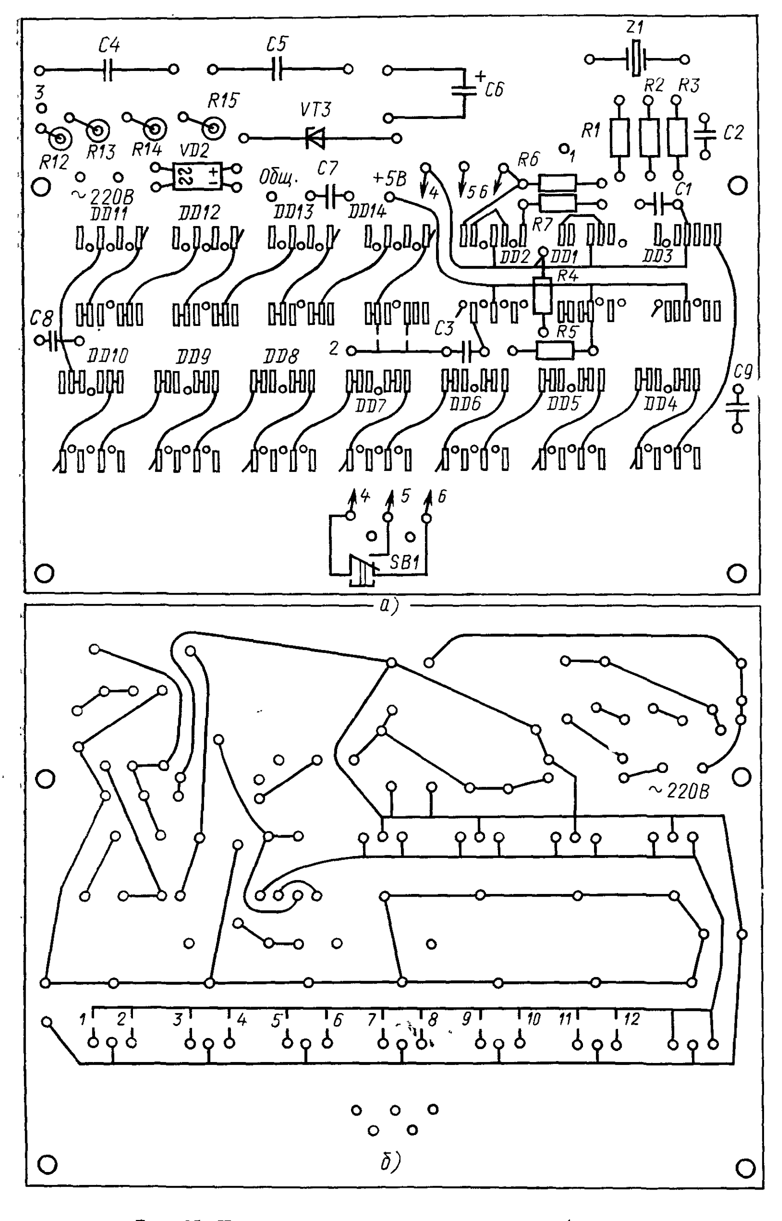



Рис. 85. Печатная плата электронных часов большая

К50-6 (С6), К10-17 (остальные). На плате меньшего размера детали установлены с двух сторон, их расположение показано на чертежах печатных плат. Вариант конструктивного оформления часов показан на рис. 87. Корпус склеен из прозрачного органического стекла толщиной 3 мм и оклеен светлой декоративной пленкой под дерево. Торцевая и внутренняя поверхности верхней, ниж-

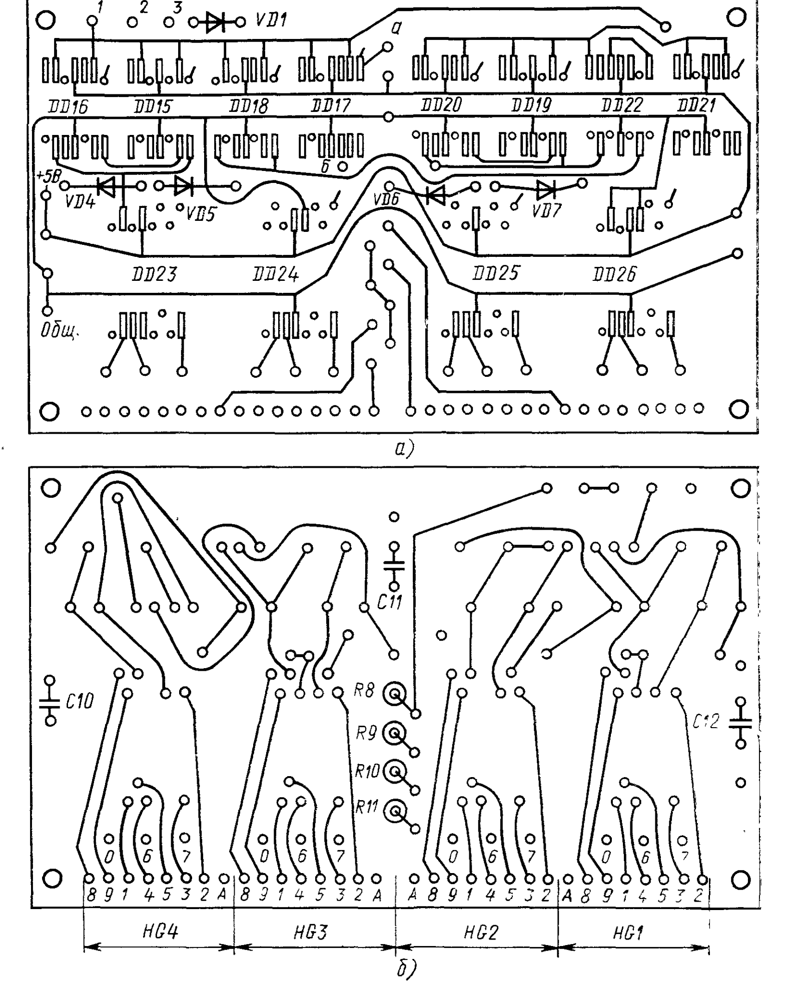



Рис. 86. Печатная плата электронных часов малая

ней и боковых стенок корпуса окрашены темно-коричневой нитроэмалью. В пленке передней стенки корпуса после ее наклейки лезвием бритвы вырезают окно против индикаторов. Платы и задняя стенка крепятся винтами М2 к четырем бобышкам из органического стекла, приклеенным к боковым стенкам корпуса.

В качестве кнопки SB1 использован микропереключатель МП3-1, закрепленный на плате большего размера. Для нажатия на шток переключателя в нижней стенке часов напротив него просверлено отверстие ∅ 1,8 мм. Нажимают на шток при пуске часов отрезком проволоки, например разогнутой канцелярской скрепкой.

Платы соединяют между собой пятью проводниками, соответствующие контактные площадки на платах помечены +5 В, Общ., 1, 2, 3.

Настройку делителя частоты под конкретный кварцевый резонатор производят следующим образом. Частоту кварцевого резонатора делят на 4 (что соответствует делению в триггерах DD3.1 и DD3.2) и умножают на 60. В результате получается необходимый коэффициент деления. Его уменьшают на единицу и переводят в двоичную форму.

Рассмотрим в качестве примера настройку делителя под кварцевый резонатор с частотой 100 кГц. Необходимый коэффициент деления $100\,000 : 4 \times 60 = 1\,500\,000$. Двоичный эквивалент числа $1\,499\,999_{10}$ равен $1\ 0110\ 1110\ 0011\ 0101\ 1111_2$. Число знаков в двоичном эквиваленте определяет число необходимых триггеров, в данном случае 21, поэтому триггер DD14.2 не используется, и сигнал на конденсатор С3 снимается с прямого выхода 9 триггера DD14.1.

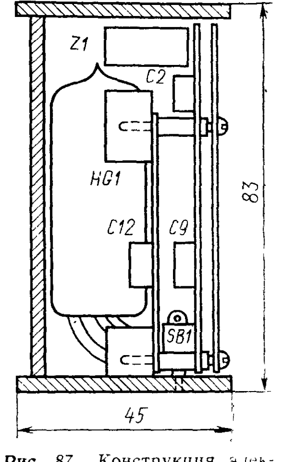


Рис. 87. Конструкция электронных часов

Если необходимое число триггеров составляет 22 (частота кварцевого резонатора находится в пределах от 139 810 до 279 620 Гц), сигнал снимается с вывода 12 DD14.2.

Двенадцать младших разрядов двоичного эквивалента определяет подключение входов R микросхем DD4—DD9 к шине установки нуля — если в соответствующем разряде 0, вход R подключают к шине с помощью перемычки, если 1 — оставляют свободным. В данном случае 0 в 6, 8, 11 и 12 разрядах (начиная с младшего), следовательно, к шине установки нуля подключают входы R триггеров DD6.2, DD7.2, DD9.1, DD9.2 (счет начинается с триггера DD4.1, на триггеры DD3 установка 0 никогда не подводится). Остальные разряды двоичного эквивалента определяют, какие входы (прямые или инверсные) триггеров DD10—DD14 необходимо подключать к входам следующих триггеров. Если в двоичном эквиваленте в соответствующем разряде 0, вход следующего триггера подключается к инверсному выходу данного триггера (вывод 8 или 13), если 1 — к прямому (вывод 9 или 12). Неиспользуемый вывод триггера не подпаивается к контактной площадке, его оставляют свободным или обламывают. Так как в старшем разряде двоичного эквивалента всегда стоит 1, с последнего триггера выходной сигнал всегда снимается с прямого выхода.

В данном случае ко входам следующих триггеров подключаются выводы 8 и 12 микросхемы DD10, 9 и 12 DD11, 8 и 12 DD12, 9 и 13 DD13, выходной сигнал снимается с вывода 9 DD14.

После установки теплового режима в корпусе часов проверяется уход показаний за 3...4 недели и уточняется настройка делителя. Предположим, часы спешат на 2 с в сутки. В этом случае коэффициент деления нужно увеличить на $2 \times 1\,500\,000/86\,400 = 35$ (86 400 — число секунд в сутках). Таким образом, необходимый коэффициент деления составит 1 500 035, его уменьшают на единицу и по нему вновь определяют двоичный эквивалент и рассчитывают установку перемычек (распайка выводов триггеров DD10—DD14, как правило, не меняется).

При применении в часах кварцевого резонатора с частотой менее 69 905 Гц микросхему DD3 не устанавливают, ее контактные площадки 1 и 8 соединяют

между собой проволочной перемычкой, а частоту кварцевого резонатора при определении коэффициента деления на 4 не делят.

Если же частота кварцевого резонатора превышает 279 620 Гц, но менее 559 240 Гц, выход делителя (точка 2 платы большего размера) подключают к входу 1 DD17 (точка а), выход 13 DD17 (точка б) подключают к точке 2 платы меньшего размера. При этом при расчете коэффициента деления частоты кварцевого резонатора делят не на 4, а на 8.

При налаживании часов следует помнить, что к включенным в сеть часам нельзя подключать приборы с металлическим корпусом, можно только логические щупы (питание на них можно взять со стабилитрона VD2) и авометры.

Если для поиска неисправности или измерения частоты кварцевого резонатора необходимо подключение осциллографа или частотомера, питание на часы следует подать от источника постоянного напряжения 15...18 В, замкнув выводы конденсаторов С4 — С5 между собой.

Для облегчения теплового режима часов целесообразно резисторы R13 — R15 в часы не устанавливать, на их место установить перемычку, а в сетевую вилку в разрыв одного из проводов включить проволочный резистор 51... ...75 Ом.

При правильной настройке делителя месячная ошибка в ходе часов не превышает 5 с.

# ИНДИКАТОРЫ И ИНДИКАЦИЯ

## Индикаторы

Существует большое количество типов самых разнообразных индикаторов, позволяющих считывать состояние счетчиков. Наибольшее распространение получили газоразрядные цифровые индикаторы, каждый электрод которых представляет собой отдельную цифру, и семисегментные индикаторы, цифры в которых образуются различным сочетанием светящихся сегментов.

Семисегментные индикаторы бывают вакуумные и полупроводниковые. Вакуумные, в свою очередь, делятся на люминесцентные и накальные. Люминесцентные индикаторы подобны вакуумным триодам, в которых есть катод (прямого накала), управляющая сетка и семь анодов соответствующей формы, покрытых люминофором, светящимся под действием потока электронов, испускаемых катодом. Накальные индикаторы содержат семь нитей накала, расположенных соответствующим образом и светящихся при пропускании через них тока.

Полупроводниковые семисегментные индикаторы состоят из семи светодиодов, выполненных в виде полосок. Большинство индикаторов имеет также в своем составе восьмой элемент — запятую.

Для нормальной работы газоразрядного индикатора его анод через ограничительный резистор сопротивлением 33...91 кОм подключается к плюсу источника постоянного или пульсирующего напряжения порядка 180...300 В. Катод, соответствующий необходимой цифре, заземляется, а остальные катоды

или оставляются свободными, или на них подается напряжение +30...90 В. Относительно небольшой перепад напряжения на катодах, требуемый для управления газоразрядными индикаторами, позволяет использовать для этой цели транзисторы.

Величина ограничительного резистора подбирается для получения необходимого анодного тока, который для большинства индикаторов лежит в пределах от 1,5 до 3 мА. Применение импульсного напряжения питания позволяет, увеличив ток в импульсе, уменьшить средний ток через лампу, что благоприятно сказывается на сроке службы. Для управления газоразрядными индикаторами используются микросхемы К155ИД1 (см. первый раздел книги).

Люминесцентные индикаторы требуют подачи на нить накала постоянного или переменного напряжения 0,85...1,5 В, плюса постоянного напряжения 20...30 В на сетку и на необходимые для индикации данной цифры аноды. При импульсном питании напряжение на сетке и аноде для сохранения яркости может быть увеличено до 60...70 В. Если на сетке напряжение относительно катода равно нулю, то ни один из анодов индикатора не светится. Возможность управления индикаторами по управляющей сетке и применение импульсного питания позволяют использовать их в устройствах динамической индикации.

Все нити накальных индикаторов имеют, как правило, один общий вывод. Для получения необходимой цифры на соответствующие выводы такого индикатора необходимо подать относительно общего вывода рабочее напряжение любой полярности. Низкое его значение (3,15...6,3 В) и малые токи нитей (до 36 мА) позволяют управлять накальными индикаторами непосредственно с выходов стандартных ТТЛ-микросхем, например серии К155.

Полупроводниковые индикаторы включаются подобно накальным, но для них обязательно соблюдение полярности (индикаторы выпускаются как с общим катодом, так и с общим анодом) и ограничение тока с помощью резисторов, включаемых последовательно с каждым диодом. При рабочем токе через сегмент около 5...20 мА падение напряжения составляет 1,5...2,5 В. Полупроводниковые индикаторы также могут управляться непосредственно от микросхем серии К155.

Рассмотрим способы управления семисегментными индикаторами.

## Преобразователи кода для семисегментных индикаторов

Промышленностью выпускаются преобразователи кода 1—2—4—8 для семисегментных индикаторов в виде одной микросхемы. Это К514ИД1 и КР514ИД1 для индикаторов с общим катодом, К514ИД2 и КР514ИД2 — для индикаторов с общим анодом, а также упоминавшиеся выше К155ПП5. Микросхемы К514ИД1 и К514ИД2 оформлены в плоском корпусе с 16 выводами, микросхемы КР514ИД1 и КР514ИД2 — в пластмассовом корпусе с 14 выводами. Для микросхем с 16 выводами напряжение питания +5 В подводится к выводу 16, общий провод — к выводу 8. Для микросхем с 14 выводами напряжение питания необходимо подвести к выводу 14, общий провод подводится к выводу 6. Разводка остальных выводов приведена на рис. 88.

Микросхемы К514ИД1 и КР514ИД1 содержат ограничительные резисторы, обеспечивающие выходной ток около 5 мА. Электроды индикатора, рассчитан-

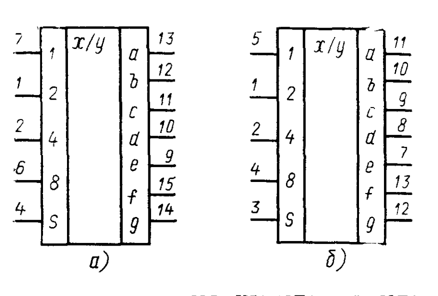



Рис. 88. Выводы ИС К514ИД1, К514ИД2 (*а*) и КР514ИД1, КР514ИД2 (*б*)

ного на указанный ток, подключают к выходам микросхемы, а общий катод соединяют с общим проводом.

Микросхемы К155ПП5, К514ИД2 и КР514ИД2 не содержат ограничительных резисторов, выходы через внешние резисторы подключают к катодам индикаторов с общим анодом. Сопротивление резисторов выбирают исходя из номинального тока индикаторов, максимально допустимый ток для микросхем — 20 мА. Общий анод подключают к источнику +5 В или другого постоянного или пульсирующего напряжения, не превышающего 6 В.

Микросхемы К155ПП5, К514ИД2 и КР514ИД2 могут быть использованы для накальных индикаторов, их включают без ограничительных резисторов. Общий вывод индикаторов подключают к плюсу источника постоянного или пульсирующего напряжения, соответствующего их рабочему напряжению питания.

Люминесцентные вакуумные индикаторы можно подключить к выходам микросхем К155ПП5, К514ИД2 или КР514ИД2 с использованием кремниевых p-n-p транзисторов с допустимым напряжением коллектор — эмиттер не менее 30 В в соответствии с рис. 89,*а*. Подключение возможно и с использованием n-p-n транзисторов в соответствии с рис. 89,*б*.

Интегральные микросхемы К514ИД1 и КР514ИД1 могут быть использованы для подключения к вакуумным люминесцентным индикаторам по схеме рис. 90.

Вход S микросхем служит для гашения индикации при подаче на него лог. 0.

## Динамическая индикация в цифровых приборах

В современных многоразрядных цифровых приборах для индикации показаний используется динамический принцип, позволяющий значительно со-

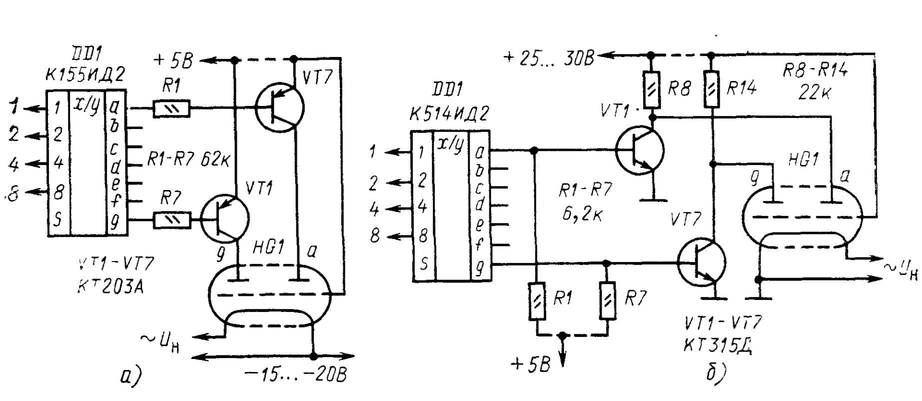



Рис. 89. Подключение вакуумных люминесцентных индикаторов к ИС К514ИД2, КР514ИД2

кратить количество оборудования, управляющего цифровыми индикаторами, и проводников, соединяющих схемы управления и индикаторы.

Практически используются два метода организации динамической индикации, которые мы рассмотрим на примере индикации на цифровых газоразрядных лампах.

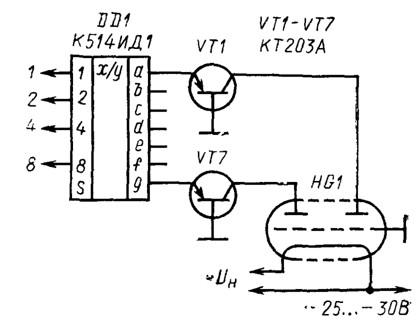



Рис. 90. Подключение вакуумных люминесцентных индикаторов к ИС К514ИД1, КР514ИД1

Структурная схема, соответствующая реализации первого метода, приведена на рис. 91. Генератор импульсов G работает на частоте 1 ... 10 кГц. Его выходные импульсы поступают на счетчик СТ10 с коэффициентом пересчета 10 и с него — на дешифратор DC, на выходах которого поочередно появляется изкий потенциал, поступающий на соответствующие катоды всех ламп HG1—HGN. Выходные сигналы счетчика, кроме того,

Рис. 91. Схема первого способа динамической индикации

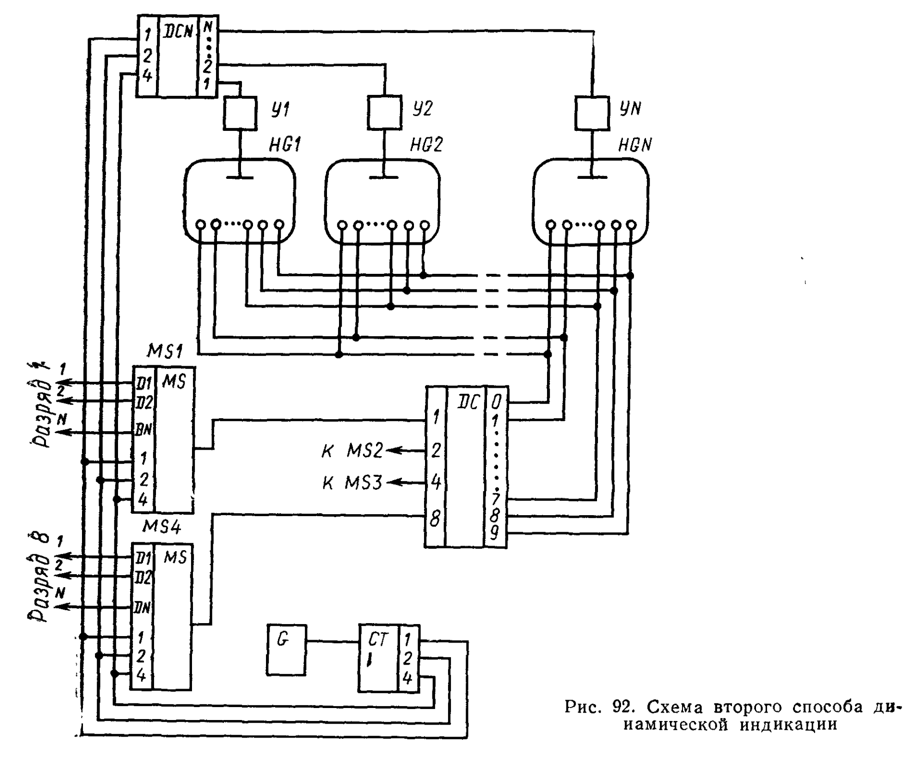


Рис. 92. Схема второго способа динамической индикации

поступают на блоки сравнения БС1 — БСN, на которые также поступают сигналы от источника индицируемых сигналов, например со счетчика.

В моменты, когда код цифры, поступающий со счетчика, совпадает с кодом какой-либо из цифр, поступающим от источника сигнала, на выходе соответствующей схемы сравнения появляется сигнал. Этот сигнал усиливается одним из усилителей — формирователей У1 — УN и в виде импульса положительной полярности прикладывается к аноду соответствующей лампы, в результате чего в ней загорается необходимая цифра.

Таким образом, за десять периодов работы генератора загорятся все лампы HG1 — HGN. Если во всех лампах индицируется одна и та же цифра, все они загорятся одновременно, что сильно нагружает дешифратор. Этот недостаток первого метода динамической индикации ограничивает его применение.

Схема, иллюстрирующая второй метод динамической индикации, приведена на рис. 92. Здесь также используется генератор G на 1 ... 10 кГц. Счетчик CT имеет коэффициент пересчета, равный числу индицируемых знаков, его выходы управляют четырьмя мультиплексорами MS1 — MS4 (на рис. 92 MS2 и MS3 не показаны), поочередно подключающими выходы всех разрядов входного кода к дешифратору DC10. Одновременно выходные сигналы со счетчика подаются на входы дешифратора DCN, выходные сигналы которого через усилители — формирователи У1 — УN в виде положительных импульсов поочередно прикладываются к анодам ламп HG1 — HGN. На катоды ламп подается сигнал с выхода дешифратора DC, в результате чего в лампах поочередио загораются не-

обходимые цифры. При данном методе динамической индикации в каждый момент времени горит лишь одна цифра, что значительно облегчает режим работы дешифратора DC по сравнению с первым методом индикации.

Мультиплексоры MS1 — MS4 могут быть заменены четырьмя сдвигающими регистрами, замкнутыми в кольца. Число разрядов сдвигающих регистров должно соответствовать числу индицируемых цифр. Информация из источника

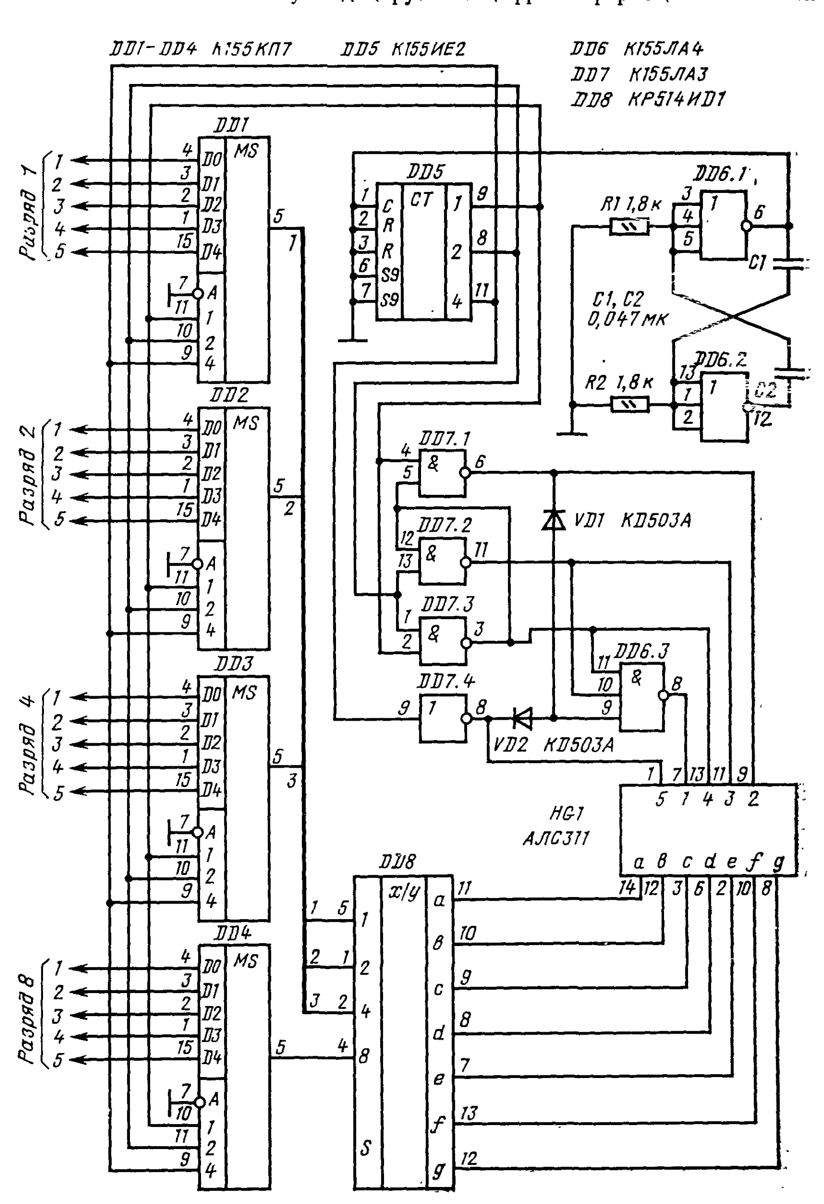



Рис. 93. Устройство динамической индикации с индикатором АЛС311

кода (счетчика) переписывается в сдвигающие регистры в момент окончания счета, после чего сдвигается тактовыми импульсами, поступающими с генератора. Сигнал с последних разрядов регистров поступает на входы дешифратора DC, в результате чего так же, как и при применении мультиплексоров, поочередно зажигаются необходимые цифры в индикаторах. Применение сдвигающих регистров позволяет отказаться от включения на выходе источников кода выходных регистров памяти, необходимых для исключения индикации процесса счета.

При отсутствии мультиплексоров задачу поочередного подключения выходов источников кода к входам дешифратора нередко решают путем использования многовходовых схем И — ИЛИ, управляемых от сдвигающего регистра, в котором циркулирует единица в одном разряде, или от счетчика с дешифратором.

Наибольший выигрыш динамический принцип дает при применении семисегментных индикаторов. Для них десятичные дешифраторы схем рис. 91 и 92 заменяются на соответствующие преобразователи кодов, а анодные формирователи — на ключевые транзисторы. Для вакуумных люминесцентных индикаторов вместо анодных формирователей применяются транзисторы, управляющие зажиганием ламп по управляющей сетке.

Пример схемы устройства динамической индикации для пяти знаков приведен на рис. 93. В качестве индикатора в нем может использоваться или пять полупроводниковых семисегментных индикаторов АЛ304А (АЛ304Б), или блок АЛС311.

Индикаторы АЛ304А имеют общий катод и восемь анодов — семь для образования цифр и один — запятой. В блоке АЛС311 установлено пять аналогичных индикаторов, одноименные аноды которых электрически объединены. Индикация с использованием такого блока возможна только динамическим методом.

Для индикации цифр необходимо подать на выводы анодов через ограничительные резисторы положительное напряжение в сочетании, обеспечивающем формирование необходимой цифры, а соответствующий катод заземлить.

Устройство динамической индикации (рис. 93) содержит генератор на элементах DD6.1 и DD6.2, импульсы с которого подаются на счетчик DD5 с коэффициентом пересчета 5. Сигналы с выхода счетчика подаются на управляющие входы мультиплексоров DD1 — DD4 и на дешифратор на элементах DD7.1 — DD7.4, DD6.3 и диодах VD1 и VD2. Выходы дешифратора подключены к катодам 1—5 индикатора HG1. Счет катодов идет от младшего, правого знака. Сигналы с выходов мультиплексоров DD1 — DD4 подаются на входы преобразователя кода 1—2—4—8 в код семисегментного индикатора DD8. Сигналы с выходов преобразователя DD8 управляют анодами a—g индикатора HG1. В результате на индикаторе индицируются цифры, соответствующие подаваемым на вход кодам.

В дешифраторе диоды VD1 и VD2 необходимы для увеличения числа входов элементов DD6.3, вместо них и этого элемента можно использовать один четырехвходовый элемент И—НЕ.

Мультиплексоры К155КП7 можно заменить на К155КП5, однако, в этом случае потребуются дополнительные инверторы для управления входами микросхемы DD8.

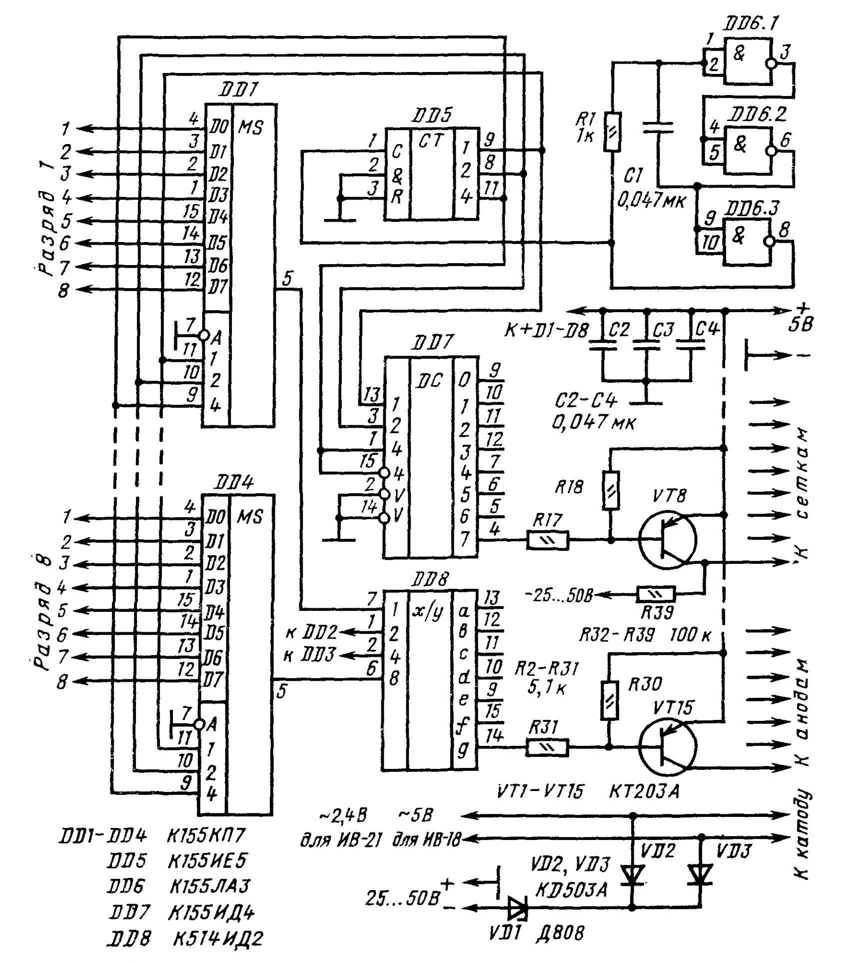



Рис. 94. Устройство динамической индикации с индикатором ИВ-21 или ИВ-18

На рис. 94 приведена схема устройства динамической индикации с использованием восьмизнакового вакуумного семисегментного индикатора ИВ-21 или ИВ-18. Опрос источников информации для индикатора осуществляется с помощью мультиплексоров DD1 — DD4, управляемых от счетчика DD5 и генератора DD6. Состояние счетчика DD5 дешифрируется микросхемой DD7, выходные сигналы которой через ключи VT1 — VT8 управляют включением знаков индикатора по их сеткам. Одновременно с подачей на каждую сетку отпирающего напряжения на аноды индикатора с выхода преобразователя кода DD8 через ключи VT9 — VT15 подается сочетание напряжений, формирующее необходимую цифру.

Стабилитрон VD1 и резисторы R32 — R39 обеспечивают на сетках выключенных знаков отрицательное относительно катода напряжение и их надежное запирание. Диоды VD2 и VD3 образуют искусственную среднюю точку напряжения накала.

Динамическая индикация дает выигрыш в количестве используемого оборудования при числе знаков, превышающем 5—8, причем эта граница сильно зависит от вида используемых индикаторов.

## Матричная индикация

В настоящее время широкое распространение получила индикация букв, цифр и знаков на матричных 35-элементных индикаторах, имеющих семь строк по пять точек. Промышленностью выпускаются полупроводниковые индикаторы серий АЛ306, АЛС340А, практически все электронно-лучевые дисплеи используют матричный принцип индикации воспроизводимой информации.

Индикация на 35-элементных индикаторах возможна практически лишь динамическим способом. Индикация с использованием электронно-лучевой трубки описана в [6]. Рассмотрим возможный вариант схемы индикатора для четырех знаков при использовании светодиодных матриц АЛС340А (рис. 95). На этой схеме как DD4 обозначены элементы схемы рис. 69 (резисторы R1—R4 в этом случае на рис. 69 не нужны). Генератор DD1.1, DD1.2, DD1.3 со счетчиком строк DD2, DD3 обеспечивает на выходах DD2, DD3 поочередное появление кодов 00000, 00001, 00010 ... 11111 и снова 00000 и т. д. Подключенные к выходам DD2 и DD3 дешифраторы DD5 и DD6 поочередно включают транзисторы VT6—VT33. В результате поочередно на строки индикаторов HG1—HG4 подается напряжение около +0,8 В. К выводам строк индикаторов подключены катоды светодиодов, расположенных на пересечении строк и столбцов. Аноды светодиодов подключены к выводам столбцов. Напряжение +5 В подается на выводы столбцов через ключи на транзисторах VT1—VT5, управление ключами ведется от выходов 1—5 ПЗУ DD4. Ток через диоды индикаторов ограничен резисторами R12—R16 на уровне примерно 100 мА. Скважность импульсов тока — 32, средний ток через каждый светящийся светодиод — около 3 мА, что обеспечивает его нормальную яркость свечения.

Перебор строк одного индикатора идет сверху вниз, перебор индикаторов — слева направо. Состояниям счетчика строк 00000, 01000, 10000, 11000 не соответствует выбор каких-либо строк индикаторов, выходы 0 и 8 дешифраторов DD5 и DD6, соответствующие этим состояниям, не использованы.

Индицируемые знаки определяются кодами, подаваемыми на входы A1—A64 DD4. Смена этих кодов должна осуществляться в моменты перехода от одного индикатора к другому. Для смены кодов могут использоваться мультиплексоры, например К155КП2, управляемые с выходов 1 и 2 устройства. Лог. 0 на обоих выходах 1 и 2 соответствует включению индикатора HG1, лог. 1 на выходе 1 и лог. 0 на выходе 2 — индикатора HG2 и т. д.

Десятичная точка перед индицируемыми цифрами может быть включена с помощью переключателя SA1. Транзисторы КТ626А можно заменить на КТ626 с любым буквенным индексом или на транзисторные матрицы КТС622А, Б.

Если необходимо вывести большее число знаков, возможно пропорциональное наращивание числа выходов дешифратора счетчика строк (при одновременном увеличении числа разрядов счетчика). однако возможен более экономичный вариант (например, на рис. 96 приведена измененная часть схемы рис. 95 для индикации восьми знаков).

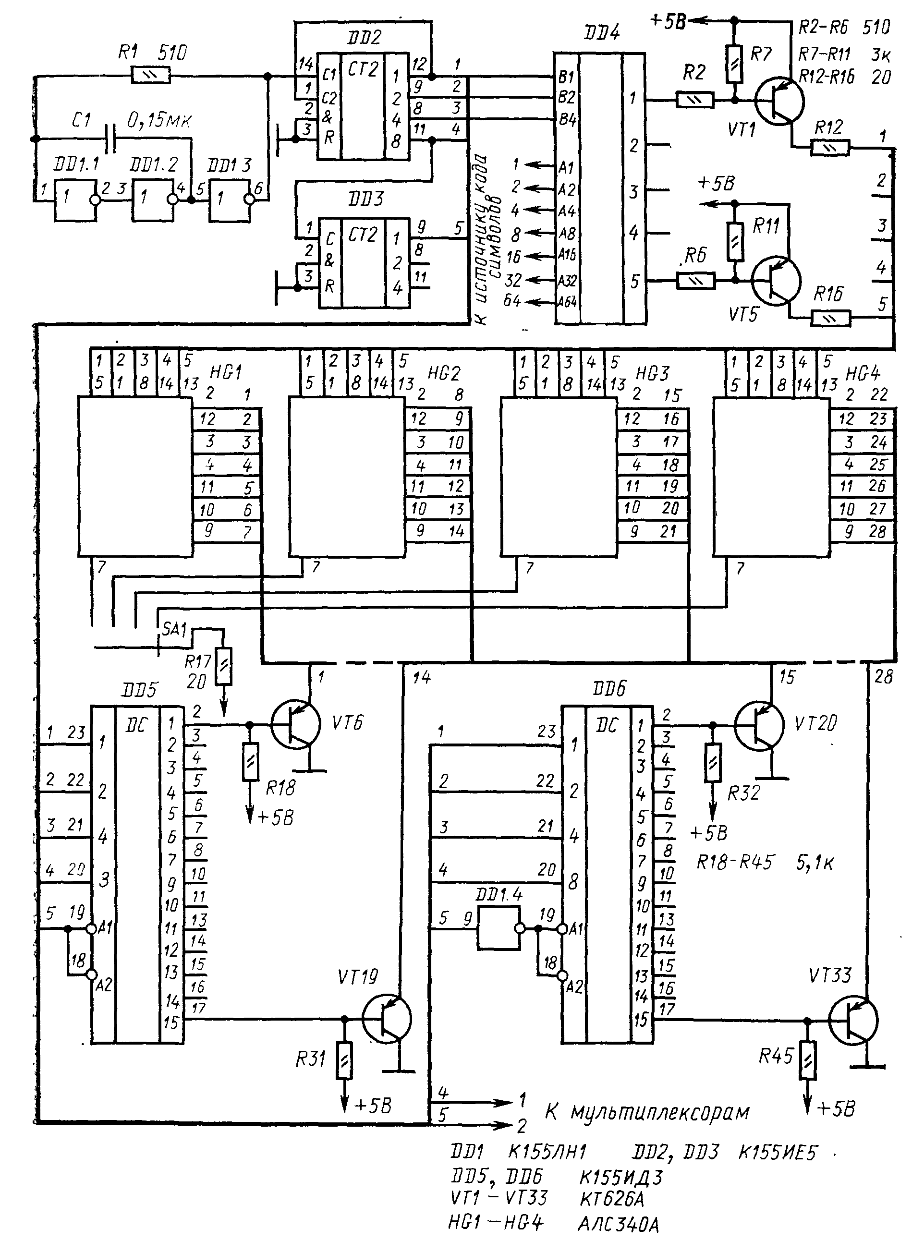



Рис. 95. Схема матричной индикации на 4 знака

В этой схеме также, как и в схеме рис. 95, используется дешифратор на 28 выходов, однако индикаторы объединены в две группы. Первая группа индикаторов по столбцам управляется транзисторами VT1—VT5, вторая — VT34—VT38. Пока на выходе 2 микросхемы DD3 счетчика строк (он должен

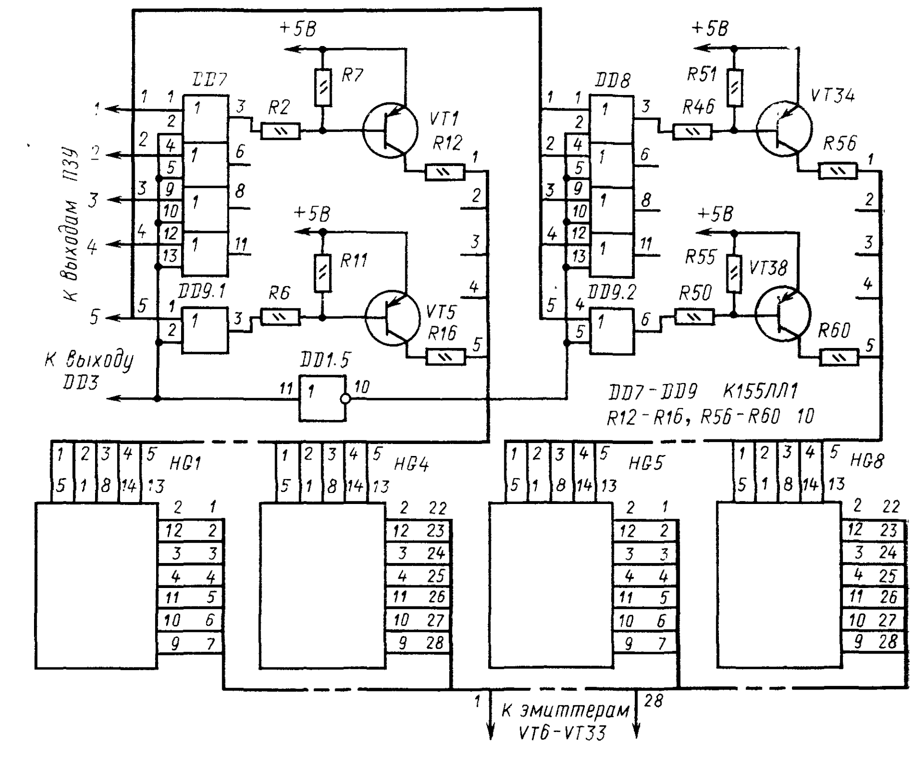



Рис. 96. Схема матричной индикации на 8 знаков

быть в этом случае 6-разрядным) лог. 0, выходные сигналы ПЗУ через микросхему DD7 и элемент DD9.1 включают транзисторы VT1—VT5, и поочередно включаются индикаторы HG1—HG4. Когда на выходе 2 микросхемы DD3 появляется лог. 1, выходные сигналы ПЗУ проходят через микросхему DD8 и элемент DD9.2 на транзисторы VT34—VT38, и включаются индикаторы HG5—HG8. Скважность импульсов тока через светодиоды в схеме рис. 96 составляет 64, поэтому амплитуда импульсов увеличена до 200 мА за счет уменьшения сопротивления токоограничительных резисторов.

Конечно, рассмотренный вариант включения индикаторов (рис. 96) может быть использован и при меньшем, чем восемь, числе разрядов.

Информация может быть выдана и на табло больших размеров из ламп накаливания. На рис. 97 показана возможная схема такого табло на четыре знака. Табло содержит 140 ламп МН26-0,12, размещенных в четырех разрядах по 35 ламп. В каждом разряде лампы установлены по сетке с шагом 50 мм, размер индицируемых знаков — 200×300 мм, что позволяет наблюдать табло с расстояния до 100 м. Лампы 1 (рис. 98) установлены внутри тубусов 2, изготовленных из алюминиевой трубки, внутренняя поверхность трубок матирована травлением, наружная вместе с маской 3 окрашена черной матовой краской. Лампы и радиоэлементы табло помещены в кожух с вентиляционными отверстиями в нижней и верхней части и стеклом 4 в передней, сверху вентиляционные отверстия закрыты козырьком. Такая конструкция табло

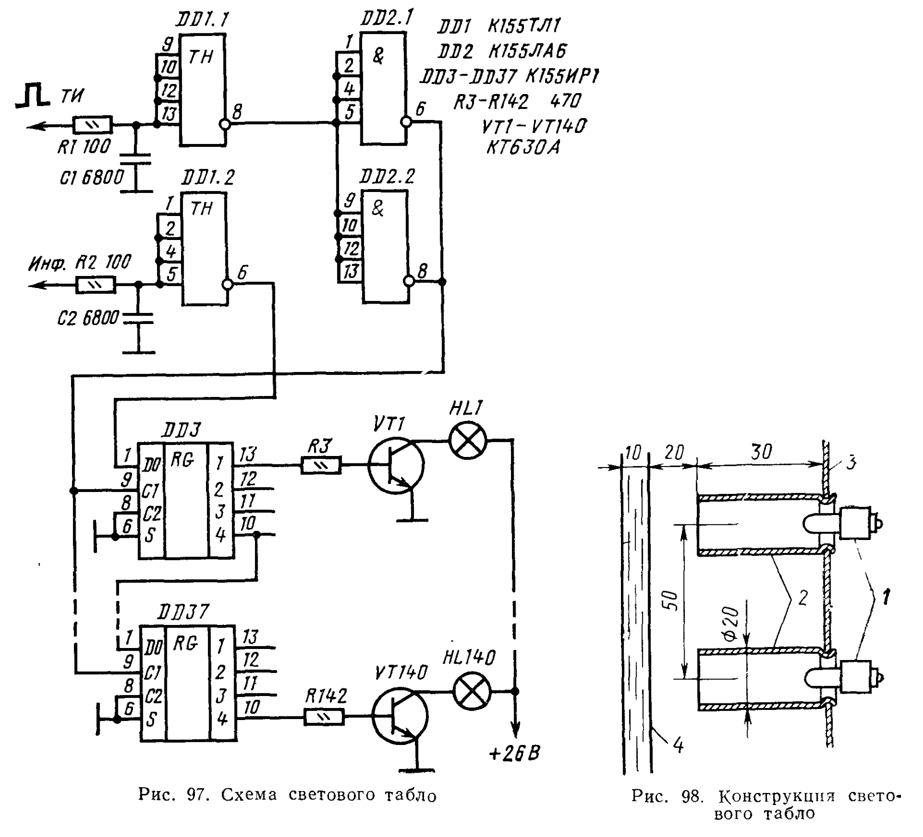



Рис. 97. Схема светового табло

Рис. 98. Конструкция светового табло

обеспечивает приемлемый контраст индицируемых знаков даже при прямом солнечном свете.

Лампа HL1 (см. рис. 97) — правая нижняя в правом знаке, HL2 — вторая справа в нижней строке правого знака, HL6 — правая во второй снизу строке правого знака и т. д., лампа HL140 — верхняя левая в левом знаке. Управляются лампы от 140-разрядного сдвигающего регистра, собранного на микросхемах DD3—DD37, через транзисторы VT1—VT140. Входные сигналы на регистр подаются по двум экранированным проводам длиной до 100 мм через триггеры Шмитта микросхемы DD1 и буферные элементы микросхемы DD2.

Схема узла передачи информации на табло приведена на рис. 99. Узел содержит генератор DD1.1, DD1.2, DD1.3, работающий на частоте около 200 кГц, счетчик DD2—DD4, мультиплексор опроса выходов ПЗУ DD8 и триггеры DD5.1, DD5.2 формирования «пачки» из 140 импульсов.

Мультиплексор поочередно подключает к выходу передачи информации выходы ПЗУ. Время, в течение которого опрашивается каждый выход,— 30 мкс. В середине этого интервала на выходе 1 микросхемы DD2 формируется тактовый импульс длительностью 10 мкс, что гарантирует правильный прием информации в сдвигающий регистр табло.

Поочередная передача информации для 28 строк табло обеспечивается перебором строк внутри знака за счет подключения выходов микросхемы DD4

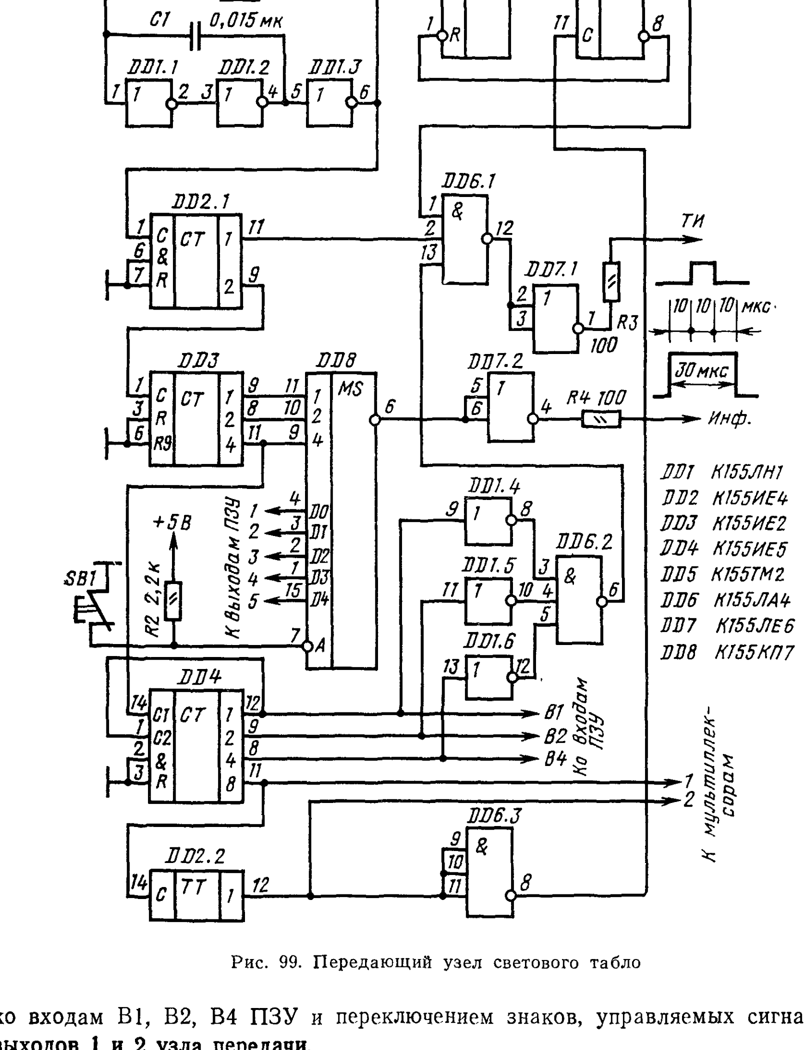



Рис. 99. Передающий узел светового табло

ко входам В1, В2, В4 ПЗУ и переключением знаков, управляемых сигналами с выходов 1 и 2 узла передачи.

Обновление информации на табло происходит один раз в несколько секунд по фронту импульса на входе «Запуск» узла. При этом триггер DD5.1 устанавливается в состояние 1. По спаду импульса на выходе триггера DD2.2 лог. 1 переписывается из триггера DD5.1 в триггер DD5.2, после чего триггер DD5.1 сбрасывается в 0. На вход 1 элемента DD6.1 поступает лог. 1, разрешающая прохождение тактовых импульсов с выхода 1 счетчика DD2.1 на выход ТИ узла. После подачи 160 импульсов на вход 2 DD6.1 на выходе триггера DD2.2 вновь возникает спад импульса, и триггер DD5.2 установится в состояние 0, выдача пачки прекращается. Из 160 импульсов через элемент

DD6.1 пройдет только 140, так как при состоянии 000 счетчика DD4, соответствующем отсутствию выбора строки, выдача импульсов блокирована по входу 13 элемента DD6.1

В результате на выходе ТИ узла появится пачка из 140 импульсов: на выходе «Инф». каждый импульс пачки будет сопровождаться сигналом лог. 0, если необходимо включить соответствующую лампу табло, и лог. 1, если лампа должна быть погашена. Сигнал, приходящий с первым импульсом пачки, после прохождения 140 импульсов устанавливает в соответствующее состояние последний разряд сдвигающего регистра (выход 4 микросхемы DD37) и управляет левой верхней лампой табло HL140 (см. рис. 97). Сигнал, сопровождающий последний импульс пачки, управляет правой нижней лампой HG1.

Мощные инверторы микросхемы DD7 обеспечивают работу узла на длинные экранированные провода, соединяющие его с табло. Интегрирующие цепи R1C1 и R2C2 табло (рис. 97) служат для подавления помех и «звона» в проводах, триггер Шмитта микросхемы DD1 табло восстанавливают крутые фронты сигналов.

Кнопка SB1 позволяет производить контроль ламп — при ее нажатии все лампы при очередном обновлении информации включатся.

Для питания ламп табло можно использовать два трансформатора ТН-61, вторичные обмотки каждого трансформатора включают последовательно, сами трансформаторы — параллельно. Переменное напряжение 25,2 В выпрямляют мостом из диодов на рабочий ток 10 А, (например, КД203 с любым буквенным индексом).

При конструировании табло следует обратить особое внимание на общий провод табло. Общий провод микросхем и общий провод ламп должны быть проложены отдельно, соединить их следует одним проводником, по которому ток питания ламп не должен проходить. Общий провод микросхем табло не должен соединяться с корпусом табло, но должен быть соединен с общим проводом узла передачи и с корпусом узла, это соединение может осуществляться за счет экранов проводов. Корпуса табло и узла передачи должны быть соединены между собой дополнительными проводниками общим сечением 1,5... ... 2,0 мм$^2$.

Транзисторы VT1—VT140 табло должны допускать в импульсе ток, примерно в 15 раз больший, чем рабочий ток используемых ламп. Это требование связано с тем, что сопротивление нити накала лампы в холодном состоянии в 10 раз меньше, чем в номинальном режиме, а амплитуда выпрямленного синусоидального напряжения в 1,4 раза больше эффективного. Коэффициент передачи тока базы должен быть не менее 40 (для номинального тока ламп 120 мА).

При использовании более мощных ламп необходима установка составных транзисторов (КТ315+КТ819, КТ827, КТ829) или тиристоров.

## Знакогенератор радиолюбительского дисплея

Современные цифровые вычислительные машины (ЦВМ) обычно снабжаются устройствами, внешне напоминающими одновременно телевизор и пишущую машинку. Это так называемые дисплеи. Дисплеи позволяют оперативно осуществлять взаимодействие человека и ЦВМ.

В режиме вывода на экране дисплея может отображаться буквенная, циф-

ровая, графическая информация, генерируемая ЦВМ. В режиме ввода оператор с помощью специального светового пера и клавиатуры может вводить в любое место экрана (а следовательно, и в память ЦВМ) разнообразную информацию, например различные буквы и цифры, линии, графические элементы, поворачивать их, передвигать по экрану, стирать. Таким образом, оператор может начертить на экране электрическую схему или чертеж. После того как чертеж спроектированного устройства сформирован, он может быть проанализирован машиной, в результате чего на экран дисплея будут выведены параметры устройства. Если эти параметры удовлетворяют исходным требованиям, оператор с того же дисплея может дать команду на вывод комплекта чертежей и на выпуск перфолент для станков с числовым программным управлением.

Дисплей как устройство отображения разнообразной информации, может использоваться в универсальном измерительном приборе, включающем осциллограф, генератор качающейся частоты, характериограф, цифровой частотомер, цифровой вольтомметр и др. Очень интересным может быть применение дисплея в трансивере радиолюбителя-коротковолновика. Дисплей в этом случае может содержать панорамную приставку, S-метр, индикатор расстройки, цифровую шкалу, часы, индикатор ориентации антенны.

Принципы отображения осциллограмм, частотных характеристик, характеристик полупроводниковых приборов и ламп на экране осциллографической трубки хорошо известны. Для индикации знаков в настоящее время используются два основных метода: упоминавшийся выше матричный (растровый) и нерастровый (функциональный). В первом случае на экране формируется растр, а различные элементы изображения создаются управлением яркостью луча, как и в обычном телевизоре. Этот метод наиболее универсален, но требует применения большого объема быстродействующей памяти.

При нерастровом методе луч последовательно вычерчивает отображаемые элементы. Если эти элементы имеют произвольную конфигурацию, второй метод не проще первого. В случае же отображения только одних цифр схема управления лучом получается достаточно простой и может быть выполнена в радиолюбительских условиях.

Для получения на экране цифр можно заставить луч «обегать» последовательно по контурам расположенные рядом семисегментные матрицы — стилизованные цифры 8. Тогда, «подсвечивая» определенные участки контуров, можно сформировать все арабские цифры и даже некоторые буквы. Поэтому блок формирования цифр, часто называемый знакогенератором, кроме генератора напряжения развертки, должен содержать устройство, определяющее, нужно или нет «подсвечивать» обегаемый в данный момент очередной элемент. Для этого коды, поступающие, например, от счетчиков, поочередно подают на преобразователь двоично-десятичного кода (обычно 1-2-4-8) в код семисегментного индикатора. Выходы преобразователя кода поочередно, синхронно с прохождением луча по сегментам, управляют его включением и выключением.

Для поочередного подключения входов преобразователя кода к выходам счетчиков можно использовать мультиплексор или (так же, как и в устройствах динамической индикации) замкнутый в кольцо сдвигающий регистр.

Для того чтобы кроме цифр можно было индицировать на экране и другую информацию, необходимо входы усилителей X, Y, Z дисплея через ана-

логовые коммутаторы подключать как к формирователям цифр, так и к нецифровым измерителям.

Описываемый знакогенератор позволяет индицировать на экране осциллографической трубки 16 десятичных цифр. Порядок обхода лучом сегментов матрицы и эпюры управляющих движением луча сигналов показаны на рис. 100 и 101. Принципиальная схема устройства приведена на рис. 102.

Импульсы с частотой 10 кГц с выхода промежуточного делителя цифровой шкалы генератора поступают на 8-разрядный двоичный счетчик, собранный на микросхемах DD8 и DD5. Первые три разряда счетчика (выводы 12, 9, 8 микросхемы DD8) управляют логическими элементами DD11, DD10.2, DD10.3, DD12, DD13. Входы этих элементов подключены к выходам счетчика непосредственно и через инверторы DD6.5, DD6.6, DD10.1.

На выходах 8 микросхем DD11, DD12, DD13 и 6 элемента DD10.3 формируются импульсы в соответствии с диаграммами, приведенными на рис. 101. Эти импульсы через резисторы R7, R8, R9, R10 поступают на входы интеграторов, выполненных на транзисторах VT2 и VT3. Глубокая частотно-зависимая отрицательная обратная связь через конденсаторы C4 и C9 переводит обычные усилители с общим эмиттером в режим интеграторов. Обратная связь по постоянному току через резисторы R11, R12, R16, R17 стабилизирует рабочие точки интеграторов, а резисторы R13 и R18 предотвращают их самовозбуждение.

Выход интегратора канала X через резистор R20 подключен ко входу сумматора на транзисторе VT4. На этот же вход через резисторы R1—R4 подаются сигналы с 4—7-го разряда счетчика (выводы 11 DD8 и 12, 9, 8 DD5), и на выходе сумматора (коллекторе транзистора VT4) формируется спадающее ступенчатое напряжение, каждая из 16 ступенек которого имеет вид, показанный на рис. 101 (график, е). На рис. 101 (график в) показана форма сигнала на выходе интегратора Y (коллекторе транзистора VT2). В результате действия этих сигналов луч последовательно справа налево пробегает на экране по сегментам 16 матриц. Вначале погашенный луч проходит сегмент g (см. рис. 100), затем снова проходит тот же путь, будучи включен или выключен, после чего проходит последовательно сегменты f, a, b, c, d, e. Такой

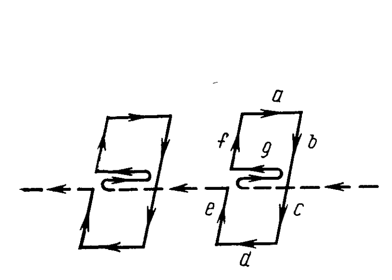



Рис. 100. Порядок обхода сегментов матрицы

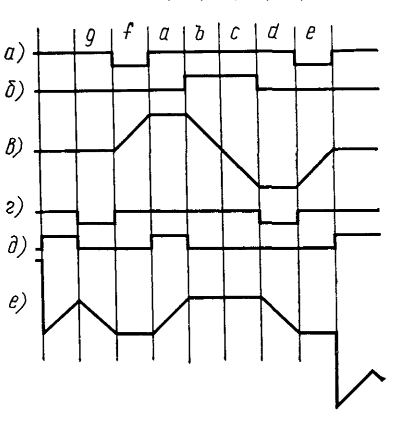



Рис. 101. Временные диаграммы напряжения в различных точках знакогенератора

DD1 - DD4 К155КП1
DD6 К155ЛН1
DD10 К155ЛА3
DD12 К155ЛА4

Рис. 102. Схема знакогенератора радиолюбительского дисплея

порядок движения луча снижает требования к полосе пропускания усилителей отклонения и улучшает качество начертания цифр, имеющих справа вертикальную линию из двух сегментов, особенно 1 и 7, так как эти сегменты изображаются без разрыва.

Наклон цифр достигается подачей на выход сумматора X сигнала с выхода интегратора Y через резистор R19.

Для последовательного опроса источников кода 16 индицируемых цифр использованы мультиплексоры DD1—DD4. Адресные входы мультиплексоров подключены к выходам 4—7-го разрядов счетчика. В результате на выходе инвертора DD6.1 поочередно формируются сигналы со входов DD1, подключаемых к младшим разрядам соответствующих источников входных кодов. Коды других трех разрядов формируются на выходах инверторов DD6.2, DD6.3, DD6.4, входы которых подключены к выходам DD2—DD4 (эти ИС на рис. 102 не показаны). Их входы D0—D15 подключают к соответствующим разрядам источников входного кода, входы 1, 2, 4, 8 — к выходам DD1.

Двоично-десятичные коды индицируемых цифр поочередно подаются на входы DD7, преобразующей коды цифр в сигналы управления семисегментным индикатором. Сигналы с выходов DD7 с помощью мультиплексора DD9 синхронно с прохождением луча по соответствующим сегментам подаются на базу транзистора VT1, коллектор которого через конденсатор подключен к катоду электронно-лучевой трубки (канал Z). В результате на экране формируется изображение цифр, коды которых поступили на входы DD1—DD4. Если входы, сответствующие какой-либо цифре, не подключены к источнику кода, что эквивалентно лог. 1 во всех разрядах входного кода, в момент прохождения луча по контуру этой цифры на всех выходах DD7 будут уровни лог. 1, транзистор VT1 выключится, луч погаснет, и этой цифры на экране не будет. Это позволяет сформировать необходимые последовательности знаков, разделеные интервалами.

Сигнал с выхода 11 микросхемы DD5 может использоваться для управления коммутатором (см. с. 69).

Микросхемы серии К155, использованные в устройстве формирования цифр, можно заменить аналогичными ИС серии К133. Транзисторы VT2 и VT3 должны иметь $h_{21Э}$ не менее 100.

При сборке устройства резисторы, помеченные на рис. 102 звездочкой, и конденсаторы C2 и C3 не устанавливают. Конденсаторы C6 и C7 располагают в противоположных углах монтажной платы.

Налаживание начинают с проверки работы счетчика — на каждом из последующих выводов 12, 9, 8, 11 интегральной микросхемы DD8 и 12, 9, 8, 11 интегральной микросхемы DD5 частота должна уменьшаться вдвое по сравнению с предыдущим. Форма сигналов на выводах 8DD11—DD13 и 6DD10 должна соответствовать показанной на рис. 101.

Подбирая резисторы R11, R12, R16, R17, устанавливают постоянное напряжение на коллекторах транзисторов VT2 и VT3 в пределах 2,4—2,6 В. При этом номинальные значения резисторов R11 и R12, R16 и R17 должны различаться между собой не более чем в 1,5 раза.

Установив конденсаторы C2 и C3, проверяют по осциллографу соответствие формы напряжения на коллекторах транзисторов VT2 и VT3 приведенной на рис. 101 (на коллекторе транзистора VT3 оно должно быть инверсно). Если размах напряжения от пика до пика выходит за пределы 1,5 ... 2,5 В, сле-

дует подобрать конденсаторы С4 и С9. Небольшой наклон плоской части импульсов роли не играет.

Подключив вместо постоянного резистора R22 переменный, устанавливают постоянную составляющую напряжения на коллекторе транзистора VT4 в пределах 2,4 ... 2,6 В. Подключают выходы X и Y ко входам соответствующих усилителей отклонения дисплея или осциллографа, в результате чего на экране должно возникнуть изображение цифры 8. Установив необходимые размеры цифры изменением коэффициента усиления каналов, впаивают резистор R4, при этом на экране должно появиться две цифры. Подбором резистора R4 устанавливают расстояние между цифрами примерно равным ширине цифры. Затем впаивают последовательно резисторы R3, R2, R1. При этом на экране формируется соответственно 4, 8 и 16 цифр. Подбором резисторов R1 и R2 можно сформировать на экране группы цифр: две группы по 8 цифр, четыре группы по 4 и т. д. Вместе с использованием возможности гашения отдельных цифр это позволяет получить разнообразные сочетания знаков.

В процессе подбора резисторов R1—R4 постоянное напряжение на коллекторе транзистора VT4 следует корректировать регулировкой резистора R22. После настройки его заменяют постоянным.

Наклон цифр устанавливают подбором резистора R19.

Подключив выход Z к модулятору электронно-лучевого индикатора и подведя ко входам мультиплексоров соответствующие коды, проверяют работу устройства в целом.

При указанном на рис. 102 порядке подключения входов мультиплексоров к статическому регистру памяти цифровой шкалы на ИС К155ТМ5 и к счетчикам электронных часов на экране дисплея будут сформированы строка из трех групп по две цифры (часы, минуты и секунды) и группа из шести цифр (частота работы трансивера).

# БУДИЛЬНИКИ И ТАЙМЕРЫ

## Будильники и таймеры с набором времени переключателями

Электронные часы во многом теряют, если в них не встроен будильник. Небольшое усложнение описанных выше вариантов часов позволяет исправить это положение. Близкими по схемам к будильникам являются таймеры — электронные реле времени.

Пожалуй, самым простым по своей технической сути является построение будильников и таймеров по следующему принципу. В каждой декаде или счетчике часов к выходам дешифраторов через переключатели подключают элемент ИЛИ-НЕ (ИЛИ) (рис. 103). На вход счетчика подают импульсы частотой, определяемой шагом, с которым надо иметь установку времени. Число декад сетчика определяется максимальной требуемой выдержкой.

Переключателями устанавливают необходимое время. В момент пуска на вход «Счет» подают импульсы. Пока состояние счетчика не соответствует набранному переключателями времени, на всех или на части входов элемента ИЛИ—НЕ присутствует лог. 1, и на выходе элемента DD3 — лог. 0. Когда счетчик придет в состояние, соответствующее набранному переключателями, на всех входах элемента ИЛИ—НЕ будет лог. 0, элемент выключится, и на его

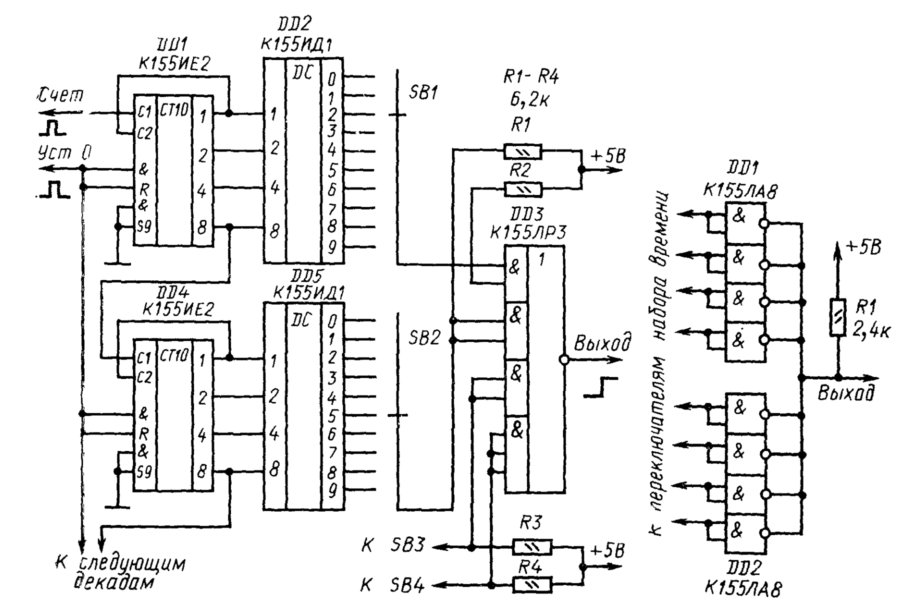



Рис. 103. Схема таймера с набором времени переключателями

Рис. 104. Многовходовый элемент ИЛИ—НЕ на ИС К155ЛА8

выходе появится сигнал лог. 1, который включит соответствующий исполнительный механизм.

При числе декад более четырех в качестве элемента ИЛИ—НЕ удобно использовать микросхемы с открытым коллектором К155ЛА8, К155ЛН2, допускающие объединение выходов (рис. 104), К155ЛЕ3 (рис. 2,*б*).

Если в качестве дешифраторов DD2, DD5 схемы рис. 103 использованы микросхемы К155ИД1, вывод 7 DD3 следует соединить с общим проводом через любой маломощный кремниевый диод (см. рис. 42). Если же используются дешифраторы К155ИД3, К155ИД4 (см. рис. 38), этого диода, а также резисторов R1—R4 не требуется.

Если к выходу дешифраторов подключены газоразрядные индикаторы, необходима защита элемента ИЛИ-НЕ от высокого напряжения на катодах лампы. Диоды в цепях входов микросхемы ИЛИ-НЕ приведут к еще большему рассогласованию уровней, поэтому элемент ИЛИ-НЕ лучше выполнить на диодах и транзисторе.

На рис. 105 приведена схема будильника для описанных выше часов на микросхемах серии К134.

Диоды VD1—VD11 и транзистор VT12 образуют элемент ИЛИ—НЕ. Если контакты переключателя SB5 замкнуты, триггер DD1.2, DD1.3 сигналом лог. 0 закрывает прохождение сигналов с выходов делителя частоты кварцевого генератора через DD1.4 и VT15 на головку HA1. В случае разомкнутого состояния контактов SA5 (включение будильника) при совпадении показаний часов и времени, набранного переключателями SA1—SA4, транзистор VT15 выключается, на выходе DD1.1 появляется уровень лог. 0, триггер переключается, и на головку поступает сигнал 500 ... 1000 Гц, прерываемый с частотой

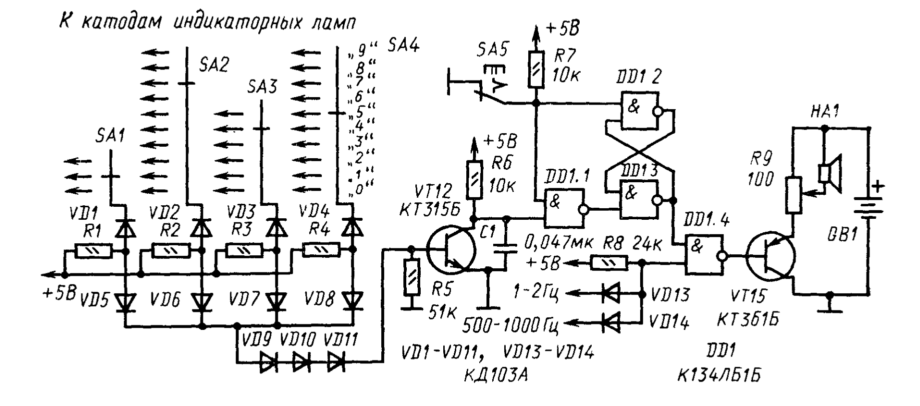



Рис. 105. Схема будильника для часов на ИС серии К134

1 ... 2 Гц. Сигнал будильника будет звучать до тех пор, пока контакты SA5 не будут вновь замкнуты. Конденсатор C1 служит для исключения ложного срабатывания будильника от помех и при переходных процессах в счетчиках часов. Диоды VD13 и VD14 и резистор R8 можно исключить, заменив элемент DD1.4 трехвходовым. Батарея GB1 из двух элементов 316 необходима, так как бестрансформаторный блок питания часов не может обеспечить необходимой мощности. Поскольку расход энергии батареи невелик, одного комплекта достаточно на год работы часов. Головка HA1 — любого типа. Переключатели SA1—SA4 — типа МПН-1, SA5 — типа П2К, транзисторы — любые кремниевые соответствующего типа проводимости. Диоды VD1—VD4 на напряжение не менее 60 В, остальные — любые кремниевые маломощные.

По такой же схеме можно изготовить будильник и для часов на микросхемах серии К155. В них батарея GB1 не обязательна — можно использовать основной сетевой источник питания. Частоту 500 Гц необходимо получить, поделив на одном триггере частоту 1000 Гц с выхода DD4 (см. рис. 79). Использовать непосредственно частоту 1000 Гц так же, как и 1 Гц с выхода DD6, нельзя из-за высокой скважности импульсов на выходе микросхемы К155ИЕ1. Поэтому вместо частоты 1 ... 2 Гц можно использовать частоту 0,5 Гц, поделив 1 Гц с помощью триггера, или 1,25 ... 2 Гц, поделив частоту 10 Гц на цепочке из трех триггеров любой из микросхем К155ИЕ2—К155ИЕ5.

## Будильники и таймеры с кнопочным набором времени

Набор времени переключателями не всегда удобен, поэтому представляет интерес построение будильников и таймеров без переключателей, с набором времени кнопками. Схема самого простого варианта такого устройства (по принципу действия, но не по количеству микросхем) приведена на рис. 106. Для упрощения схемы показана ее часть, соответствующая одной цифре набираемого времени. Левая декада (микросхема DD1) — счетчик времени с индикатором HG1, подключенным через дешифратор DD2. Правая декада (микросхема DD3) — устройство памяти, в которое предварительно записано необходимое время включения исполнительного устройства. Запись может быть осуществлена подачей на вход декады импульсов с последующим

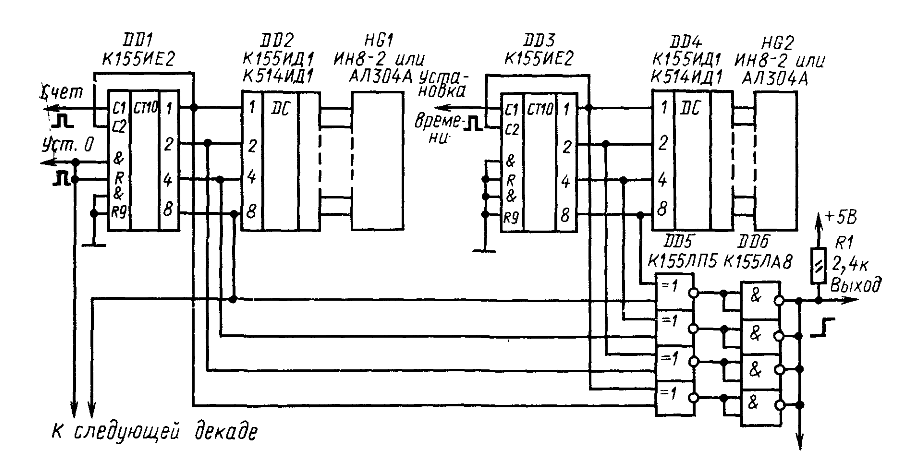



Рис. 106. Схема одного десятичного разряда таймера с кнопочным набором времени

контролем записанного числа по индикатору HG2. Декады памяти могут быть соединены между собой в счетчик. В первом случае на вход счетчика памяти следует подавать вначале импульсы достаточно высокой частоты, обеспечивающие переключение старшей декады счетчика с частотой 1 ... 2 Гц, затем частоту импульсов снижают, поочередно устанавливая декады счетчика памяти в нужное состояние, контролируя на индикаторах необходимое время. Во втором случае через кнопки на входы декад памяти независимо друг от друга подают импульсы с частотой 1 ... 2 Гц и устанавливают каждую декаду в нужное состояние. Второй способ удобнее, так как установка каждой цифры производится независимо от остальных. Необходимое время может быть записано также с использованием микросхемы К155ТМ5, установленной на место DD3.

Выходы декады счетчика времени и декады счетчика памяти подключаются к схеме сравнения кодов, собранной на ИС DD5 и DD6. При совпадении кодов на выходах декад DD1 и DD3 на всех выходах DD5 будут уровни лог. 0.

В момент пуска на счетчик времени (на схеме показана одна его декада DD1) подают импульсы с необходимой частотой. В момент, когда код времени, поступающий с выходов декады DD1 на входы элемента сравнения DD5, совпадет с кодом, хранящимся в декаде DD3, все элементы микросхемы DD6 выключатся. Когда коды всех декад счетчика времени совпадут с кодами всех декад памяти, выключатся все микросхемы, выходы которых объединены с DD6, на выходе устройства появится уровень лог. 1, и сработает исполнительный механизм.

Из приведенного описания следует, что дешифратор DD2 и индикатор HG1 необходимы лишь для оперативного контроля работы таймера и могут быть исключены из схемы.

Уменьшить количество дешифраторов и индикаторов в схеме рис. 106 можно также установкой электронного переключателя, подключающего входы дешифратора к выходам декады счетчика или декады памяти (рис. 107).

Схемы реле времени, построенных по описанному принципу, довольно сложны, но это практически единственно возможный путь установки в часы

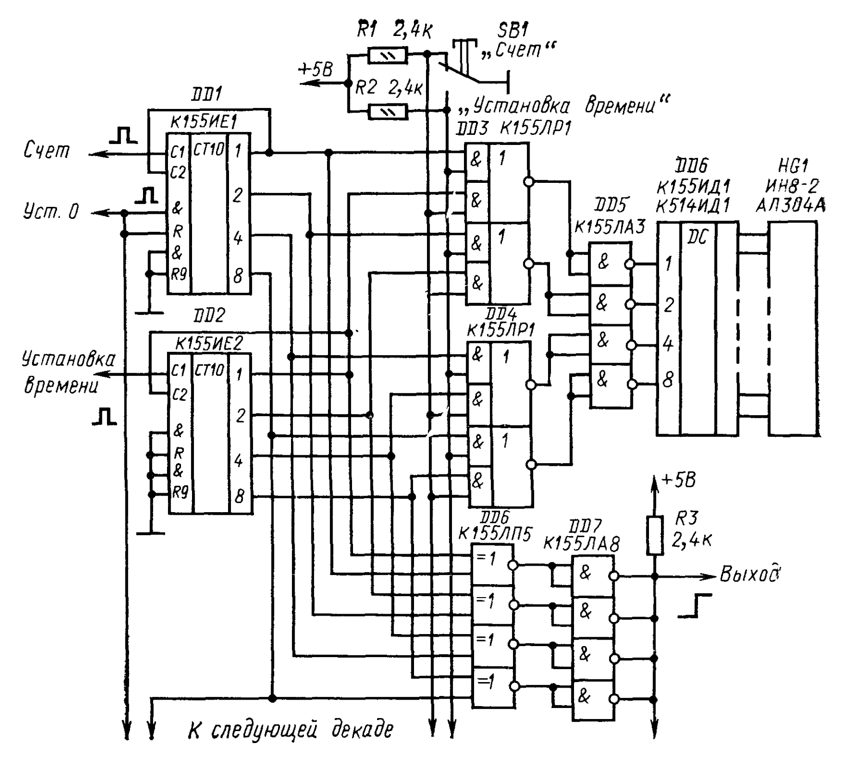



Рис. 107. Схема одного разряда таймера с переключением индикаторов

будильника с кнопочным набором времени подачи сигнала. Другим удобством этих схем является возможность неоднократного повторения один раз набранной выдержки, а также индикация времени, прошедшего от начала выдержки, и времени, соответствующего окончанию выдержки.

Если изготовляется собственно таймер, можно пойти по другому пути. В счетчик записывают число, соответствующее требуемой выдержке. В момент начала выдержки на счетчик подают импульсы с необходимой частотой, уменьшающие показания счетчика. При достижении счетчиком состояния 0 счетчик останавливается, что является сигналом окончания выдержки.

В зависимости от типа использованных в счетчике таймера микросхем запись необходимого времени может производиться или подачей на счетчик импульсов с непрерывным контролем по индикаторам, или от переключателей без контроля. На рис. 108 приведена схема таймера с использованием в счетчике микросхемы К155ИЕ2. Особенностью схемы счетчика является подключение индикаторов к его дешифраторам — порядок подключения катодов газоразрядных ламп противоположен обычно используемому. Поэтому при состоянии счетчика 000 на лампах индицируется 999, при состоянии 001 индицируется 998, при состоянии 999 индицируется 000. При подаче на вход счетчика импульсов показания индикаторов будут уменьшаться. Запись необходимого времени производят подачей на вход «Установка времени» счетчика импульсов с различной частотой.

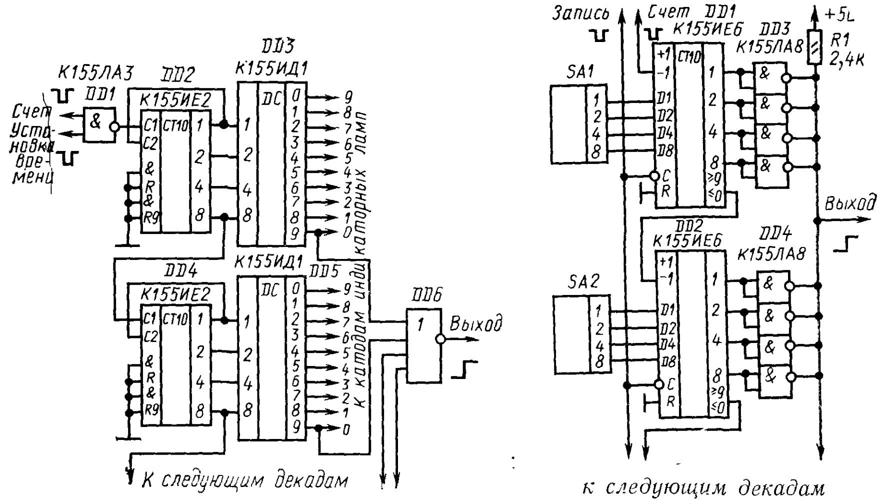


Рис. 108. Схема таймера на микросхемах К155ИЕ2

Рис. 109. Схема таймера с установкой времени переключателями

Для отсчета времени на вход «Счет» также подают импульсы с необходимой частотой. В момент, когда счетчик установится в состояние 999, а на лампах будет индицироваться 000, на выходе элемента ИЛИ—НЕ появится уровень лог. 1, который и будет сигналом окончания выдержки. Недостатком таймера, собранного по такой схеме, является невозможность повторения набранной один раз выдержки. Элемент ИЛИ—НЕ должен собираться на диодах и транзисторе аналогично схеме рис. 105.

На рис. 109 приведен вариант схемы таймера, в котором установка необходимого времени производится переключателями и контроль времени по индикаторам не обязателен. Шифраторы набора времени SA1, SA2 могут быть выполнены или на четырехплатных переключателях на 10 положений (рис. 110,*а*), или на одноплатном переключателе, но с использованием микросхем

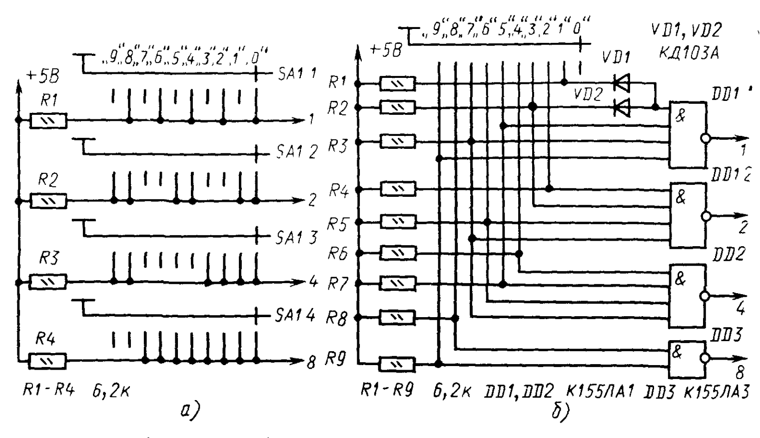


Рис. 110. Схемы шифраторов наборов времени на основе четырехплатного (*а*) и одноплатного (*б*) переключателей

(рис. 110,б). На переключателях SA1, SA2 и т. д. набирают необходимое время, на шину «Запись» подают импульс, обеспечивающий запись этого времени в счетчик, после чего на вход «Счет» подают импульсы с необходимой частотой.

При установке счетчика в 0 на выходе элемента ИЛИ—НЕ появится уровень лог. 1, указывающий на окончание выдержки. Таймер, собранный по схеме рис. 109, позволяет многократно повторять выдержку, набранную на переключателях.

Для борьбы с дребезгом контактов кнопок в устройствах по схемам рис. 106—108 можно использовать подачу импульсов отрицательной полярности с длительностью, существенно меньшей, чем порядок длительности импульсов дребезга. Тогда за время дребезга контактов через них при достаточно малой частоте импульсов может пройти максимально один импульс.

Для формирования отрицательных импульсов малой длительности и деления их частоты можно использовать схему рис. 111. Триггер Шмитта DD1.1 и DD1.2 формирует прямоугольные импульсы со скважностью, близкой к 2, и частотой 100 Гц. Продифференцированные цепочкой C1R4R5 и сформированные инверторами DD1.3 и DD1.4 импульсы имеют отрицательную полярность и длительность около 2 мкс. Уже упоминавшейся особенностью микросхемы К155ИЕ1 является равенство длительностей входных и выходных импульсов, что и требуется в данном случае.

При подаче импульсов на вход счетчика при счете времени необходимо, чтобы первый счетный импульс после пуска пришел на вход счетчика ровно через время, равное периоду счетных импульсов. Это обеспечит высокую точность выдержки времени (и правильность пуска в часах). Поэтому перед началом счета на вход установки 0 делителей, формирующих необходимую частоту счетных импульсов, следует подать сигнал «Уст. 0.», который снимают в момент пуска, что обеспечивает необходимую начальную фазу импульсов. Погрешность момента подачи первого импульса не превысит периода входной частоты делителя. Для схемы рис. 111 эта погрешность составляет 0,01 с для любого выхода.

При подаче сигналов на входы интегральных микросхем через контакты следует также обязательно подключать входы ИС, отключаемые в процессе переключения от источника сигнала, к источнику питания через резисторы 1...10 кОм. Это исключит возможность ложных срабатываний микросхем от

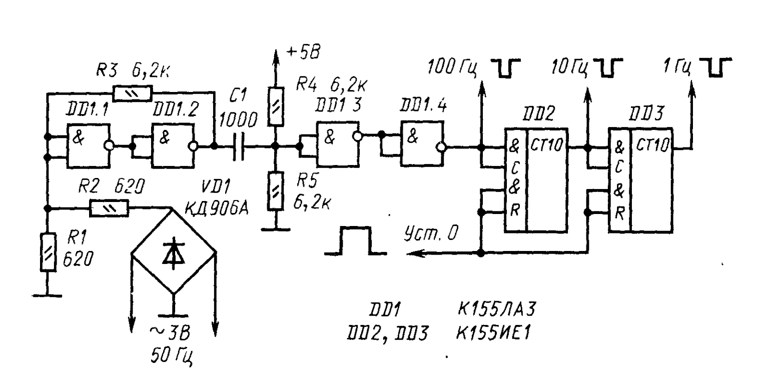



Рис. 111. Схема формирователя счетных импульсов

наводок в те моменты, когда входы микросхем отключены от источника сигнала.

## Таймер на интегральных микросхемах серии К155

Таймер имеет следующие параметры: максимальная выдержка 9999 с (дискрет 1 с) и 999,9 с (дискрет 0,1 с), точность выдержки определяется точностью частоты сети, набор времени кнопочный, аналогичный набору чисел в микрокалькуляторах, возможно многократное повторение один раз набранной выдержки, на табло индицируется оставшееся до окончания выдержки время.

Блок управления (рис. 112) содержит шифратор (многокнопочный переключатель SB1, микросхемы DD1, DD2, DD3.1) распределитель строб-импульсов (DD9, DD3.2, DD3.3, DD3.4, DD10, DD11, DD12), формирователь счетных импульсов (DD4, DD5, DD6), генератор звукового сигнала (DD7.1, DD7.2, DD7.3), триггеры управления (DD9.1 и DD9.2, DD8.1 и DD7.4, DD8.2 и DD8.3).

Счетная часть (рис. 113) содержит регистр памяти (DD13—DD16), счетчик (DD17—DD20), диодный элемент ИЛИ (матрицы A1 и A2), преобразователи кода 1-2-4-8 в коды семисегментного индикатора (DD21—DD24), резисторные блоки (R24—R27), семисегментные полупроводниковые индикаторы АЛ305А (HG1—HG4). На рис. 113 развернута половина схемы. Нижняя часть схемы отличается от верхней отсутствием цепи зажигания десятичной точки (SA3.2, нижние резисторы резисторных блоков R24, и R25, сегмент h — точка HG1).

При нажатии на одну из кнопок переключателя SB1 (см. рис. 112) на выходах 1-2-4-8 шифратора появляется код, соответствующий нажатой кнопке. Одновременно входной ток ИС шифратора вместе с током одного из резисторов R2—R11 включает транзистор VT2, который, в свою очередь, устанавливает все триггеры в необходимые состояния. Спад положительного импульса с выхода 11 DD9.2 дифференцируется цепочкой C7R18 и формируется в прямоугольный импульс отрицательной полярности триггером Шмитта DD3.2, DD3.3. Этот импульс обеспечивает выдачу импульса отрицательной полярности с выхода 0 стробируемого по входам A1 и A2 дешифратора DD11. После инвертирования элементом DD12 с выхода 8 этот импульс в положительной полярности поступает на вход стробирования ИС регистра памяти DD16 (см. рис. 113), на информационные входы которой поступает код с выходов шифратора. Происходит запись кода в триггеры этой микросхемы. Уровень лог. 0 с выхода DD8.2 поступает на входы записи ИС DD17—DD20 и разрешает перепись кода из регистра памяти в счетчик. Состояние DD20 преобразуется в код семисегментного индикатора, который поступает на индикатор HG4.

Спадом импульса положительной полярности с выхода DD3.4 счетчик DD10 переключается в состояние 1. В момент отпускания нажатой кнопки переключателя SB1 триггер DD9.1, DD9.2 переключается в исходное состояние.

Следующее нажатие кнопки переключателя SB1 приводит к формированию импульса на очередном выходе DD12 и записи кода нажатой кнопки в очередную ИС регистра памяти DD15, DD14, DD13 и счетчика DD19, DD18, DD17 (см. рис. 113). Процесс записи контролируется по индикаторам HG1—HG4. После четырех нажатий на кнопки SB1 информация в регистре и счетчике полностью обновляется. Если в процессе набора выдержки допущена ошибка, набор можно повторить.

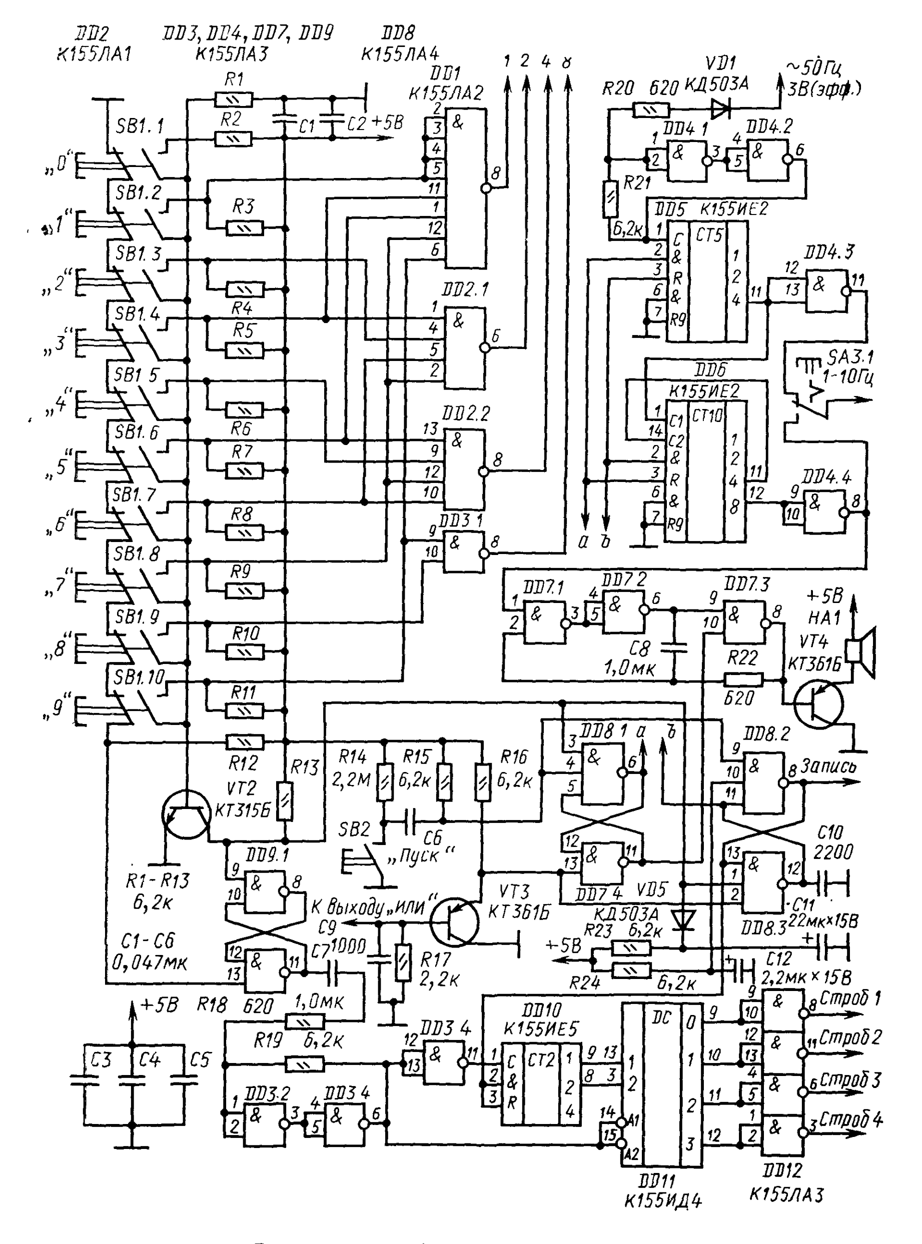


Рис. 112. Схема блока управления таймера

Импульсы счета времени формируются из частоты сети 50 Гц. Напряжение 3 В с обмотки трансформатора триггером Шмитта DD4.1, DD4.2 (см. рис. 112) преобразуется в импульсы и делится до частоты 10 Гц микросхемой DD5 и до 1 Гц микросхемой DD6. Выбор необходимой частоты осуществляется переключателем SA3.1. При частоте 10 Гц на индикаторе HG1 переключателем SA3.2

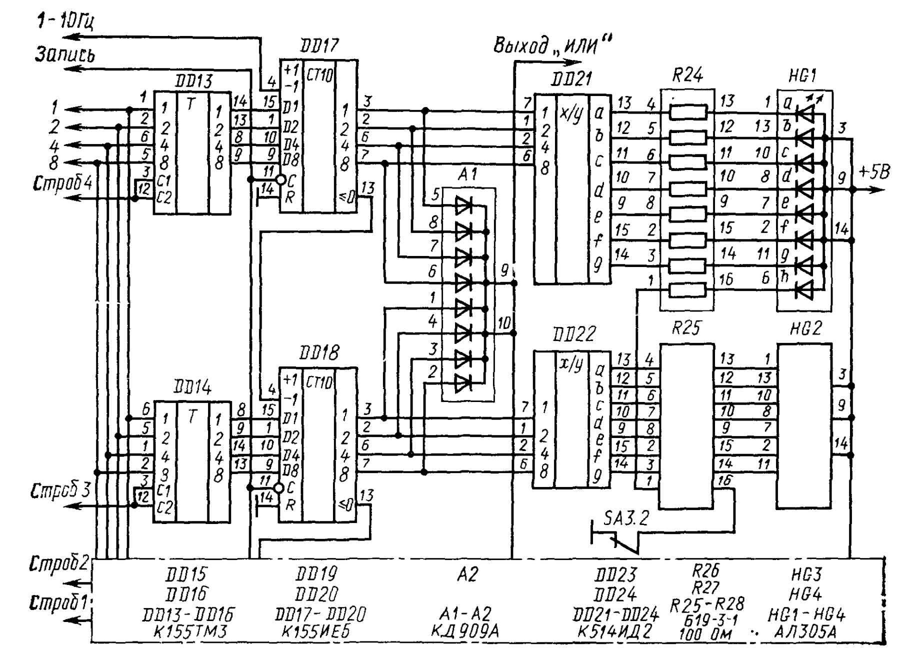



Рис. 113. Схема счетной части таймера

зажигается десятичная точка. Во время набора времени деление частоты сети блокировано сигналами с уровнем лог. 1, поступающей с выходов DD8.3 и DD8.1.

При нажатии на кнопку SB2 («Пуск») триггер DD8.2, DD8.4 переключается в противоположное состояние. Уровень лог. 1 с выхода DD8.2 устанавливает в состояние 0 счетчик DD10 и, поступая на входы ИС счетчика DD17, DD20 (см. рис. 113), блокирует перепись информации из регистра памяти в счетчик. Уровень лог. 0 с выхода DD8.3 (см. рис. 112) поступает на входы R DD5 и DD6 и разрешает деление частоты сети.

Импульсы с выходов DD5 и DD6 через инверторы DD4.3 и DD4.4 через переключатель SA3.1 поступают на вход вычитания микросхемы DD17 (см. рис. 113). Инверторы обеспечивают необходимую полярность импульсов счета.

Содержимое счетчика начинает уменьшаться. Процесс счета контролируется на индикаторах HG1—HG4. В момент, когда счетчик досчитает до 0, уровень 0 с выхода элемента ИЛИ, собранного на двух диодных матрицах A1 и A2 и резисторе R17, через согласующий эмиттерный повторитель VT3 поступает на входы элементов DD7.4 и DD8.3 и устанавливает триггеры в противоположные состояния. Сигнал лог. 0 с выхода DD8.2 (см. рис. 112) производит перепись информации из регистра памяти DD13—DD16 в счетчик, благодаря чему процесс счета блокируется.

Сигнал лог. 1 с выхода DD7.4 поступает на вход 10 DD7.3 и разрешает генерацию звукового сигнала в генераторе DD7.1, DD7.2, DD7.3. Поскольку деление частоты сети разрешено сигналом лог. 0, поступающим на входы R DD5 и DD6, с выхода DD8.1 на вход 1 DD7.1 поступает меандр с частотой 1 Гц и звуковой сигнал прерывается с такой же частотой. Сигнал будет звучать до

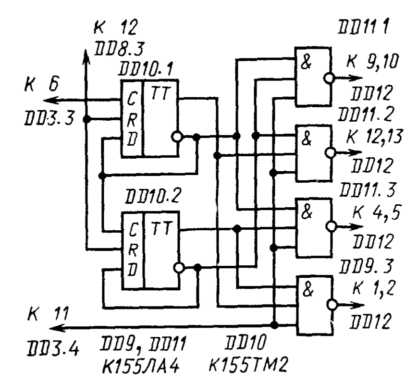



Рис. 114. Схема замены интегральных микросхем К155ИЕ5 и К155ИД4 на К155ТМ2 и К155ЛА4

тех пор, пока не будет нажата одна из кнопок переключателя SB1 или кнопка «Пуск». В первом случае переключится только триггер DD8.1, DD7.4, прекратится звучание сигнала и блокируется деление частоты. При последующем нажатии кнопки «Пуск» будет обеспечена необходимая фаза счетных импульсов.

Если же кнопка «Пуск» будет нажата при звучащем сигнале, фаза импульсов счета будет случайной и пуск возможен с ошибкой в сторону уменьшения выдержки, не превышающей величины дискрета (0,1 с или 1 с).

Цепь R14C6 исключает ложный пуск таймера в момент отпускания SB2 из-за дребезга контактов. Элементы R23, R24, C11, C12, VD5 обеспечивают исходное состояние триггеров и счетчика DD10 при включении таймера в сеть.

Электромагнитное исполнительное реле может быть подключено между выходом DD8.1 и цепью +5 В, если его рабочий ток не превышает 20 мА при напряжении +5 В (герконовое реле РЭС-55), или через эмиттерный повторитель на транзисторе КТ361 с любым индексом (РЭС-10 или РЭС-15 на рабочее напряжение 5 В).

Интегральные микросхемы К155ИЕ5 и К155ИД4 можно заменить менее дефицитными К155ТМ2 и К155ЛА4 (рис. 114), одновременно необходимо в качестве DD9 также установить К155ЛА4. В связи с тем, что полярность входных импульсов для К155ТМ2 другая, чем у К155ИЕ5, подключение входа С DD10.1 и входов стробирования изменено, сигнал установки 0 снимается с другого плеча триггера (DD8.3 на рис. 112).

Если многократное повторение выдержки не требуется, из схемы таймера можно исключить регистр памяти DD13—DD16 (см. рис. 113), а также микросхему DD12 (см. рис. 112). В этом случае выходы 1, 2, 4, 8 шифратора подключают к соответствующим входам DD17—DD20, а выходы дешифратора — непосредственно ко входам DD17—DD20. Инверторы DD12 не требуются, так как полярность импульсов записи DD17—DD20 отрицательная и совпадает с полярностью выходных импульсов дешифратора DD11. В этом случае необходимо также между эмиттером VT3 и входами DD7.4 и DD8.3 включить дифференцирующую цепочку, аналогичную C1R4R5 на рис. 111. Емкость конденсатора этой цепочки следует увеличить до 0,047 мкФ.

В таймере применены резисторы МЛТ-0,125 и МЛТ-0,25, конденсаторы КМ-5а (C1—C6) и КМ-6 (C7—C8), переключатели П2К (два пятикнопочных без фиксации — SB1, однокнопочные без фиксации — SB2 и с фиксацией — SB3 и непоказанный на схеме выключатель сети SA4). Головка HA1 любая электромагнитная с сопротивлением 30 ... 100 Ом или динамическая 4 ... 8 Ом, включенная через выходной трансформатор от любого транзисторного приемника.

Семисегментные индикаторы АЛ305А, можно заменить любыми другими с общим анодом, например АЛ304Г, АЛС324Б, или при замене микросхем К514ИД2 на К514ИД1 — индикаторами с общим катодом (АЛ304А, АЛ304Б,

АЛС314А), одновременно исключив резисторные блоки. Диодные матрицы КД909 можно заменить на КД903, КД908, КДС627.

При отсутствии переключателей П2К в качестве SB1 можно применить любые другие кнопки, однако их конструкция должна быть такой, чтобы при нажатии вначале размыкались нормально замкнутые, затем замыкались нормально разомкнутые контакты. Кнопки КМ-2 требуют специальной регулировки подгибанием пружины.

Все элементы таймера, в том числе и переключатели, установлены на двусторонней печатной плате, чертеж которой приведен на рис. 115. Настройки таймер не требует. При желании можно подобрать емкость конденсатора C8 для получения необходимой высоты тона сигнала. При применении в качестве SB1 кнопок другого типа может потребоваться подбор емкости C7. Блок питания таймера должен обеспечивать напряжение 5 В при токе до 0,8 А.

Если необходимо, таймер можно доработать так, чтобы набор времени осуществлялся в минутах и секундах. Схема такой доработки приведена на рис. 116. В положении SA2, указанном на рис. 116, таймер работает, как описано выше, — частота импульсов заполнения счетчика 10 Гц, цена младшего разряда 0,1 с, зажжена запятая перед индикатором HG1.

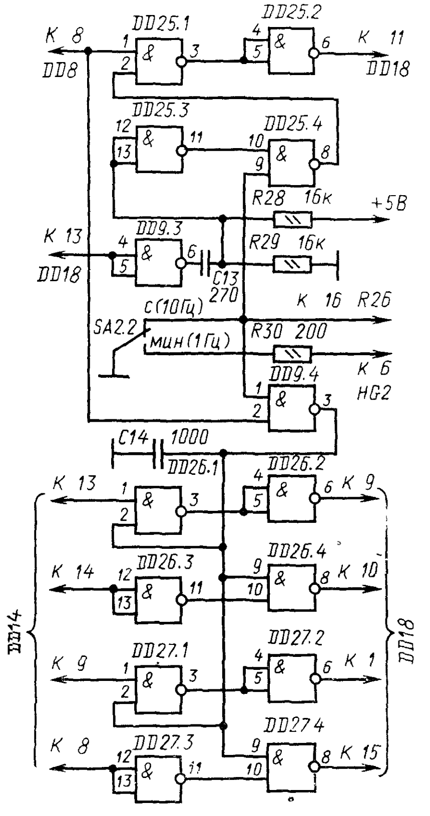
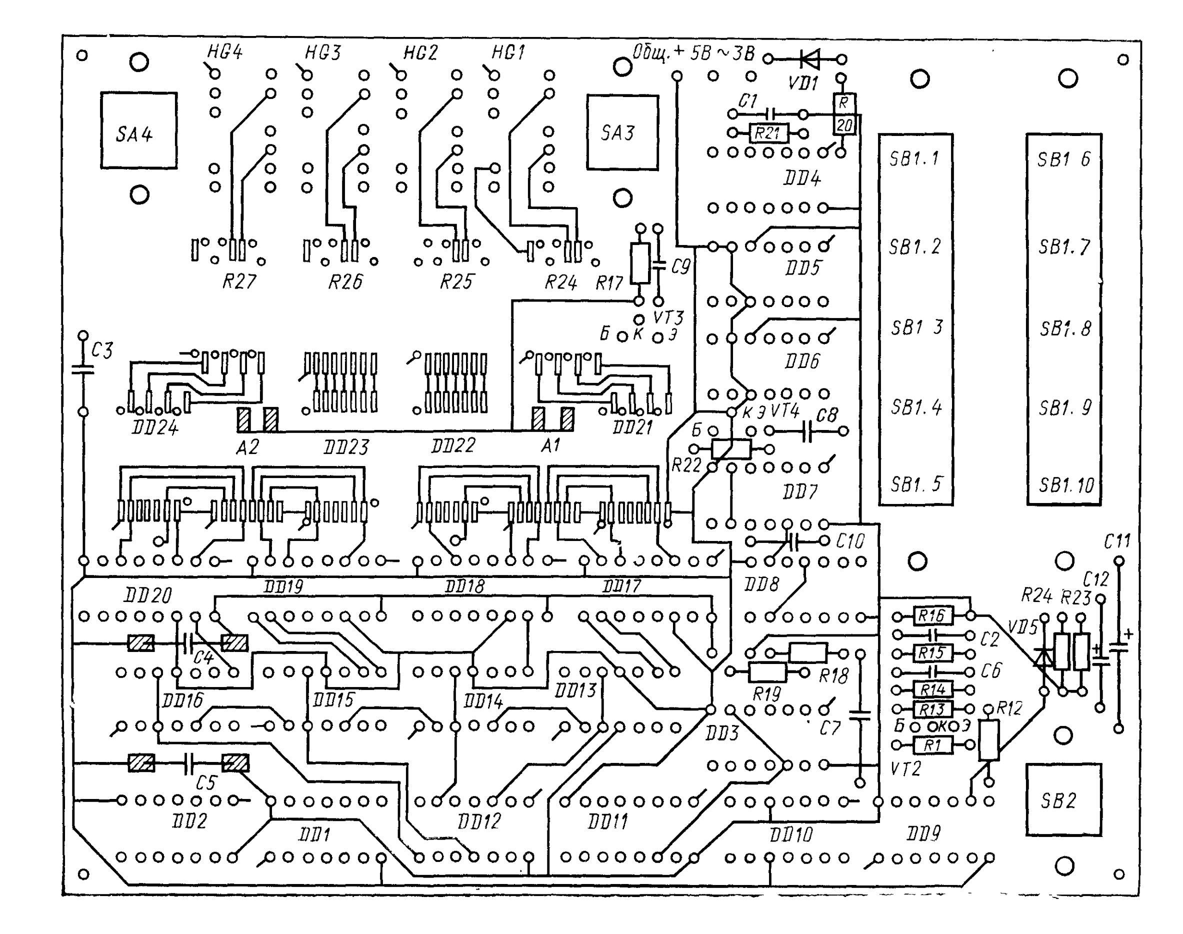
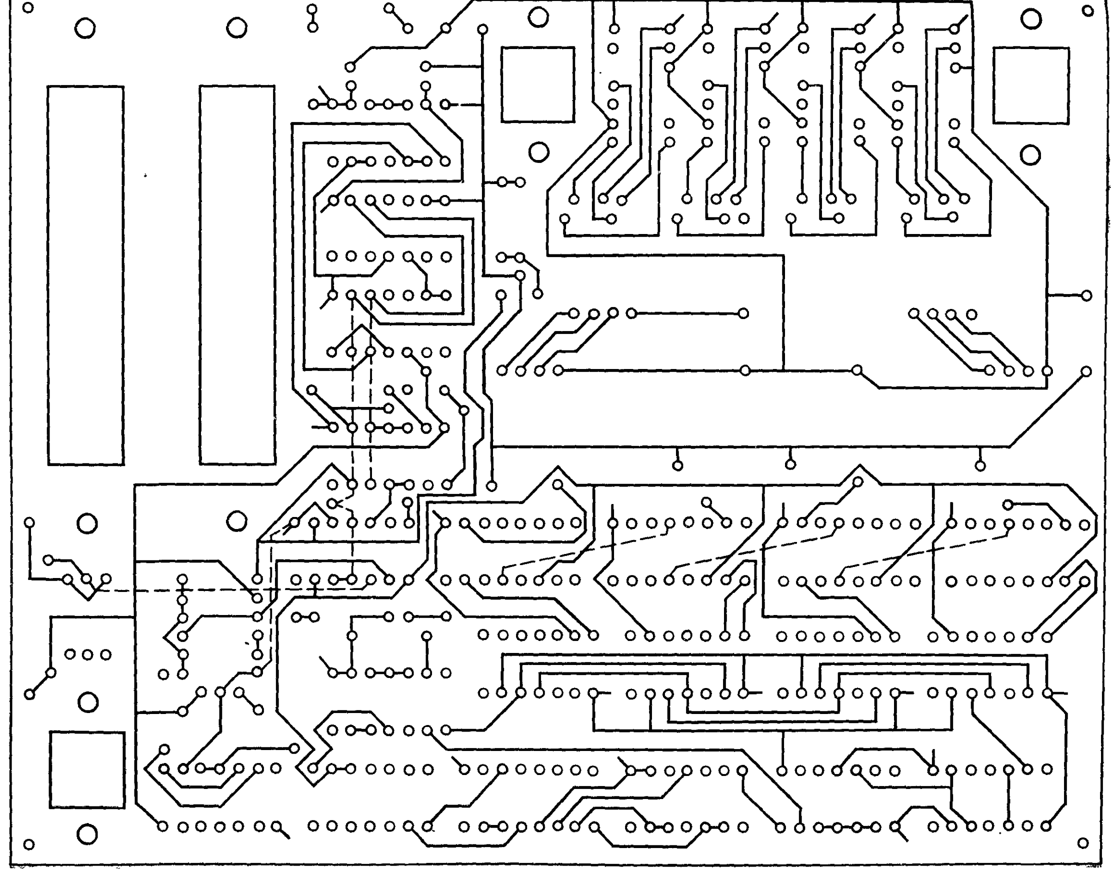


Рис. 116. Схема доработки таймера

При переводе переключателя SA2 на рис. 116 в нижнее по схеме положение зажигается запятая перед индикатором HG2 (см. рис. 112), разделяющая минуты (индикаторы HG3 и HG4) и секунды (HG1, HG2). Элемент DD25.4 разрешает прохождение инвертированных элементом DD9.3 и продифференцированных цепочкой C13R28R29 импульсов с выхода 13 DD18 (см. рис. 113) на вход 11 той же ИС. В результате каждый раз в момент спада отрицательного импульса на выходе 13 DD18 на вход 11 DD18 поступает короткий отрицательный импульс, производящий запись кода, поступающего на входы 9, 10, 1, 15, DD18 с выходов элементов DD26.2, DD26.4, DD27.2, DD27.4. В нижнем по схеме положении переключателя SA2.2 и уровне лог. 1, поступающем с выхода 8 DD8, на выходах указанных элементов код цифры 5, в результате чего DD18 переходит в состояние 5 и коэффициент ее пересчета равен шести. При записи исходного состояния импульс отрицательной полярности с выхода 8 DD8 подключает ко входам DD18 сигналы с выхода DD14 независимо от положения переключателя SA2.2.

Максимальная выдержка времени в доработанном таким образом таймере


HG4
HG3
HG2
HG1
Общ. + 5В ~ 3В
VD1
SA4
SA3
C1
R 20
R21
DD4
SB1.1
SB1.2
SB1 3
SB1.4
SB1. 5
SB1 6
SB1.7
SB1.8
SB1. 9
SB1.10
R27
R26
R25
R24
R17
C9
VT3
Б К Э
C3
DD5
DD6
DD24
A2
DD23
DD22
A1
DD21
К Э VT4
Б
C8
R22
DD7
C10
C11
DD20
DD19
DD18
DD17
DD8
C12
R24
R23
R16
VD5
C2
C4
R15
C6
R18
R19
R14
DD16
DD15
DD14
DD13
R13
R12
Б О ОК О Э
DD3
C7
R1
VT2
C5
SB2
DD2
DD1
DD12
DD11
DD10
DD9



б)

Рис. 115. Печатная плата таймера со стороны установки микросхем (*а*), и с противоположной стороны (*б*)

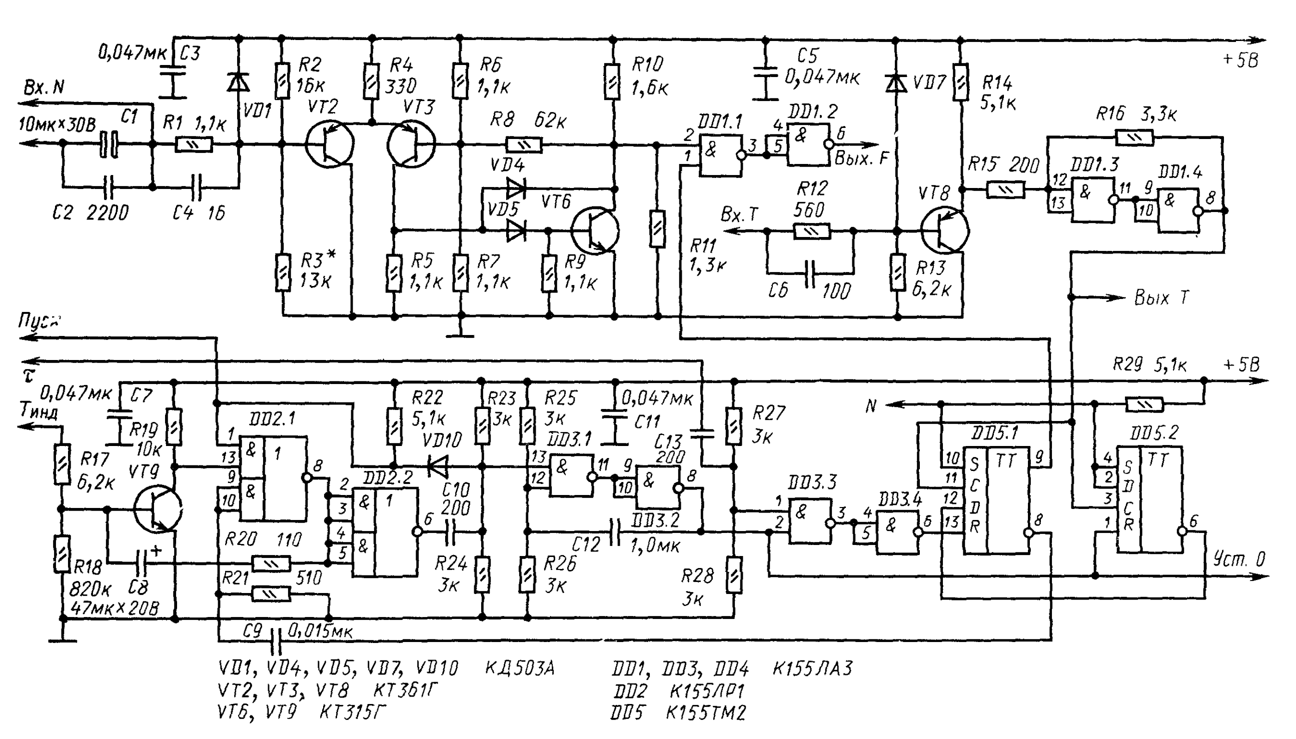



Рис. 117. Блок управления частотомера

составляет 99 мин 99 с, т. е. несколько более 100 мин. Микросхемы DD25—DD27 можно разместить на небольшой печатной плате, размещенной над свободным от элементов месте основной платы. Для уменьшения размеров дополнительной платы целесообразно при доработке использовать ИС серий К133 или К136.

# ПРИБОРЫ ДЛЯ ИЗМЕРЕНИЯ ЧАСТОТЫ

## Универсальный цифровой частотомер

Описываемый прибор позволяет измерять частоту электрических колебаний до 180 МГц, период колебаний и длительность импульсов от 1 мкс до $10^7$ с, может работать как счетчик импульсов. Точность измерений — $3\cdot10^{-6}$ от измеряемой величины $\pm1$ знак младшего разряда. Минимальная цена младшего разряда составляет 0,1 Гц при измерении частоты и 0,1 мкс при измерении периода и длительности. Частотомер можно применять при градуировании приборов, использовать в качестве отсчетного устройства в генераторах и любительских передатчиках, при налаживании различных радиоэлектронных устройств. Чувствительность при измерении частоты — около 20 мВ на частотах до 20 МГц, около 100 мВ на частоте 180 МГц. Максимальное значение входного сигнала — 5 В.

Прибор собран в основном на микросхемах серии К155, в высокочастотном делителе использованы микросхемы серии К500. Основными узлами частотомера являются блок управления, схема которого приведена на рис. 117, счетчик, кварцевый генератор с делителем частоты (рис. 118) и блок питания.

Схема соединения блока управления (БУ) со счетчиком, кварцевым генератором (КГ) и делителем частоты, высокочастотным делителем (СТ10) приведена на рис. 119.

Принцип действия частотомера основан на измерении числа импульсов, поступающих на вход счетчика в течение строго определенного времени (в данном приборе 10, 1, 0,1 или 0,01 с). Необходимый временно́й интервал формируется в блоке управления.

Кварцевый генератор частотомера собран на одном логическом элементе DD6.1 (см. рис. 118). Подбором емкости конденсаторов C14 и C15 устанавливают номинальную частоту генерации 10 МГц. Эта частота делится цепочкой микросхем DD7—DD14 до 0,1 Гц. Элементы DD6.3 и DD6.4 буферные. Использование в последних разрядах делителя микросхем К155ИЕ2, устанавливаемых в 9, позволяет до 0,1 с сократить промежуток времени между окончанием импульса «Установка 0» и началом эталонного интервала на низкочастотных диапазонах частотомера.

В режиме измерения частоты эталонная частота, выбранная переключателем SA4.1 «Диапазон» (рис. 119), через инвертор DD4 и переключатель SA1.3 «Режим», поступает на вход T блока управления (см. рис. 117).

На вход F блока управления со входа частотомера поступает сигнал, частоту которого необходимо измерить. Он усиливается и ограничивается дифференциальным каскадом на транзисторах VT2 и VT3 (см. рис. 117) и поступает на инвертор на транзисторе VT6. Диоды VD4 и VD5 исключают насыще-

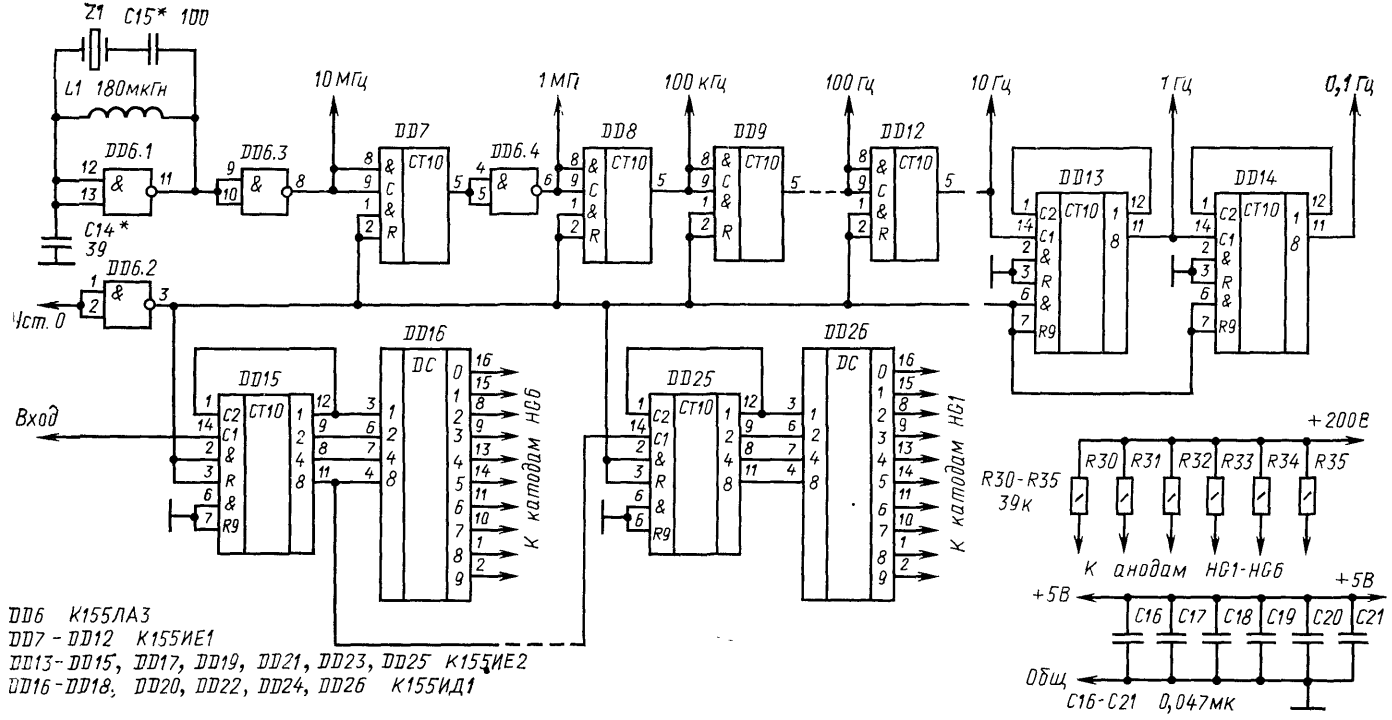



Рис. 118. Счетчик и кварцевый генератор частотомера

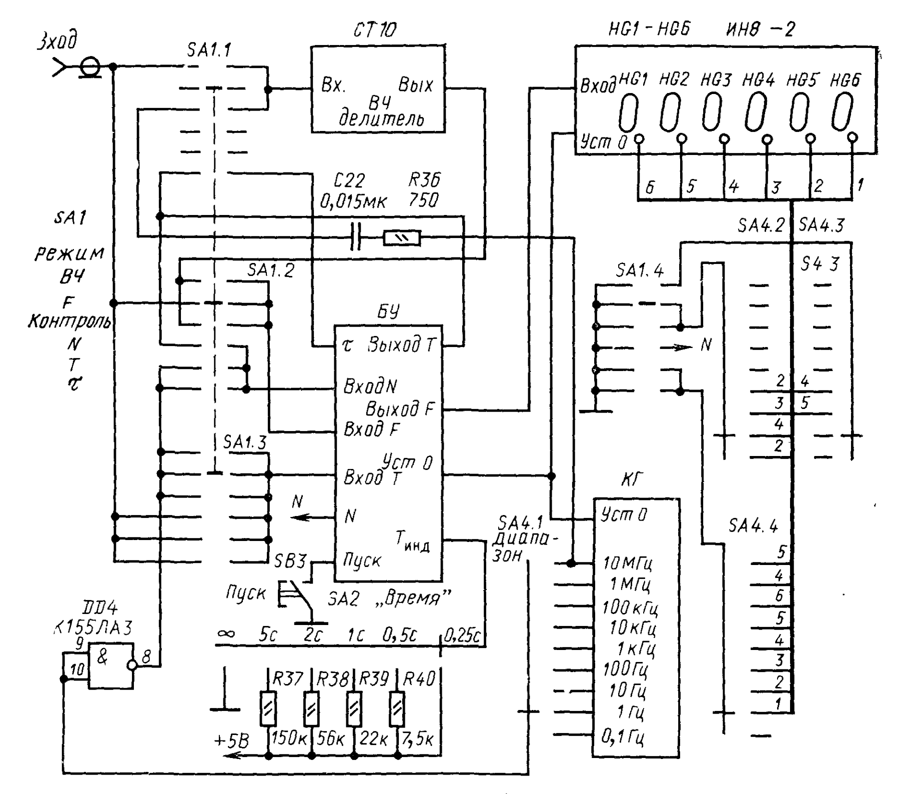



Рис. 119. Схема соединения блоков частотомера

ние транзистора VT6, что обеспечивает верхнюю частоту формирователя около 40 МГц. Положительная обратная связь через резистор R8 обеспечивает триггерный режим работы. Выходной сигнал формирователя через клапан на элементах DD1.1 и DD1.2 поступает на вход счетчика. Второй вход клапана подключен к выходу формирователя эталонного интервала времени, состоящего из двух триггеров микросхемы DD5.

Принцип действия формирователя интервала удобно рассматривать с момента генерации импульса установки 0 мультивибратором, собранным на элементах DD3.1 и DD3.2. В момент генерации импульса (он может быть вызван, например, кратковременным замыканием кнопки «Пуск») (рис. 119) триггеры DD5 и все декады счетчика и делителя, за исключением DD13 и DD14, устанавливаются в 0. На входе 1 DD1.1 уровень лог. 0, и импульсы измеряемой частоты на вход счетчика не проходят.

По окончании импульса установки 0 на выходах делителя кварцевого генератора появляются импульсы соответствующей частоты. Фронт первого импульса эталонной частоты, пройдя со входа T БУ через формирователь на транзисторе VT8 (см. рис. 117) и триггере Шмитта DD1.3 и DD1.4 на входы C триггеров микросхемы DD5, устанавливают их в состояние 1, так как на вход D триггера DD5.1 поступает уровень лог. 1 с инверсного выхода DD5.2, а на вход D DD5.2 — с резистора R29. На вход 1 DD1.1 проходит лог. 1, и

на счетчик начинают поступать импульсы измеряемой частоты. На вход D триггера DD5.1 с инверсного выхода DD5.2 поступает уровень лог. 0, поэтому фронт второго импульса эталонной частоты устанавливает DD5.1 в 0, и на вход счетчика импульсы перестают поступать. Фронт импульса с инверсного выхода триггера DD5.1, формируемый в момент прихода второго импульса эталонной частоты после дифференцирования цепочкой C9R21, поступает в виде импульса положительной полярности на вход элемента DD2.1. Этот элемент совместно с транзистором VT9 образует ждущий мультивибратор, определяющий время индикации измеряемой частоты. При поступлении импульса запуска на входы 9 и 10 DD2.1 этот элемент включается, спад с его выхода через конденсатор C8 поступает на базу транзистора VT9 и закрывает его. Конденсатор C8 перезаряжается через резистор R17 и один из резисторов R37—R40, выбранный переключателем SA2 «Время» индикации. В момент, когда напряжение на левой обкладке конденсатора C8 достигает порога отпирания VT9, последний включается, элемент DD2.1 выключается, его выходной сигнал после инвертирования элементом DD2.2 и дифференцирования цепочкой C10R23R24 запускает ждущий мультивибратор DD3.1, DD3.2, и процесс измерения повторяется.

Если переключатель SA2 находится в положении ∞, транзистор VT9 не включается, поэтому для каждого измерения необходимо нажать кнопку «Пуск» (рис. 119), а время индикации ограничено лишь временем включения прибора.

В зависимости от положения переключателя SA4 зажигается одна из десятичных точек индикаторов счетчика (управляются секцией SA4.2). В самом нижнем по схеме положении SA4 (частота эталонных импульсов 0,1 Гц, время счета 10 с) зажигается вторая справа точка, индицируется частота в герцах с точностью до 0,1 Гц. В трех других положениях SA4, используемых для измерения частоты, положение десятичной точки соответствует измерению в килогерцах (точность 0,001, 0,01, 0,1 кГц).

Предельная частота работы счетчика на микросхемах К155ИЕ2 — около 20 МГц, поэтому для измерения более высоких частот использован высокочастотный делитель CT10 на микросхемах серии К500.

Схема делителя приведена на рис. 120. Входной сигнал через резистор R41 и конденсатор C23 подается на один из входов дифференциального усилителя-ограничителя DD27.1. Второй вход усилителя-ограничителя соединен с общим

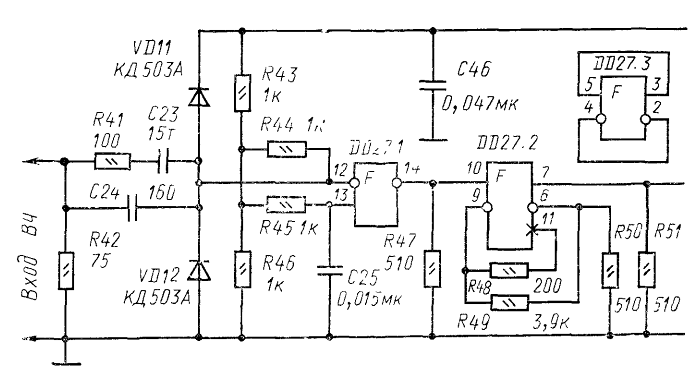



Рис 120. Схема

проводом через конденсатор C25. С резистора R47, являющегося нагрузкой усилителя, выходной сигнал подается на триггер Шмитта, собранный на элементе DD27.2 и резисторах R48—R51.

Усилитель и триггер Шмитта обеспечивают формирование прямоугольных импульсов из входного сигнала на частотах до 180 МГц.

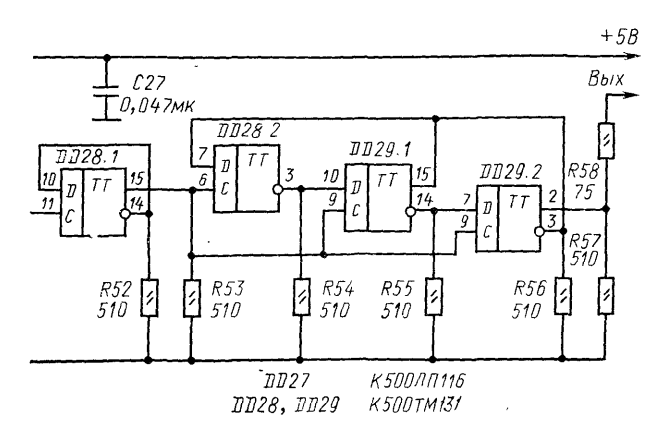
Выходной сигнал формирователя подается на триггер DD28.1, делящий частоту на два. Его выходной сигнал управляет делителем частоты на пять, собранным на D-триггерах DD28.2, DD29.1, DD29.2. Делитель построен по принципу сдвигающего регистра с перекрестными связями. Для уменьшения коэффициента пересчета с шести до пяти прямой выход триггера DD29.1 и инверсный DD29.2 объединены и образуют так называемый «проводной элемент ИЛИ». Объединение выходов элементов серии К500 для образования функции ИЛИ возможно потому, что выходами элементов являются ненагруженные эмиттерные повторители. В силу этой же их особенности каждый используемый выход должен быть нагружен на резистор.

Для защиты входного каскада от перегрузок в схему формирователя введен ограничитель R41, VD11, VD12. В связи с тем, что у неиспользуемых дифференциальных каскадов ИС К500ЛП116 входы не должны оставляться свободными, входы элемента DD27.3 соединены с его выходами.

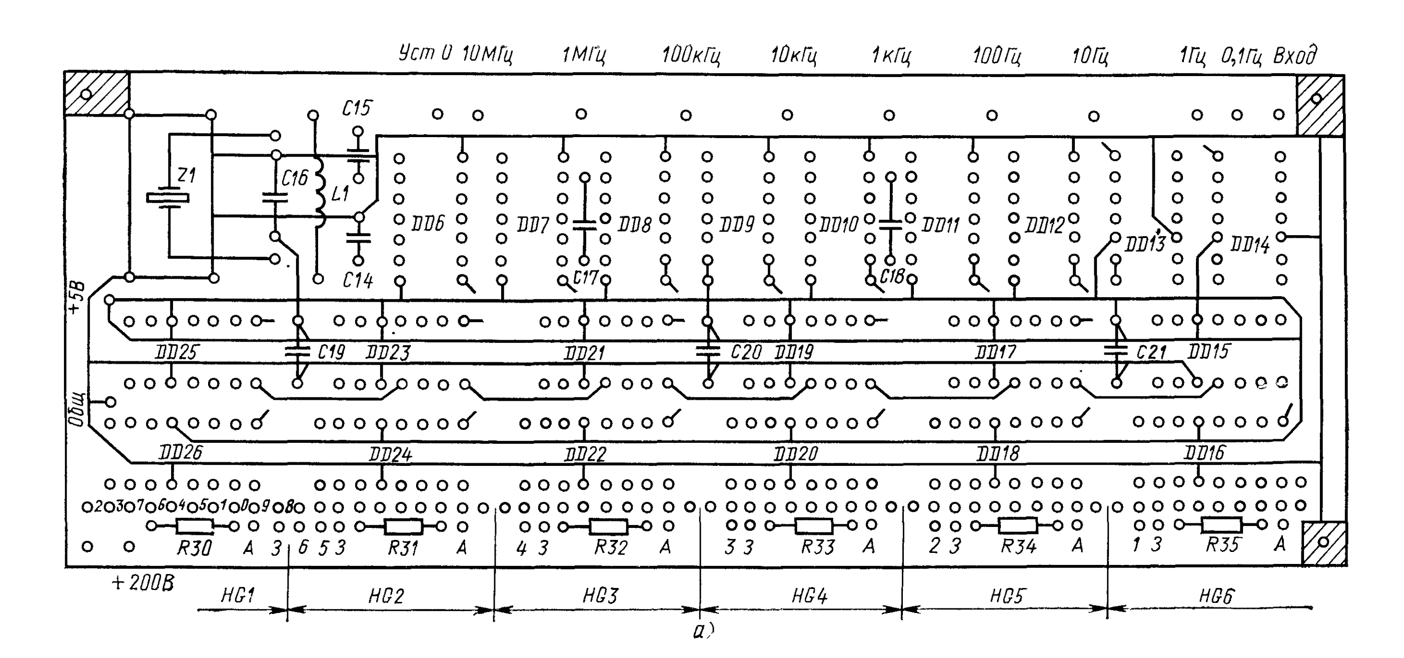
В положении ВЧ переключателя SA1 (см. рис. 119) сигнал со входа частотомера поступает на вход высокочастотного делителя, а с его выхода — на вход F формирователя. Положение запятой в этом режиме определяется секцией SA4.3 переключателя «Диапазон», частота индицируется в мегагерцах.

В положении К («Контроль») переключателя SA1 вход высокочастотного делителя через цепочку C22R36 подключается к выходу 10 МГц кварцевого генератора. Положение запятой определяется секцией SA4.3, поэтому на индикаторах индицируется частота 1000 кГц.

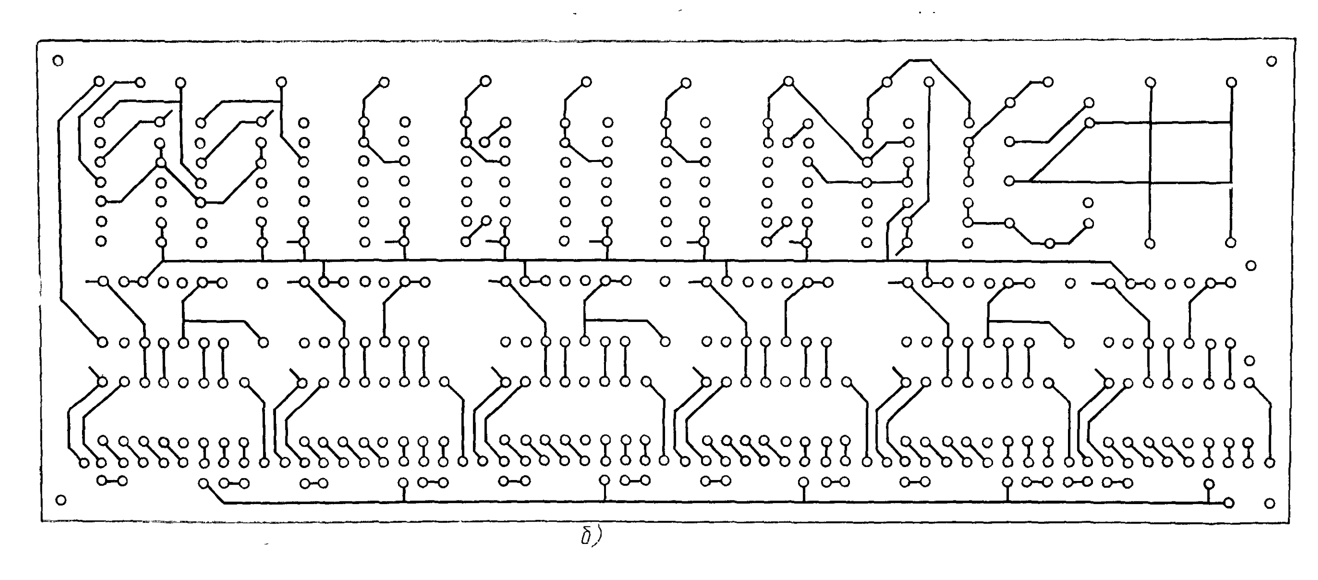
В положении Т («Период») измеряемая и эталонная частоты меняются местами — эталонная частота в пределах 10 МГц ... 0,1 Гц поступает на вход N блока управления и далее на счетчик, а сигнал, период которого нужно измерить, — через формирователь VT8, DD1.3, DD1.4 (рис. 117) на вход формирователя интервала DD5.1, DD5.2. Формирователь VT8, DD1.3, DD1.4 имеет открытый вход, что позволяет измерять длительность импульсов большой дли-




высокочастотного делителя


Уст 0
10МГц
1МГц
100кГц
10кГц
1кГц
100Гц
10Гц
1Гц
0,1Гц
Вход
C15
Z1
C16
L1
C14
DD6
DD7
DD8
DD9
DD10
DD11
DD12
DD13
DD14
C17
C18
+5В
DD25
C19
DD23
DD21
C20
DD19
DD17
C21
DD15
Общ
DD26
DD24
DD22
DD20
DD18
DD16
R30
R31
R32
R33
R34
R35
A
+200В
HG1
HG2
HG3
HG4
HG5
HG6

а)



б)

Рис. 121. Печатная плата счетчика и кварцевого генератора

тельности. Порог его включения около 0,75 В, выключения около 0,7 В, поэтому частотомер можно непосредственно применять для измерения периода и длительности импульсов на выходах ИС ТТЛ.

В положении τ (см. рис. 119) («Длительность») фронт импульса, как и при измерении периода, устанавливает DD5.1 (см. рис. 117) в 1, а спад импульса после дифференцирования цепочкой C13R27R28 переводит этот триггер в 0, в результате чего время прохождения эталонной частоты через клапан DD1.1, DD1.2 соответствует длительности измеряемых импульсов.

В положении N (см. рис. 119) («Счетчик импульсов») входной сигнал поступает на вход T БУ, с выхода T он поступает на вход N — на открытый вход формирователя VT2, VT3, VT6 (см. рис. 117), что позволяет считать положительные импульсы практически любой длительности (начиная приблизительно от 100 нс) по их фронтам. Прохождение импульсов через клапан DD1.1, DD1.2 обеспечивается установкой триггеров интегральной микросхемы DD5 в 1 переключателем SA1.4 (см. рис. 119).

Конструктивно частотомер собран на трех печатных платах толщиной 1,5 мм. На первой плате размером 60×155 мм расположены все детали кварцевого генератора, делителя и счетчика, включая газоразрядные индикаторы. Расположение проводников печатной платы приведено на рис. 121 (*а* — сторона установки микросхем, индикаторов и других деталей, *б* — противоположная сторона). На второй плате размером 80×155 мм (рис. 122) установлены все детали блока управления (см. рис. 117), высокочастотный делитель (см. рис. 120) и стабилизатор напряжения, схема которого приведена на рис. 123. Плата изготовлена из фольгированного с двух сторон стеклотекстолита, на рис. 122 показаны проводники, расположенные со стороны, противоположной установке элементов. Со стороны установки элементов фольга сохранена целиком и выполняет роль общего провода, вокруг отверстий фольга раззенкована. На рис. 122 крестиками обозначены места паек элементов к фольге на стороне их установки. Некоторые резисторы подпаяны к общему приводу и проводникам на обратной стороне R7, R9, R13, R18), отверстия в этом случае не зенкуются. Это необходимо для соединения с общим проводом электродов транзисторов VT2, VT6, VT8, VT9, паять их непосредственно к фольге неудобно из-за малой длины их выводов и опасности перегрева.

Транзистор VT13 блока питания (см. рис. 123) установлен на ребристом алюминиевом радиаторе с размерами 25×40 в плане и высотой 30 мм. Радиатор установлен со стороны, противоположной стороне установки других элементов платы.

Микросхема DD27 высокочастотного делителя вместе со всеми элементами, расположенными между ней и входными контактами делителя, закрыта экраном из латуни толщиной 0,1 мм, припаянным непосредственно к фольге общего провода.

На третьей плате такого же размера, что и вторая, смонтированы все элементы преобразователя напряжения сети 220 В в постоянное 9 В 0,7 А, поступающее на стабилизатор, и 200 В 10 мА для питания индикаторов HG1—HG6. Преобразователь описан в предпоследнем разделе книги.

На передней панели частотомера из сплава Д16 размером 90×156 мм и толщиной 2 мм установлены сетевой выключатель, предохранитель, переключатели SA1, SA2, SA4, кнопка SB3, входной разъем (см. рис. 119). Элементы R36—R40, C22 установлены на контактах переключателей. Окно в панели за-

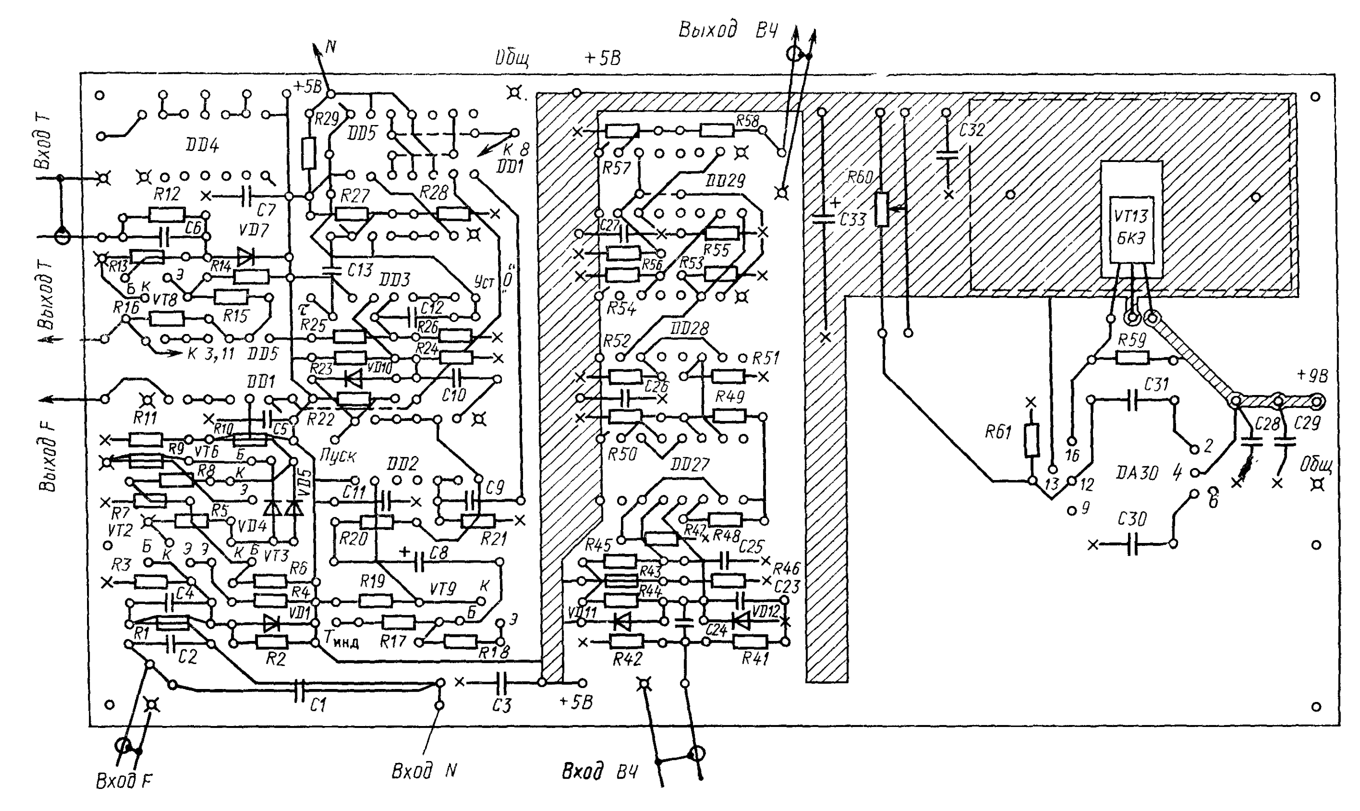



Рис. 122. Печатная плата блока управления, высокочастотного делителя и стабилизатора

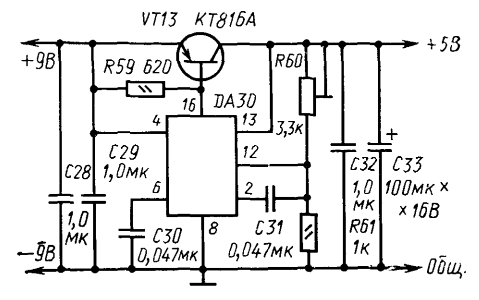



**Рис. 123. Схема стабилизатора** частотомера

крыто изнутри пластиной цветного прозрачного органического стекла толщиной 3 мм. Передняя панель, печатные платы, задняя панель размером 82×156×2 мм из сплава Д16 соединены между собой латунными шпильками диаметром 5 мм, имеющими резьбовые концы или отверстия М2. Расстояние между передней панелью и первой платой 33 мм, между первой и второй платой 15 мм, между второй и третьей платой 33 мм, между третьей платой и задней панелью 5 мм. Полученная «этажерка» уложена на П-образное шасси и закрыта сверху П-образным кожухом. Шасси и верхняя сторона кожуха имеют отверстия для вентиляции. В шасси охлаждающий воздух входит в зазор высотой 8 мм между нижней частью задней панели и поверхностью, на которой стоит частотомер.

Близкое расположение входного разъема, переключателя SA1 и входных контактов высокочастотного делителя позволило обойтись в монтаже частотомера без кабелей и экранированных проводников. С этой же целью обеспечены малые сопротивление и индуктивность общего провода — соединение передней панели со слоем сплошной металлизации второй печатной платы через шпильки, соединение «земляного» лепестка входного разъема со слоем сплошной металлизации второй платы у входа высокочастотного делителя отрезком оплетки экранированного проводника («плетенкой») минимальной длины. На случай возникновения высокочастотных наводок и монтажа с использованием кабелей у входов и выходов формирователей и высокочастотного делителя предусмотрены точки для подключения экранов.

В частотомере применены следующие детали: резисторы МТ-0,125 и МТ-0,25, конденсаторы КМ-5а и КМ-6, К53-4 (С8), неполярный К53-7 (С1), переключатели ПГ2-4-6П4Н (SA1) — можно заменить на ПГ2-11-6П6Н, ПГ2-9-6П2Н (SA2), ПГ2-8-12П4Н (SA4), кнопка КМ-1 (SB3), разъем СР-73Ф, дроссель ДМ-0,1 (L1).

Коммутационные элементы, конденсаторы и резисторы можно заменить деталями других типов, имеющими необходимые параметры, транзистор КТ816А — любым транзистором этой серии или серии КТ814, остальные транзисторы — кремниевыми ВЧ транзисторами соответствующей структуры (КТ312, КТ306 — VT6, VT9, КТ326, КТ3107 — VT2, VT3, VT8). Вместо диодов КД503А можно установить КД503Б, КД509А, КД522А, КД522Б, КД512А и другие кремниевые высокочастотные диоды.

Микросхемы К155ИЕ1 можно заменить на К155ИЕ2, все микросхемы серии К155 — аналогичными ИС серии К133, микросхемы К500 — на К100. При переработке для этого случая печатной платы высокочастотного делителя следует сохранить сплошной слой металлизации на стороне установки интегральных микросхем и ширину шины питания не менее 7,5 мм.

Настройка частотомера заключается в установке резистором R60 (рис. 123) напряжения на выходе стабилизатора в пределах 5,1 ... 5,2 В, подборе сопротивления резистора R3 (см. рис. 117) для получения максимальной чувст-

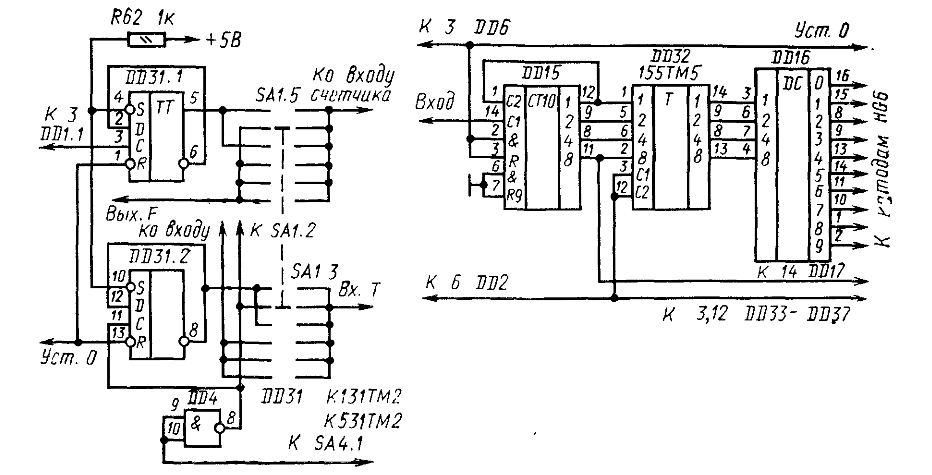



Рис. 124. Схема включения интегральной микросхемы К131ТМ2

Рис. 125. Схема включения регистра памяти

вительности формирователя на частоте 20 МГц и установке номинальной частоты кварцевого генератора подбором С14 и С15 (см. рис. 118).

При отсутствии микросхем серии К500 или К100 можно обеспечить возможность измерения частоты до 35...40 МГц установкой в частотомер одной ИС К131ТМ2 (К130ТМ2, К531ТМ2, К530ТМ2). Один из триггеров этой микросхемы включается в положении ВЧ SA1 между выходом клапана DD1.1 и входом счетчика, другой — между выходом DD4 и входом Т БУ (рис. 124). В этом случае переключатель SA1 необходимо заменить на ПГ2-12-6П8Н. Вместо ИС К131ТМ2 можно использовать К131ТВ1 или К130ТВ1 (DD31.1) и К155ТВ1 (DD31.2). Входы С этих триггеров необходимо соединить с выходом DD1.2 и с подвижным контактом SA4.1 соответственно. Все неиспользуемые входы триггеров соединить с источником +5 В через резистор R62.

Увеличения быстродействия до 70...80 МГц можно достигнуть, используя вместо DD31.1 два последовательно включенных триггера серии К530 или К531, а вместо DD31.2 — два триггера серии К155. В этом случае, возможно, потребуется применение более высокочастотных транзисторов в формирователе (см. рис. 117) — КТ363 в качестве VT2, VT3, КТ316, КТ325, КТ355 на месте VT6.

Исключить мерцание цифр в процессе счета можно введением между счетчиком и дешифратором регистра памяти на ИС К155ТМ5 или К155ТМ7. Импульс переписи на тактовые входы микросхем можно снять с выхода 6 DD2 (рис. 125). В этом случае переключатель SA2 целесообразно заменить тумблером, в одном положении которого («Авт.») вход $Т_{инд}$ БУ подключается к источнику +5 В через резистор 7,5 кОм, в другом — заземляется («Ручной пуск»).

## Цифровая шкала с люминесцентным индикатором

Описываемое устройство может использоваться с трансивером или радиоприемником, частота которого определяется частотами одного, двух или трех генераторов.

Принцип работы шкалы в трансивере с тремя генераторами состоит в поочередном счете импульсов с частотой диапазонного F1, плавного F2 и опорного F3 генераторов в реверсивном счетчике за строго определенные периоды времени.

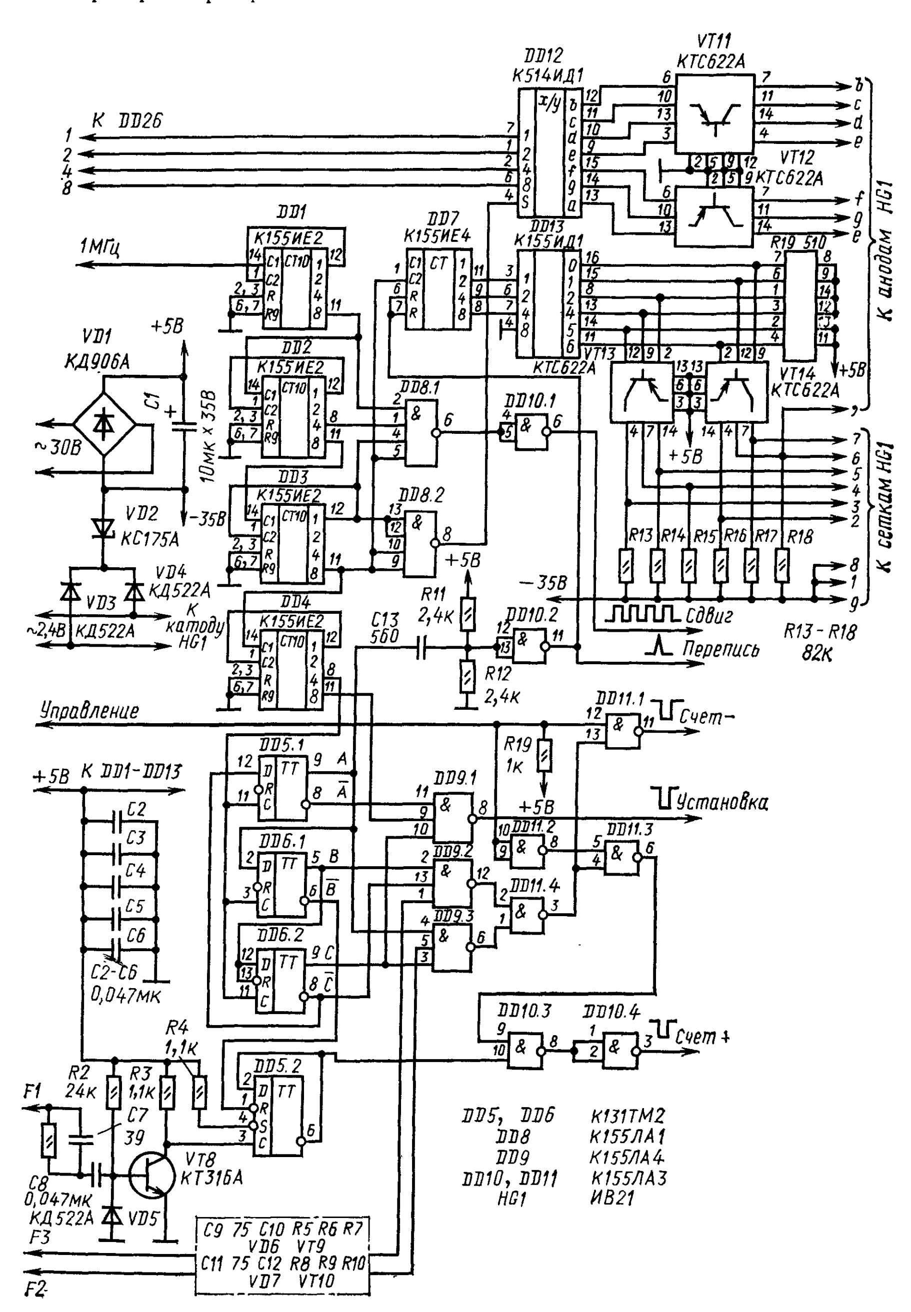


Рис. 126. Схема блока управления цифровой шкалы

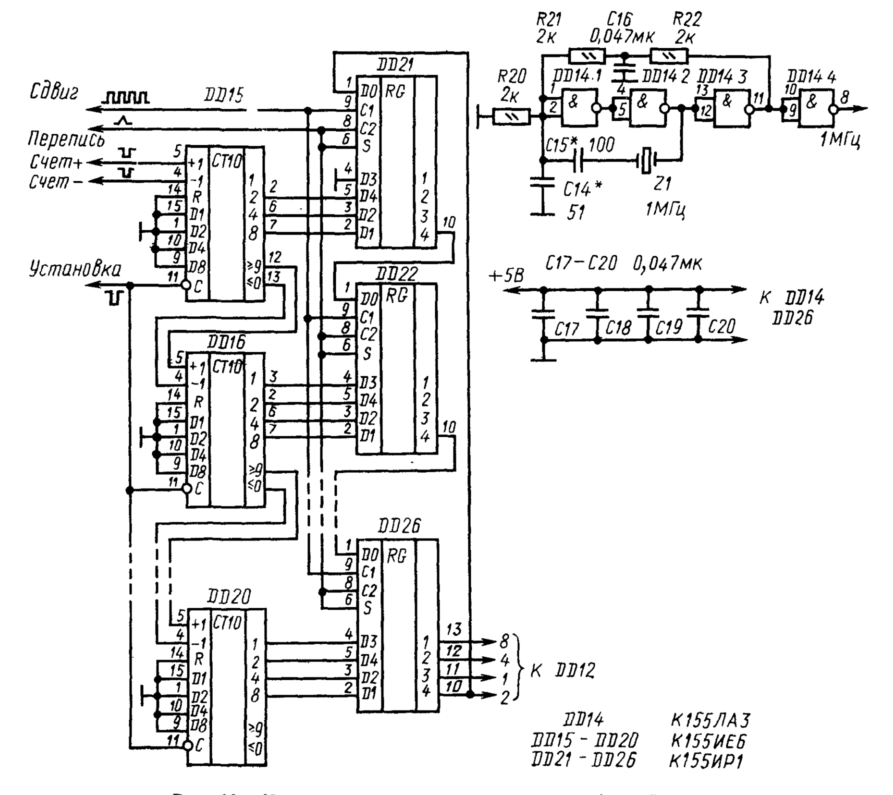



Рис. 127. Кварцевый генератор и счетчик цифровой шкалы

Рассмотрим в качестве примера широко распространенный вариант выбора частот гетеродинов, использованный в трансивере UW3DI: частота F1 в зависимости от диапазона лежит в пределах от 8 до 23 МГц, частота F2 изменяется в диапазоне 5,5 ... 6,0 МГц, частота F3 составляет 500 кГц. При этом выходная частота составляет F=F1+F2+F3 для диапазонов 28, 21 и 14 МГц и F=F1—F2—F3 для диапазонов 7 и 3,5 МГц.

Схема цифровой шкалы приведена на рис. 126 и 127. Измеряемые частоты поступают на входы F1, F2, F3 и формируются в усилителях-ограничителях на транзисторах VT8, VT9, VT10. Их схемы идентичны, за исключением того, что емкость конденсатора, шунтирующего входной резистор в каналах F2 и F3, увеличена до 75 пФ. Частота F1 может превышать допустимую для интегральных микросхем К155ИЕ6, использованных в реверсивном счетчике, поэтому она предварительно делится на два триггером DD5.2 серии К131.

Сигнал эталонной частоты 1 МГц поступает на декадный делитель частоты DD1—DD4 (см. рис. 126), с его выхода сигнал с частотой 100 Гц подается на вход формирователя временны́х интервалов, выполненного на ИС DD5.1, DD6, DD9, DD11 и элементах DD10.3, DD10.4. Работа формирователя иллюстрируется рис. 128. Импульсы с частотой 20 Гц поступают с выходов триггеров DD5.1, DD6.1, DD6.2 (см. рис. 126) на входы элементов DD9.1, DD9.2 и DD9.3, выполняющих функции дешифраторов и клапанов. Элемент DD9.1 про-

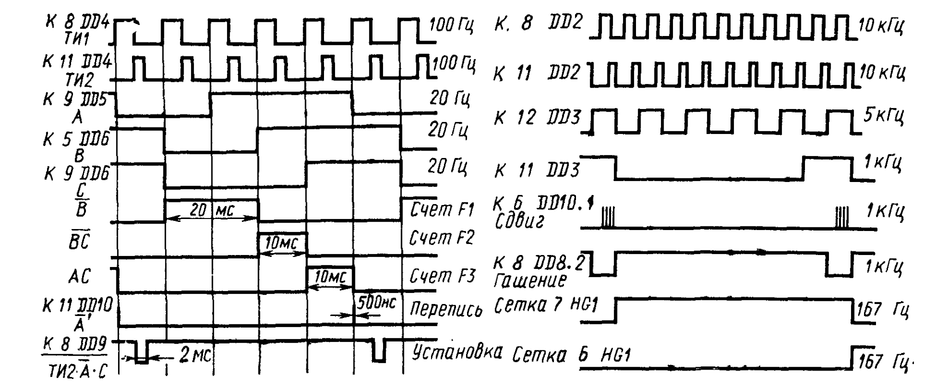



Рис. 128. Диаграмма работы формирователя временных интервалов

Рис. 129. Диаграмма работы динамической индикации

пускает один из каждых пяти импульсов последовательности ТИ2 с выхода 11 DD4. Эти импульсы устанавливают исходное состояние реверсивного счетчика. Затем импульс $\overline{B}$ с выхода 6 DD6.1 длительностью 20 мс, поступая на вход R триггера DD5.2, разрешает деление частоты F1 в этом триггере, и частота F1/2 проходит через элементы DD10.3 и DD10.4 на вход сложения реверсивного счетчика.

Элемент DD9.2 разрешает прохождение на реверсивный счетчик в течение 10 мс импульсов с частотой F2, элемент DD9.2 — импульсов с частотой F3. Эти импульсы поступают на вход сложения или вычитания реверсивного счетчика в зависимости от логического уровня сигнала, поступающего на вход «Управление» шкалы. Если на входе «Управление» лог. 0, то включен логический элемент DD11.3 и импульсы частот F2 и F3 проходят на вход сложения (диапазоны 14, 21, 28 МГц). Если на входе «Управление» лог. 1, то включен DD11.1 и импульсы проходят на вход вычитания (диапазоны 3,5 и 7 МГц). Управляющий сигнал может определяться переключателем диапазонов трансивера — на диапазонах 28, 21 и 14 МГц вход управления должен быть соединен с общим проводом, иа остальных оставлен свободным.

В результате в реверсивный счетчик записывается число в 100 раз меньшее частоты трансивера, выраженной в герцах.

Коротким импульсом с выхода элемента DD10.2 производится перепись результата из счетчика DD15—DD20 в сдвигающий регистр DD21—DD26 (см. рис. 127). Индикация результата производится динамическим способом на вакуумном 8-разрядном люминесцентном индикаторе HG1 типа ИВ-21. Работа элементов DD7, DD8, DD12, DD13 и транзисторов матриц VT11—VT14, обеспечивающих динамический режим работы индикатора, иллюстрируется рис. 129. На входы элемента И—НЕ DD8.1 (см. рис. 126) подаются сигналы с частотами 100, 10, 5 и 1 кГц, в результате чего на выходе DD10.1 формируются пачки из четырех импульсов каждая, следующие друг за другом с частотой 1 кГц. Частота повторения импульсов внутри пачки — 100 кГц. Сформированные пачки подаются на вход сдвига сдвигающего регистра DD21—DD26 (см. рис. 127), замкнутого в кольцо. На выходах последних четырех разрядов сдвигающего регистра (DD26) последовательно формируются коды, соответствующие цифрам, которые необходимо индицировать. Коды цифр подаются через пре-

образователь двоично-десятичного кода в код семисегментного индикатора DD12 (см. рис. 126) и транзисторы транзисторных матриц VT11, VT12 — на соответствующие аноды индикатора HG1. Одновременно с каждой подачей пачки из четырех импульсов на счетный вход счетчика DD7 подается импульс, переключающий его в новое состояние. Выходы счетчика соединены со входами дешифратора DD13, выходы дешифратора через транзисторы матриц VT13, VT14 управляют сетками индикатора HG1. В результате в индикаторе поочередно зажигаются необходимые цифры.

После установки в 0 счетчика DD7, происходящей одновременно с переписью информации из реверсивного счетчика в сдвигающий регистр, на выходах DD26 формируется код цифры десятков мегагерц. Одновременно на сетку седьмой цифры индикатора ИВ-21 (счет цифр в нем ведется справа налево) подается положительное относительно катода напряжение, и загорается соответствующая цифра. Спустя 1 мс подается пачка импульсов, на выходе DD26 появляется код цифры единиц мегагерц, на сетку шестой цифры индикатора подается положительное напряжение и т. д. Одновременно с зажиганием шестой цифры положительное напряжение подается и на анод запятой, в результате чего на индикаторе цифры мегагерц от остальных цифр отделяются запятой.

Импульсы переписи информации имеют частоту 20 Гц, импульсы на сетках индикаторов — 167 Гц, в результате чего в каждом цикле измерения каждая цифра загорается 8 раз. Для исключения подсветки сегментов в моменты сдвига на вход гашения S преобразователя кода DD12 подаются гасящие импульсы с выхода DD8.2 с частотой 1 кГц.

Примененный способ динамической индикации по сравнению с использованием мультиплексоров требует меньшего количества ИС и значительно проще в монтаже цепей.

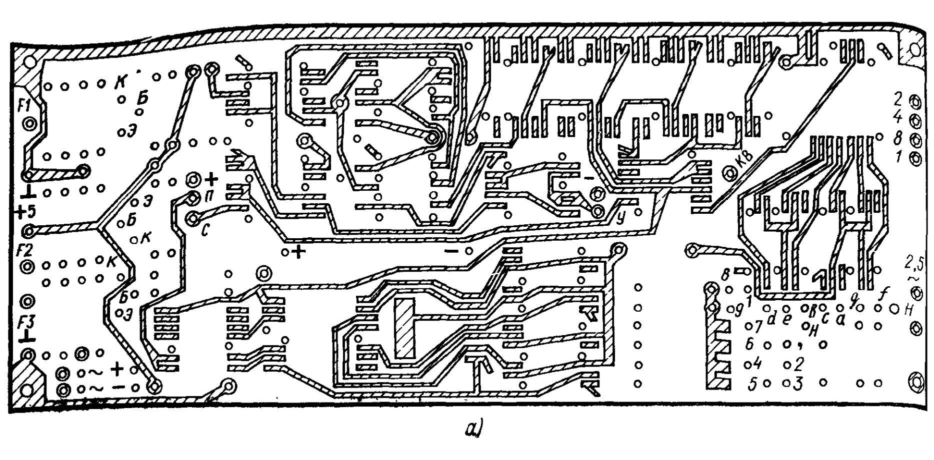
Питание индикатора HG1 осуществляется от мостового выпрямителя на диодной матрице VD1 с конденсатором C1. Плюс выпрямленного напряжения соединен с плюсом источника 5 В, минус — через стабилитрон VD2 и диоды VD3, VD4 с катодом индикатора.

Диоды VD3 и VD4 образуют искусственную среднюю точку напряжения накала HG1, стабилитрон VD2 обеспечивает запирающее напряжение на сетках цифр, индикация которых в данный момент не производится.

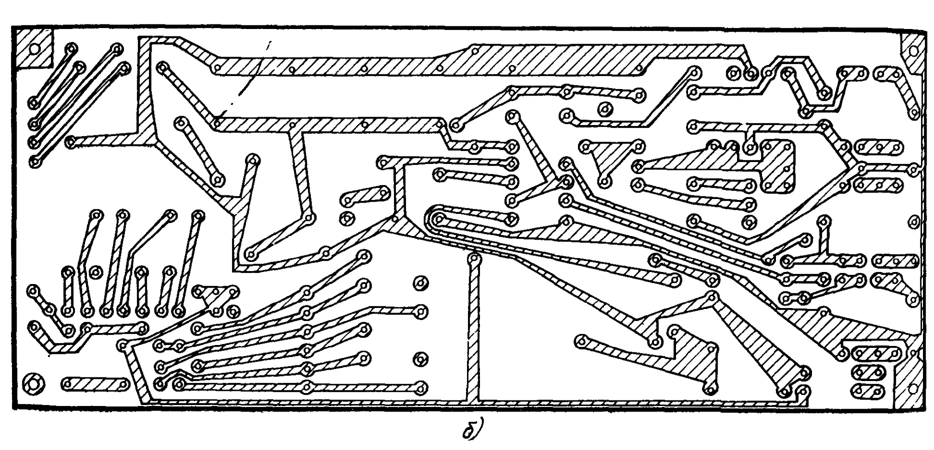
В счетчике DD15—DD20 (см. рис. 127), как указывалось выше, алгебраически суммируются результаты измерения трех частот. Из-за произвольного соотношения фаз измеряемых частот и эталонной частоты 1 МГц каждая из частот измеряется со случайной ошибкой в единицу младшего разряда. Полная ошибка может достигать трех единиц, причем величина ошибки для каждого цикла измерений случайна. В результате цифра сотен герц может хаотически изменяться 20 раз в секунду.

Для уменьшения этого явления триггер DD5.2 устанавливается в фиксированное состояние перед началом счета частоты F1, что уменьшает неопределенность его начальной фазы. Кроме того, вход младшего разряда ИС DD21 соединен с общим проводом, в результате чего индицируемая цифра сотен герц всегда четная и диапазон хаотического изменения цифр сотен герц снижен до возможного минимума — одного знака.

Конструктивно цифровая шкала выполнена на двух двусторонних печатных платах размером 85×130 мм из стеклотекстолита толщиной 1 мм.



а)



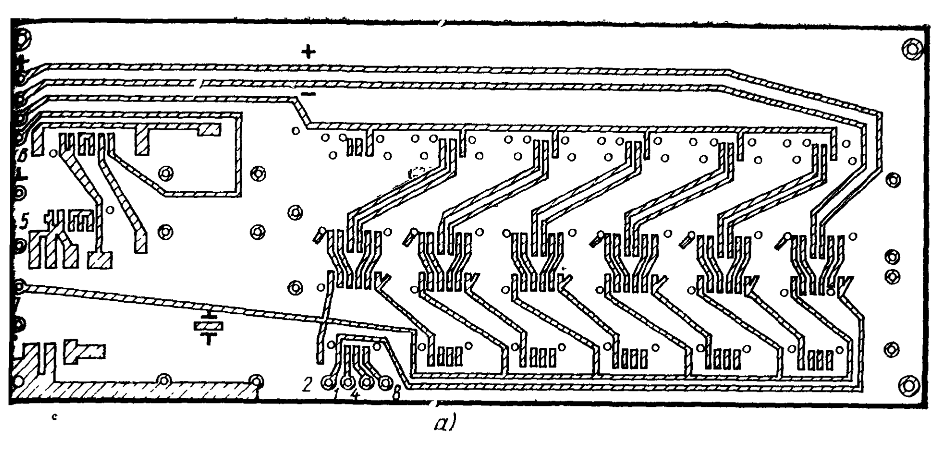
б)

Рис. 130. Печатная плата блока управления

На печатной плате с реверсивным счетчиком и сдвигающим регистром расположен также кварцевый генератор на ИС DD14. Платы соединены между собой четырьмя стойками высотой 22 мм. Выводы индикатора HG1 впаяны непосредственно в отверстия первой печатной платы, а сам индикатор установлен в промежутке между печатными платами. Вся конструкция помещена в алюминиевый корпус с габаритными размерами 33×135×90 мм. Верхняя и нижняя стенки корпуса имеют вентиляционные отверстия. Передняя стенка корпуса изготовлена из органического стекла зеленого цвета.

При использовании микросхем серии К133 в плоских корпусах размеры плат могут быть уменьшены до 50×125 мм. Чертежи печатных плат для этого случая приведены на рис. 130 и 131, расположение деталей на платах — на рис. 132 и 133.

К трансиверу шкала подключается через разъем РП15—15ГВ, установленный на задней стенке корпуса. Для питания шкалы необходимы переменные напряжения 30 В 5 мА, 2,4 В 35 мА и стабилизированное постоянное напряже-



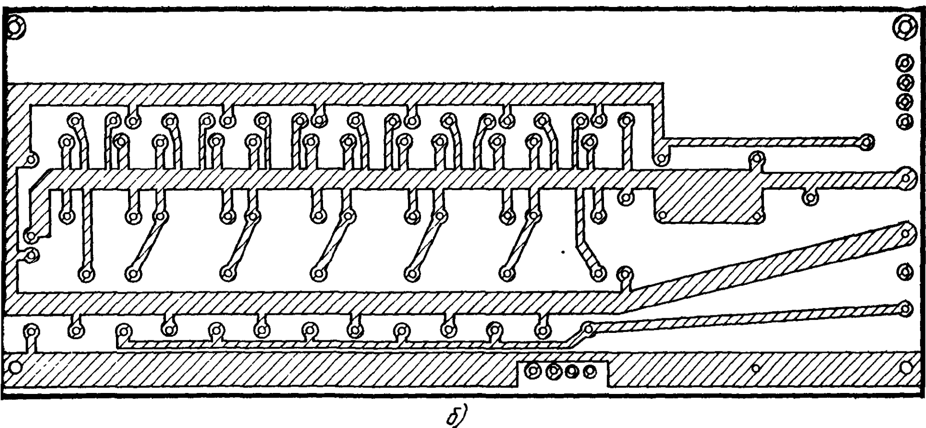




Рис. 131. Печатная плата кварцевого генератора и счетчика

ние 5 В 1 А. Обмотки трансформаторов 30 В и 2,4 В должны быть изолированы между собой и от других цепей.

Напряжения измеряемых частот F1, F2, F3 могут находиться в пределах 0,2 ... 5 В.

Частота кварцевого генератора может быть кратной 100 кГц в пределах от 100 кГц до 1 МГц, 1,2 или 1,6 МГц. Для получения на выходе делителя частоты 100 кГц следует использовать микросхемы К155ИЕ2, К155ИЕ4 или К155ИЕ5 в режиме соответствующего коэффициента деления частоты, соединив выводы ИС в соответствии с табл. 3.

Если в трансивере производится вычитание только одной частоты, выход 12 DD9.2 следует подключить к дополнительному входу DD10.3, в качестве которого необходимо установить трехвходовый элемент И—НЕ, а выходы 1 и 2 DD11.4 объединить. При таком изменении частота F2 всегда будет подаваться только на вход сложения.

При использовании шкалы в радиовещательном приемнике вместо установки реверсивного счетчика перед началом счета в 0 необходима запись в счет-

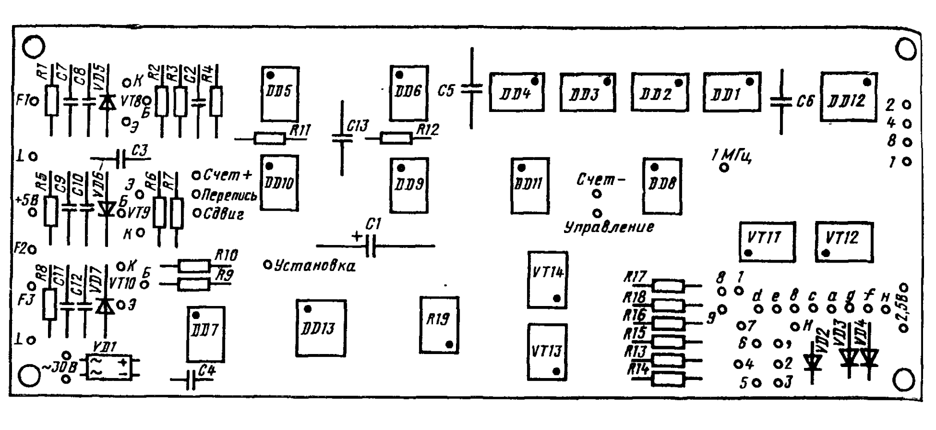


Рис. 132. Размещение деталей на плате блока управления

чик числа, соответствующего промежуточной частоте. Если в приемнике один гетеродин, частота которого всегда выше принимаемой, а промежуточная частота 465 кГц, в счетчик необходимо записать число 99 535 кГц. В этом случае при подаче сигнала с частотой гетеродина на вход F1 будет происходить переполнение счетчика, и на HG1 будет индицироваться частота приема.

Для предварительной записи в счетчик некоторого числа к общему проводу необходимо подключать только часть входов D1 — D8 микросхем счетчика. При промежуточной частоте 465 кГц необходимо записать число 99 535 кГц, для чего у ИС DD20 и DD19 соединить с общим проводом входы D2 и D4 (запись числа 9), у DD18 и DD16 — входы D2 и D8 (число 5), у DD17 — входы D4 и D8 (число 3), у DD15 — все входы D (число 0).

Поскольку при одном гетеродине входы F2 и F3 не нужны, элементы усилителей-ограничителей этих каналов можно не устанавливать, а выводы 1 и 5 DD9 соединить с общим проводом.

При отсутствии микросхемы К514ИД1 вместо нее можно использовать К155ПП5 или К514ИД2, включив транзистор матриц VT11 и VT12 аналогич-

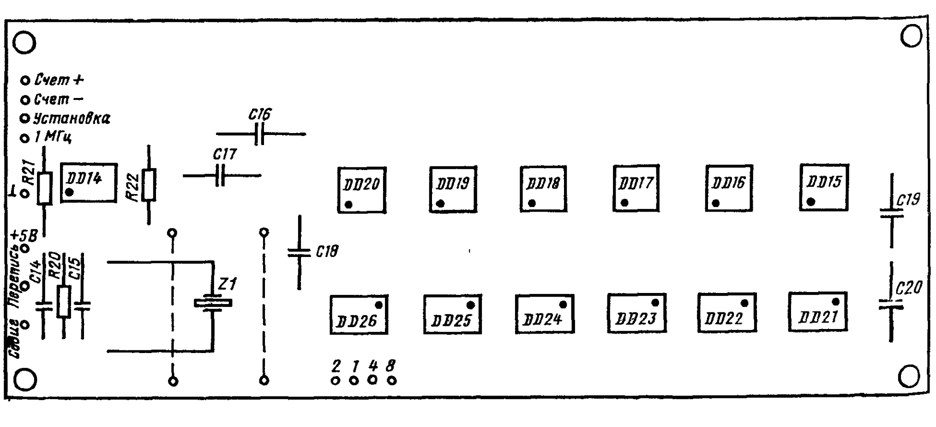


Рис. 133. Размещение деталей на плате генератора и счетчика

но транзисторам VT13 и VT14, дополнительно установив между базами транзисторов и выходами микросхемы резисторы с сопротивлением 1,5 кОм.

Микросхемы К131ТМ2 можно заменить на К130ТМ2, К531ТМ2, К530ТМ2. В усилителях-ограничителях транзисторы КТ316А можно заменить на КТ316 с любыми буквенными индексами или другими импульсными транзисторами с временем рассасывания не более 15 нс, диоды КД503А — любыми кремниевыми диодами. В качестве VD1 можно использовать любые диоды с рабочим напряжением не менее 50 В, в качестве VD2 любой стабилитрон на 6...10 В.

Индикатор ИВ-21 можно заменить на ИВ-18, увеличив напряжение накала до 5 В, или шестью любыми одноместными вакуумными люминесцентными индикаторами, установив соответствующее напряжение питания.

Транзисторные матрицы КТС622А можно заменить любыми кремниевыми p-n-p транзисторами с допустимым напряжением коллектор — эмиттер не менее 40 В.

При отсутствии ошибок в исправных деталях в шкале при настройке необходимо лишь установить точно частоту кварцевого генератора подбором емкости конденсаторов С14 и С15. Если даже при замене С15 перемычкой частоту генератора не удается снизить до необходимой, можно на место С15 установить дроссель с индуктивностью 5...20 мкГн.

На рис. 134 приведен вариант схемы динамической индикации с использованием мультиплексоров К155КП7. В этом случае сдвигающий регистр заменяют статическим регистром на микросхемах К155ТМ5 или К155ТМ7, можно сохранить К155ИР1. Вместо сдвига используется опрос содержимого регистра памяти мультиплексорами DD27—DD30. Микросхема DD8 и элемент DD10.1 при этом не нужны, вход S DD12 (см. рис. 126) надо оставить свободным.

Устройство динамической индикации с использованием мультиплексоров сложнее устройства со сдвигающим регистром, если необходим промежуточный регистр хранения информации. Если же такой регистр не требуется, например при индикации показаний электронных часов, схема с мультиплексорами требует меньшего количества ИС. Поэтому в случае объединения цифровой шкалы и электронных часов, собранных, например, по схеме рис. 79, можно рекомендовать схему динамической индикации с использованием мультиплексоров. В этом случае в качестве DD27—DD30 (рис. 134) необходимо установить мультиплексоры К155КП1, в качестве DD13 — дешифратор К155ИД3, включив дополнительно между его выходами и базами двенадцати ключевых транзисто-

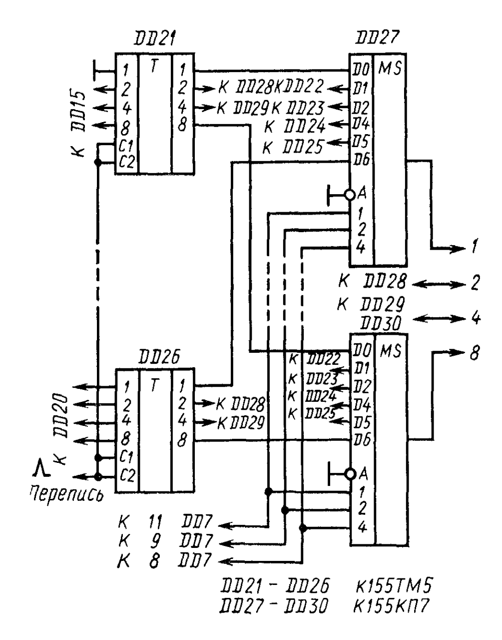


Рис. 134. Схема устройства динамической индикации с использованием мультиплексоров

ров резисторы сопротивлением 1,5 кОм. Счетчик DD7 должен работать в режиме деления на 12. Индикация должна осуществляться на двух индикаторах ИВ-21 или ИВ-18, аноды которых объединены. Между выходами микросхем часов и входами мультиплексоров установки регистра памяти не требуется.

При использовании в качестве DD27—DD30 микросхем К155КП1 или К155КП5, имеющих только инверсные выходы, необходимо между их выходами и входами DD12 включить инверторы, например одну микросхему К155ЛА3.

Фронты импульсов на выходах интегральных микросхем серии К155 имеют малую длительность, что является источником заметных помех во входном тракте трансивера или радиоприемника. Для исключения помех все цепи питания целесообразно вводить в корпус шкалы через Г-образные LC-фильтры с использованием дросселей на 20...100 мкГн и проходных конденсаторов емкостью 4700 пФ, необходим также хороший электрический контакт между корпусами шкалы и прибора, в который она встроена.

## Универсальная цифровая шкала с полупроводниковыми индикаторами

Отличием описываемой здесь цифровой шкалы является возможность ее использования в трансиверах с различными законами формирования рабочей частоты.

Так же, как и в описанном выше устройстве, индицируемая частота определяется частотами трех гетеродинов — F1, F2 и F3. Частота диапазонного гетеродина F1 записывается в реверсивный счетчик всегда с положительным знаком. Частота опорного гетеродина F3 суммируется с F1 в счетчике на диапазонах 28, 21 и 14 МГц и вычитается из частоты F1 на диапазонах 7 и 3,5 МГц так же, как это происходит в описанной выше шкале.

Принципиальное отличие имеет место при учете частоты плавного гетеродина F2. Эта частота в зависимости от закона работы может или всегда суммироваться с F1, или всегда вычитаться из нее, может на всех диапазонах складываться с F3 (как в предыдущей шкале), может на всех диапазонах вычитаться из F3. Возможные варианты работы шкалы приведены в табл. 6. Там же приведены необходимые соединения в схеме шкалы, схема приведена на рис. 135 и 136.

Задающий генератор (рис. 135) собран на микросхеме DD1 и работает на частоте 100 кГц. Эта частота делится до 10 Гц делителем DD2—DD5. Частота 10 Гц поступает на делитель на 5, собранный на триггерах DD6.2, DD7.1, DD7.2. Работа этого делителя происходит аналогично работе такого же делителя предыдущей шкалы, но длительность импульсов на выходе триггеров увеличена по сравнению с рис. 128 в 10 раз, кроме того, несколько изменена схема формирования импульса установки.

Частота F1 делится в триггере DD6.1 на два и поступает на вход суммирования счетчика, собранного на микросхемах DD12—DD18 (рис. 136) при всех законах работы шкалы.

Частота F2 поступает на верхний элемент И микросхемы DD10 и нижний элемент И микросхемы DD11. Входы G и H указанных элементов подключаются к выходам D и E переключателя диапазонов SA1 или к источникам лог. 1 (M) или лог. 0 (N) в соответствии с табл. 6.

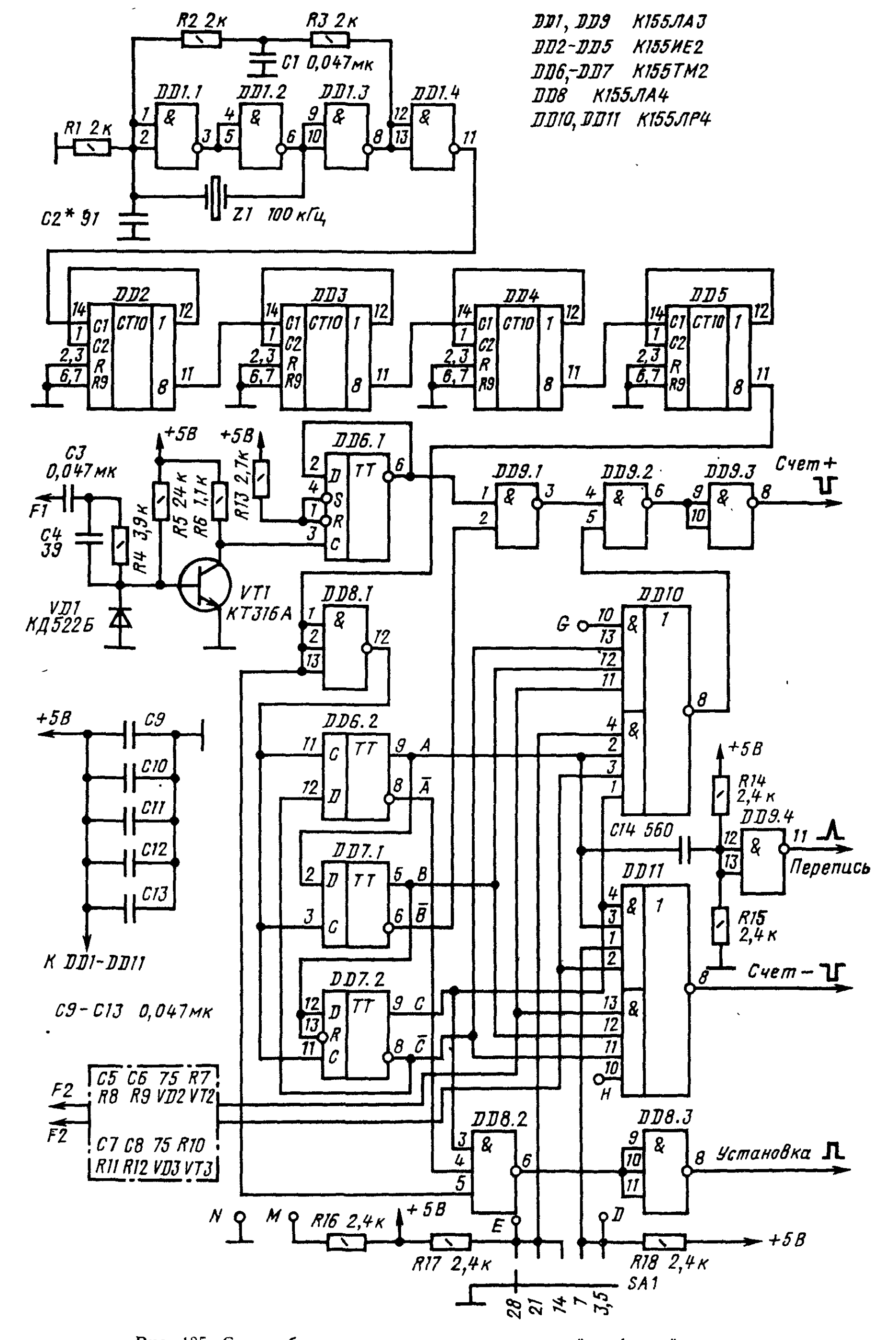



Рис. 135. Схема блока управления универсальной цифровой шкалы

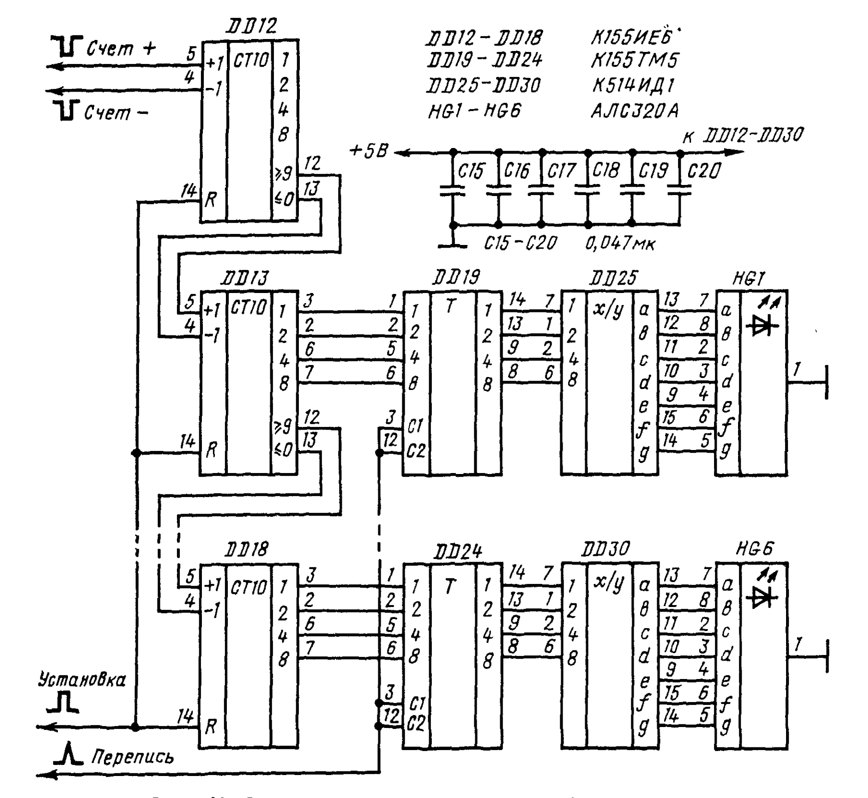



Рис. 136. Схема счетчика универсальной цифровой шкалы

Если на вход G подана лог. 1, на вход H — лог. 0, частота F2 проходит на вход суммирования счетчика независимо от диапазона, реализуется первый закон работы шкалы. Если на вход G подать лог. 0, на вход H — лог. 1 — частота F2 будет всегда проходить на вход вычитания счетчика, будет реализован второй закон работы шкалы.

При подключении входа G к выходу E переключателя, входа H — к D, на диапазонах 7 и 3,5 МГц происходит подача частоты F2 на вход вычитания реверсивного счетчика, на диапазонах 28, 21 и 14 — на вход сложения, реализуется закон, аналогичный закону работы описанной выше шкалы.

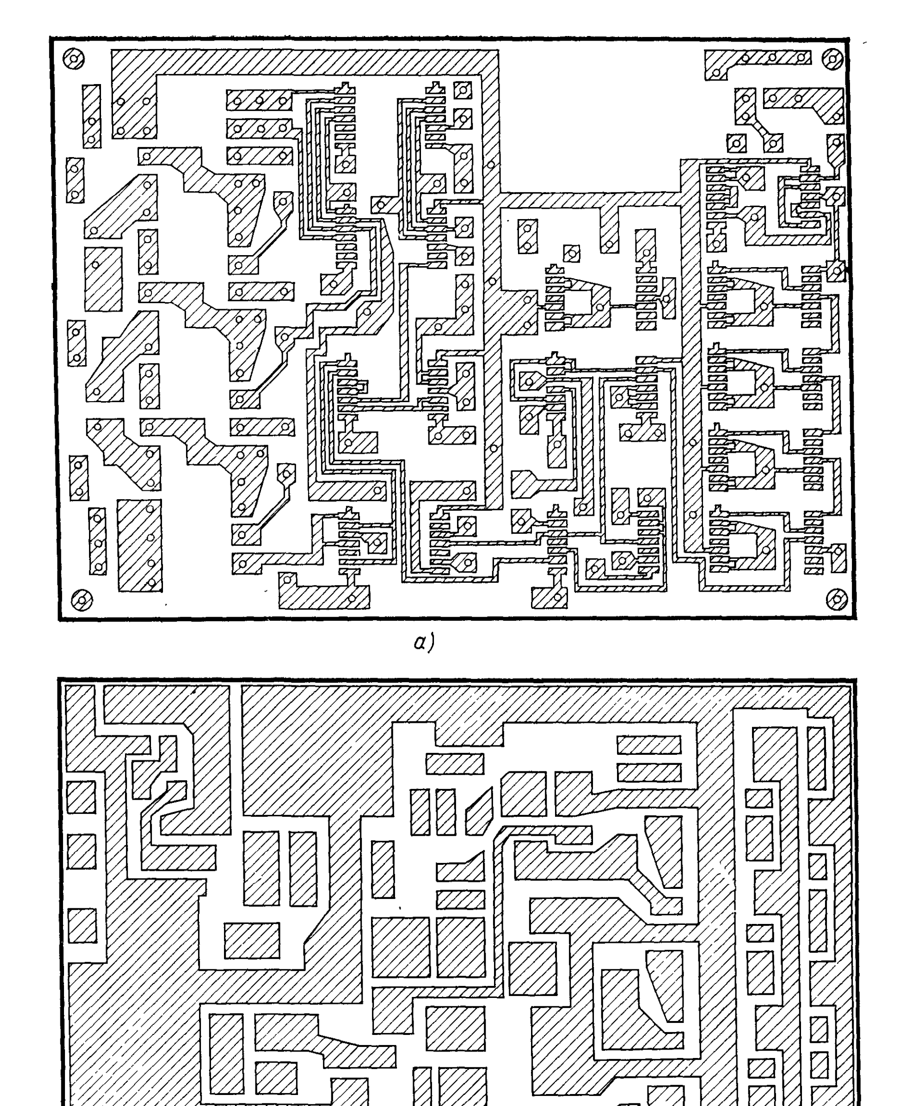
Если вход G подключить к точке D вход, H — к E, реализуется четвертый закон работы шкалы.

Частота F3 независимо от варианта работы шкалы суммируется с F1 на диапазонах 28, 21 и 14 МГц и вычитается из нее на диапазонах 3,5 и 7 МГц.

Время счета частоты F1/2 составляет 200 мс, частот F2 и F3 — по 100 мс, поэтому в счетчик записывается частота работы тран-

Таблица 6

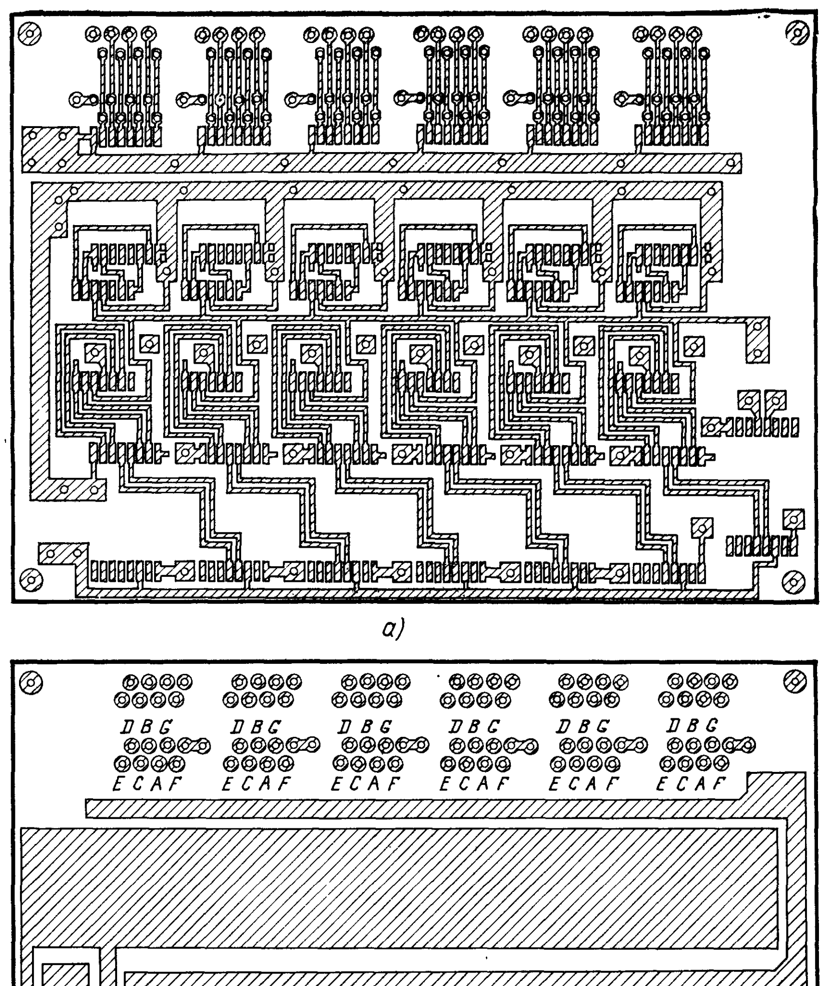
| Закон формирования | Соединить |
|---|---|
| $F=F1+F2\pm F3$ | G и M, H и N |
| $F=F1-F2\pm F3$ | G и N, H и M |
| $F=F1\pm F2\pm F3$ | G и E, H и D |
| $F=F1\mp F2\pm F3$ | G и D, H и E |



а)

б)

Рис. 137. Печатная плата блока управления




а)

б)

Рис. 138. Печатная плата счетчика

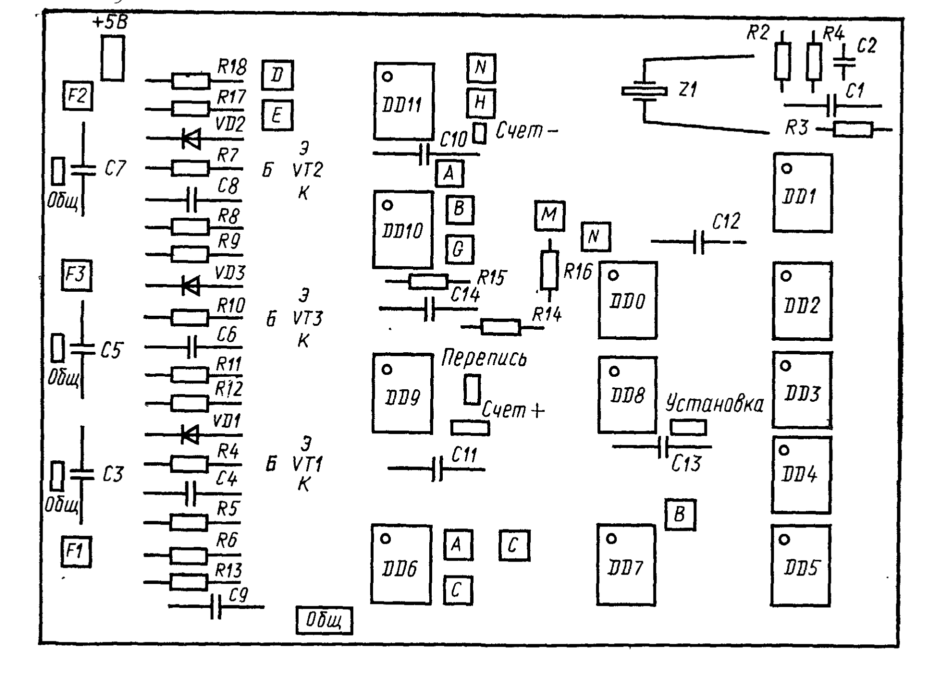



Рис. 139. Размещение деталей на плате блока управления

сивера с точностью до 10 Гц. Цифра десятков герц записывается в микросхему DD12, десятков мегагерц — в DD18. По импульсу переписи информация из микросхем DD13 — DD18 переписывается в регистр хранения DD19 — DD24, преобразуется в коды семисегментного индикатора в микросхемах DD25 — DD30 и индицируется полупроводниковыми семисегментными индикаторами с общим катодом HG1 — HG6.

На индикаторе HG1 отображаются сотни герц, на индикаторе HG6 — десятки мегагерц. Цифра десятков герц не индицируется, микросхема DD12 служит для исключения хаотического изменения младшей цифры индицируемой частоты из-за случайного соотношения фаз считаемых частот (см. стр. 101).

Входные формирователи шкалы выполнены по тем же схемам, что и в предыдущем устройстве. Конструктивное оформление шкалы может быть сделано подобным описанной выше шкале, возможны указанные для нее замены элементов.

Микросхемы К514ИД1 могут быть заменены на КР514ИД1, а при использовании полупроводниковых индикаторов с общим анодом на К514ИД2, КР514ИД2, К155ПП5. В этом случае между выходами микросхем и катодом индикаторов необходимо установить ограничительные резисторы.

Если в шкале использовать микросхемы серии К133, ее можно собрать на двух печатных платах размерами 110×80 мм, чертежи которых приведены на рис. 137 и 138, расположение элементов на них — на рис. 139 и 140.

При сборке схемы рис. 135 на плате рис. 137 необходимо соединить между собой точки G, H, D, E, M, N в соответствии с табл. 6, а также точки A—A, B—B, C—C.

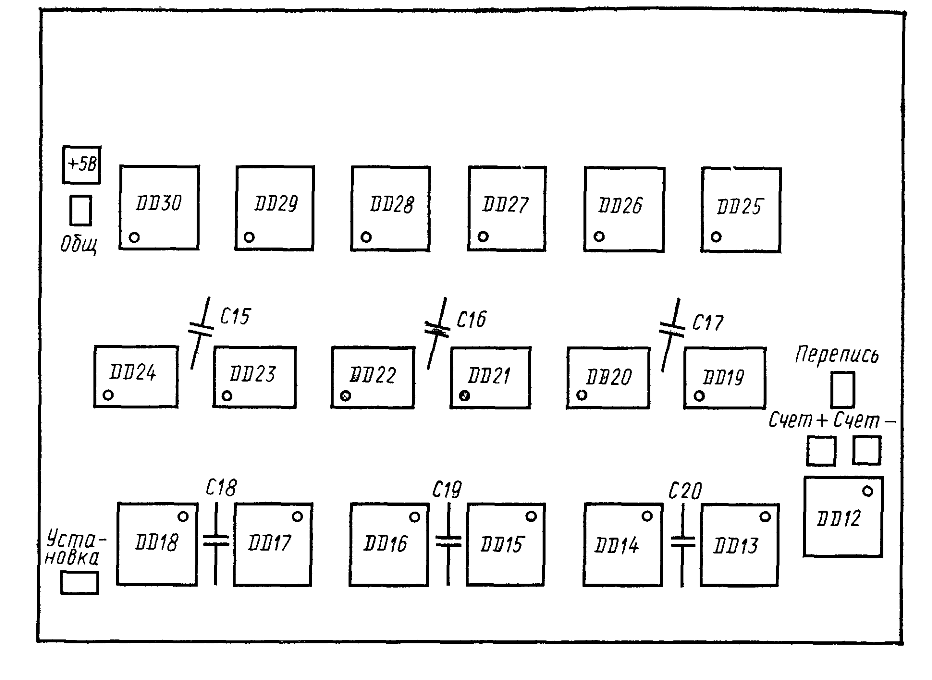



Рис. 140. Размещение деталей на плате счетчика

На печатной плате рис. 138 предусмотрены места для установки ограничительных резисторов светодиодных индикаторов с общим анодом. При их установке следует разрезать проводники, соединяющие выходы микросхем DD25—DD30 с выходными контактными площадками и установить в разрыв проводников резисторы КИМ-0,05. Если таких резисторов нет, можно установить резисторы МЛТ-0,125 в два слоя по высоте.

На печатной плате рис. 137 предусмотрено место для установки микросхемы DD0, что позволяет использовать в шкале кварцевые резонаторы с частотой, кратной 100 кГц от 200 кГц до 1 МГц, а также 1,2 МГц и 1,6 МГц (см. стр 18 и табл. 3).

## КВАЗИСЕНСОРНЫЕ ПЕРЕКЛЮЧАТЕЛИ

Для управления различными устройствами широко применяются кнопочные переключатели П2К. Эти переключатели, как, впрочем, и любые другие механические, имеют тот недостаток, что все коммутируемые цепи приходится собирать в одном месте, что неудобно при монтаже и нередко затрудняет проектирование и настройку устройств из-за взаимных наводок коммутируемых цепей. Поэтому часто применяют дистанционное переключение с помощью реле, МОП-транзисторов или других электронных ключей. Применение цифровых микросхем в таких переключателях облегчает обеспечение блокировки от неправильного порядка включения переключателей, введение необходимых за-

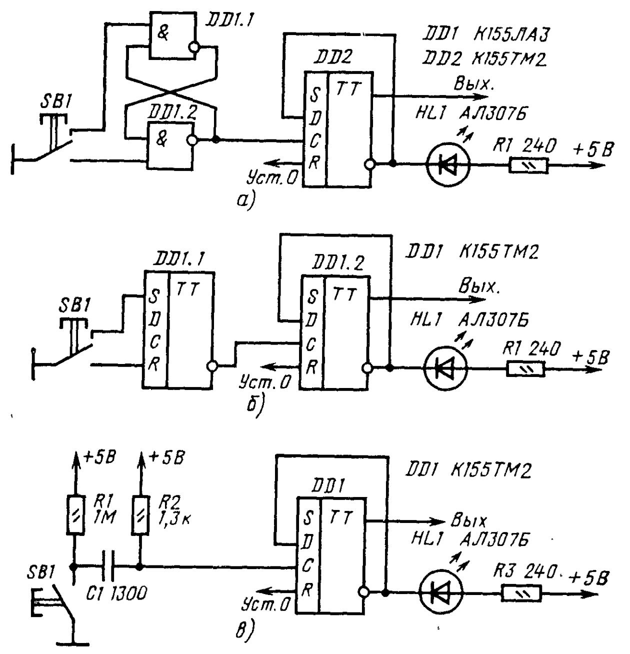



Рис. 141. Переключатели с самофиксацией

держек при исполнении различных команд и других удобств в управлении устройствами, в частности магнитофонами.

Рассмотрим возможные варианты построения электронных переключателей, управляемых от механических контактов, — квазисенсорных переключателей.

В радиолюбительской практике широко применяются кнопки с самофиксацией. Электронным эквивалентом такой кнопки является триггер со счетным входом. При поступлении на его вход импульса триггер меняет свое состояние на противоположное, при подаче следующего — восстанавливает исходное состояние. Однако непосредственная подача импульсов на счетный вход с контактов кнопки невозможна из-за «дребезга» контактов, заключающегося в их многократном замыкании и размыкании в момент переключения. Широко известным средством борьбы с дребезгом является использование статического триггера и кнопок с переключающим контактом (рис. 141,*а*). В исходном состоянии на выходе элемента DD1.1 лог. 1, на выходе DD1.2 — лог. 0. При нажатии кнопки SB1 первое же касание подвижным контактом нижнего по схеме неподвижного контакта переключает триггер DD1.1, DD1.2, и при дальнейшем дребезге триггер состояния не меняет. В момент его переключения фронт импульса с выхода DD1.2 переключает счетный триггер DD2 в противоположное состояние. При отпускании кнопки SB1 триггер DD1.1, DD1.2 переключается в исходное состояние, триггер DD2 своего состояния не меняет. При повторном нажатии на кнопку триггер DD2 переключается в исходное состояние.

Для индикации состояния счетного триггера используется светодиод HL1. Выходной сигнал для управления может быть снят с любого плеча триггера. В качестве счетного триггера может быть использоваиа микросхема К155ТВ1

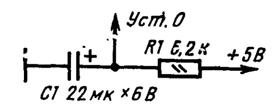



Рис. 142. Цепь начальной установки

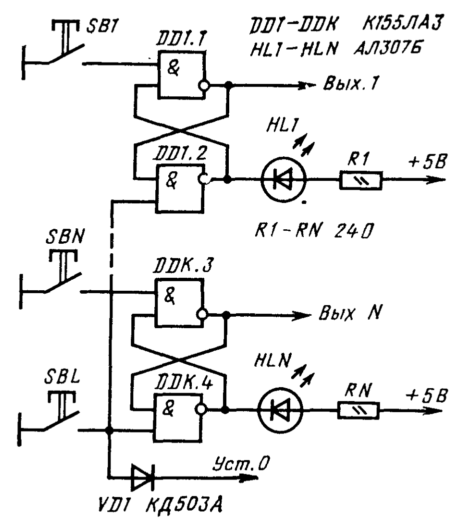



Рис. 143. Переключатель с общим сбросом

но для того, чтобы переключение происходило в момент нажатия на кнопку, а не отпускания, необходимо подключить счетный вход К155ТВ1 к выходу DD1.1.

Если в устройстве переключателей с самофиксацией немного, в качестве статического триггера можно использовать триггер микросхемы К155ТМ2 (рис. 141,*б*), но это несколько увеличит потребляемую мощность и стоимость.

Переключатели по схемам рис. 141,*а* и *б* удобны тем, что не требуют навесных элементов, однако кнопка, используемая в них, должна иметь переключающий контакт. Если использование такой кнопки нежелательно, можно использовать схему рис. 141,*в*. В переключателе по этой схеме для подавления дребезга используется цепь R1C1R2. В исходном состоянии на обеих обкладках конденсатора C1 напряжение +5 В, он разряжен. В момент замыкания контактов кнопки SB1 с правой обкладки конденсатора напряжение 0 В подается на счетный вход триггера DD1, и начинается заряд конденсатора по цепи R2C1SB1. Через 200 ... 300 нс конденсатор C1 зарядится до напряжения +5 В. В результате на входе C триггера сформируется короткий импульс отрицательной полярности, спадом которого триггер переключится в противоположное состояние. При последующих замыканиях и размыканиях кнопки из-за дребезга переключения триггера не произойдет, так как при разомкнутом состоянии кнопки постоянная времени перезаряда конденсатора определяется произведением R1C1 и значительно превышает время дребезга контактов.

При размыкании контактов SB1 конденсатор разрядится через резистор R1, после чего переключатель будет подготовлен к следующему переключению.

Для обеспечения исходного состояния триггеров переключателей необходимо их входы R подключить к источнику сигнала сброса, которым может быть конденсатор C1 на схеме рис. 142.

Несложно решается задача построения переключателя, в котором требуется одновременное или последовательное включение нескольких кнопок и их общий сброс (рис. 143). Каждый из статических триггеров может быть включен соответствующей кнопкой, общий сброс осуществляется кнопкой SBL. Если важно, чтобы при одновременном нажатии на любую из кнопок и кнопку сброса выходные сигналы переключателя не выдавались, необходимо их снимать с нижних по схеме плеч триггеров. Диод VD1 необходим для развязки, если от схемы сброса сигнал подается и на другие триггеры устройства.

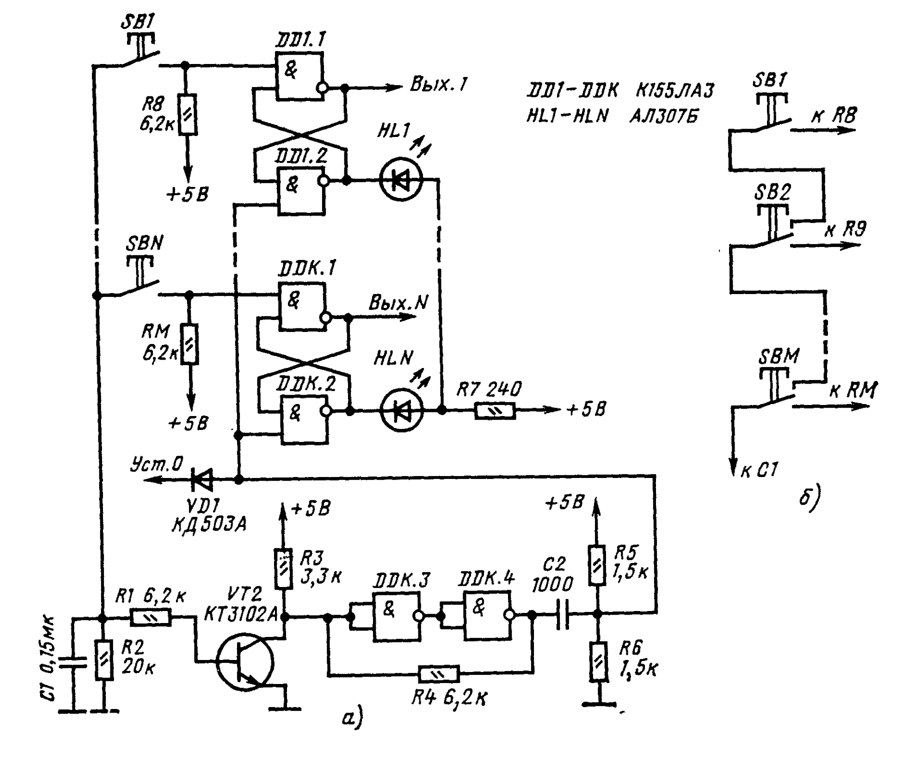



Рис. 144. Переключатель с взаимовыключением

Схема переключателя с взаимовыключением кнопок приведена на рис. 144,*а*. В исходном состоянии конденсатор C1 разряжен, транзистор VT2 закрыт, на выходе DDK.4 — лог. 1. Если нажать на одну из кнопок, например SB1, разряженный конденсатор будет подключен ко входу триггера DD1.1, DD1.2 и триггер переключится в состояние, при котором на выходе DD1.1 лог. 1, на выходе DD1.2 — лог. 0. Конденсатор C1 начнет заряжаться через резистор R8. Когда напряжение на нем достигнет 0,7 В, включится транзистор VT1. Плавный спад напряжения с его коллектора переключит триггер Шмитта DDK.3, DDK.4. Крутой спад напряжения с его выхода, пройдя через дифференцирующую цепочку C2R5R6, в виде импульса отрицательной полярности длительностью около 500 нс поступит на входы сброса всех триггеров и установит их в исходное состояние. Однако напряжение на конденсаторе C1 еще будет ниже порога переключения элемента DD1.1, и триггер останется во включенном состояини. Через 1...2 мс конденсатор C1 зарядится примерно до половины напряжения питания. Если теперь нажать еще какую-либо кнопку, никаких измененнй в состояниях триггеров не произойдет, так как напряжение на C1 превышает порог переключения триггеров.

Выходной сигнал на нижних по схеме плечах триггеров имеет «просечки» в момент формирования импульса сброса и при повторных нажатиях на одну и ту же кнопку, поэтому, если управляемые цепи чувствительны к таким просечкам, выходной сигнал следует снимать только с верхних плеч триггеров.

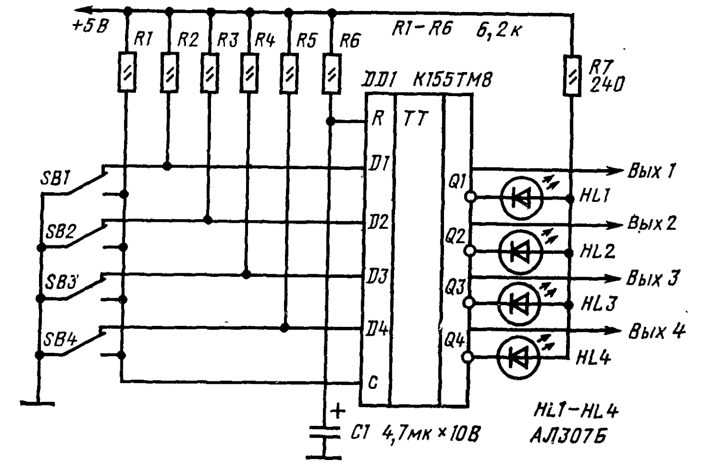


Рис. 145. Переключатель с взаимовыключением на ИС К155ТМ8

К сожалению, такой переключатель имеет недостаток, аналогичный недостатку переключателей П2К: если строго одновременно нажать две кнопки, возможно включение двух триггеров. Вероятность такого одновременного включения мала, но она существует. Избежать одновременного включения триггеров можно, используя кнопки с переключающими контактами (рис. 144,*б*).

Можно построить несложный переключатель с взаимовыключением, используя микросхему К155ТМ8 (рис. 145). При включении питания все триггеры микросхемы с помощью цепи R6C1 устанавливаются в 0. Если нажать теперь, например, кнопку SB1, вначале на входе D1 появится лог. 1, затем на входе С лог. 0. При первом размыкании из-за дребезга нижнего по схеме контакта кнопки SB1 изменением сигнала с лог. 0 на лог. 1 на входе С лог. 1 со входа D1 микросхемы запишется в первый триггер микросхемы, на вых. 1 появится лог.1, включится светодиод HL1. Если нажать любую другую кнопку при нажатой SB1, ничего не изменится, однако при поочередном отпускании кнопок в момент отпускания последней включится триггер, соответствующий последней отпущенной кнопке. Принципиально и в этом переключателе возможно одновременное появление двух выходных сигналов при одновременном нажатии или одновременном отпускании двух кнопок.

В переключателе возможно применение триггеров микросхемы К155ТМ2.

Радикальным средством для построения переключателей с гарантированным появлением сигналов только на одном выходе является применение в них микросхемы К155ИВ1.

На рис. 146 приведена схема переключателя на восемь положений с использованием указанной микросхемы. Переключатель работает следующим образом. Если ни одна из кнопок не нажата, на выходах 1, 2, 4 и G микросхемы DD1 — лог. 1. При нажатии на любую из кнопок на выходах 1, 2, 4 появляется инверсный код, соответствующий номеру нажатой кнопки, а на выходе G — лог. 0. При отпускании кнопки положительный фронт с выхода G DD1, поступая на вход С DD2, производит запись кода в триггеры этой микросхемы. С инверсных выходов DD2 прямой код поступает на входы дешиф-

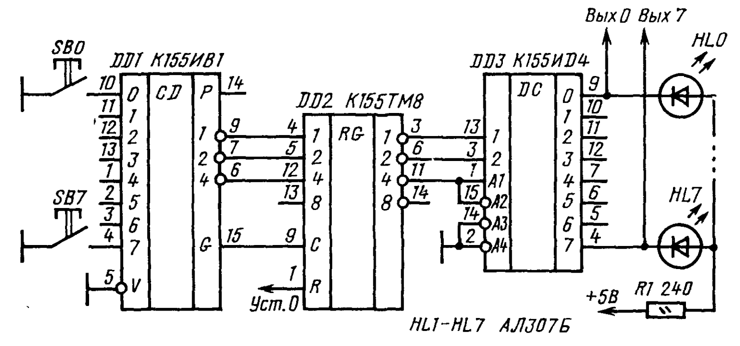



Рис. 146. Переключатель с использованием ИС К155ИВ1

ратора DD3, и на его выходе, соответствующем нажимавшейся кнопке, появится лог. 0. Так работал бы переключатель, если бы не было дребезга контактов кнопки. При наличии дребезга, а он всегда есть у механических контактов, запись кода произойдет по первому размыканию из-за дребезга контактов нажатой кнопки. Внешне это будет выглядеть как срабатывание в момент нажатия кнопки. Дальнейший дребезг не повлияет на результат записи.

Если нажать вначале одну кнопку, затем, не отпуская ее, вторую, вначале запишется код первой кнопки. Нажатие второй ничего не изменит, так как сигнал на выходе G DD1 не изменится. В момент отпускания одной из нажатых кнопок также ничего не изменится, но в момент отпускания второй кнопки в триггеры DD2 запишется код второй кнопки.

Поэтому на выходе принципиально всегда может появиться только один сигнал, соответствующий последней отпущенной кнопке. Если же представить строго одновременное отпускание кнопок, запишется код, соответствующий кнопке с большим номером, что определяется приоритетными свойствами микросхемы К155ИВ1.

Если вход R микросхемы DD2 подключить к выходу формирователя сброса (см. рис. 142), при включении питания все триггеры DD2 установятся в 0, на инверсных выходах DD2 будут лог. 1 и сигнал появится на выходе 7 переключателя.

Микросхемы К155ИВ1, как указывалось в первом разделе книги, допускают каскадное соединение. На рис. 147 приведена схема переключателя на 16 положений. Вход разрешения V микросхемы DD2 соединен с общим проводом, что разрешает работу DD2. Если не нажата ни одна из кнопок SB8 — SB15, на выходе переноса P DD2 — лог. 0 и разрешена также работа DD1. Если нажать любую из кнопок SB8 — SB15, на выходах 1, 2, 4 DD2 появится инверсный код номера нажатой кнопки, который пройдет через элементы DD3.2 — DD3.4 на входы 1, 2, 4 DD4, на вход 8 DD4 поступит лог. 1 с выхода G DD1, которая является старшим разрядом кода номера кнопки. Сигнал лог. 1 с выхода переноса P DD2 поступит на вход разрешения V DD1, запретит ее работу, пройдет на выход P DD1, проинвертируется в DD3.1 и придет на вход C микросхемы DD4.

В момент размыкания контактов кнопки на выходе P появится лог. 0, на входе C DD4 — лог. 1 и код нажатой кнопки запишется в DD4.

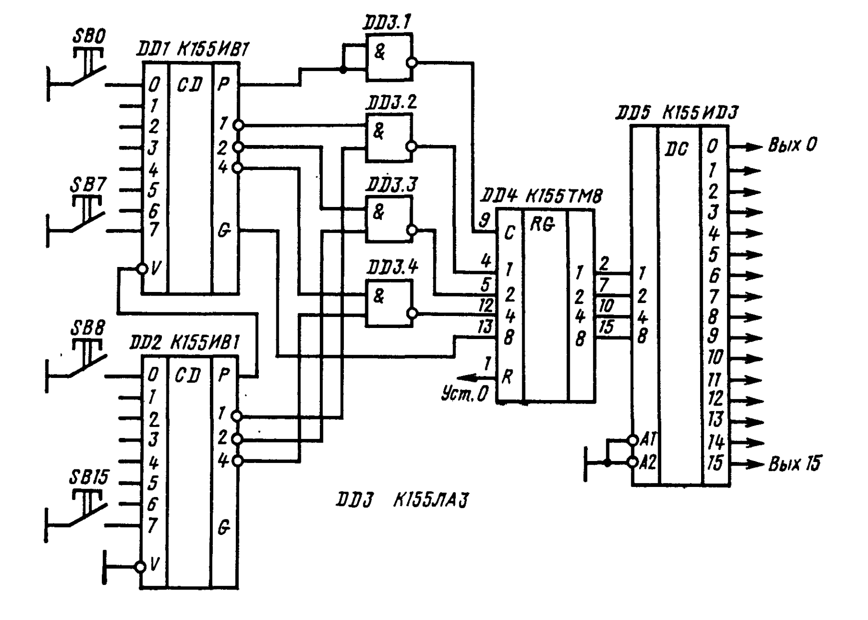



Рис. 147. Переключатель с взаимовыключением на 16 положений

Если будет нажата одна из кнопок SB0 — SB7, работа будет проходить так же, но на выходе G DD1 будет лог. 0, который и определит старший разряд кода. Поскольку в DD4 использованы прямые выходы, при подаче питания появится сигнал на выходе 0 переключателя.

Можно построить переключатель на 64 кнопки, используя лишь две микросхемы К155ИВ1. Схема его приведена на рис. 148. При нажатии любой из кнопок SB0 — SB63 лог. 0 приходит на один из входов DD1, и на ее выходах 1, 2, 4 образуются три младших разряда инверсного кода. Кроме того, входным током микросхемы DD1 включится один из транзисторов VT1 — VT7 и на одном из входов DD2 также появится лог. 0, на ее выходе появятся старшие разряды инверсного кода. В момент размыкания контактов кнопки положительный перепад с выхода микросхемы DD1 поступит на входы C триггеров DD3 и DD4, и код нажатой кнопки запишется в них. С выходов DD3, DD4 код поступит на дешифратор.

Для входа 0 DD2 транзистор не нужен, так как выходы 1, 2, 4 этим входом не управляются.

Если нажать две или более кнопок, работа переключателя будет проходить так же, как и работа переключателя рис. 146: при первом нажатии на выходе появится сигнал, соответствующий первой кнопке, дальнейшие нажатия кнопок не изменят кода на выходах DD3, DD4, в момент отпускания последней кнопки появится ее код.

В переключателе, собранном по схеме рис. 147, а также при неудачном сочетании задержек в переключателях по схемам рис. 146 и 148 для временного согласования сигналов может потребоваться подключение конденсаторов в несколько сотен пикофарад между входами 1, 2, 4, 8 триггеров и общим проводом.

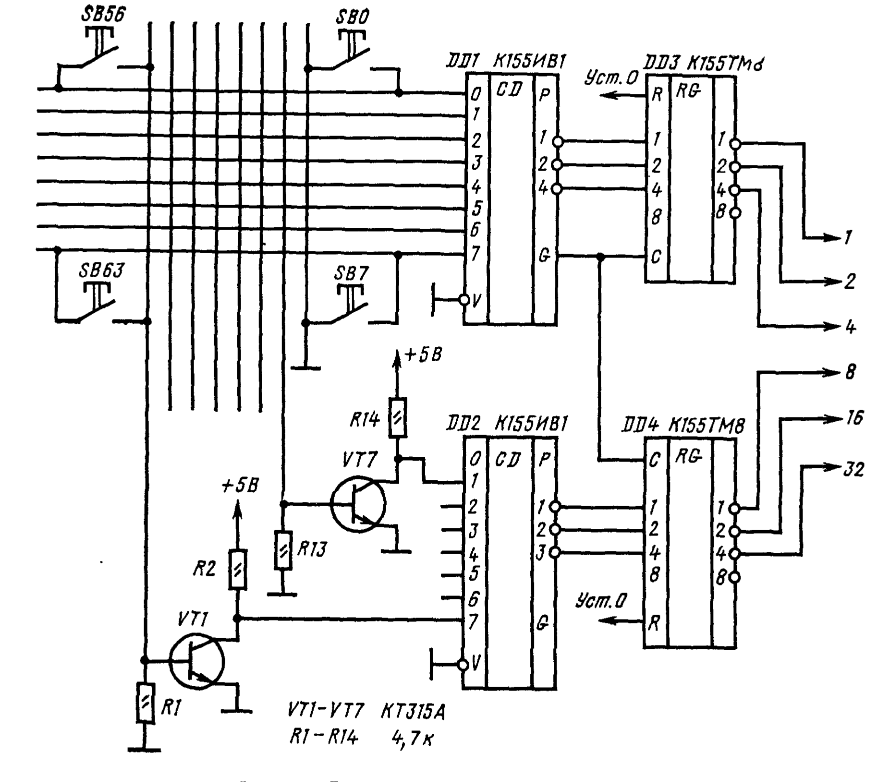



Рис. 148. Переключатель на 64 положения

Если кнопки переключателей подключены ко входам микросхем проводниками длиной более 50...100 мм, в схемах рис. 141,*а*, *б*, рис. 143, рис. 146—148, необходимо включение резисторов 2...5,1 кОм между входами этих микросхем и цепью +5 В. Обязательно также включение керамических блокировочных конденсаторов между цепью +5 В и общим проводом — по одному конденсатору 22...47 тыс. пФ на каждые две — три микросхемы.

Квазисенсорные переключатели, использующие микросхему приоритетного шифратора К155ИВ1, просты и удобны. При ее отсутствии переключатели удобно собирать, используя динамический опрос кнопок с помощью мультиплексора или дешифратора.

На рис. 149 приведена схема квазисенсорного переключателя с мультиплексором. На микросхеме DD1 собран генератор, работающий на частоте около 20 кГц. Генератор использует два элемента Исключающее ИЛИ микросхемы К155ЛП5. Элемент DD1.1 работает как повторитель входного сигнала и охвачен положительной обратной связью через конденсатор С2. Элемент DD1.2 управляемый. При лог. 1 на выводе 5 он работает как инвертор, в результате чего через резистор R1 осуществляется отрицательная обратная связь и обеспечивается генерация импульсов. При лог. 0 на выводе 5 элемент DD1.2 переходит в режим повторителя, обратная связь через резистор R1 становится положительной, и элементы микросхемы образуют триггер. На выходе элемента

Рис. 149. Переключатель на 8 положений с мультиплексором

DD1.1 фиксируется тот сигнал, который был на нем в момент подачи лог. 0 на вывод 5 элемента DD1.2.

Если ни одна из кнопок SB1 — SB8 не нажата, на всех входах D0 — D7 мультиплексора DD3 лог. 1, такой же сигнал на его выходе, выходе элемента DD4.2 и выводе 5 элемента DD1.2. Импульсы с выхода генератора поступают на вход C1 счетчика DD2, выходные сигналы счетчика поступают на адресные входы мультиплексора DD3, в результате чего на выход DD3 поочередно поступают сигналы с его входов D0 — D7.

Если теперь нажать любую из кнопок, в тот момент, когда код на выходе счетчика DD2 будет соответствовать номеру нажатой кнопки, на выходе мультиплексора появится лог. 0, который включит цепь подавления дребезга, собранную на элементах DD4.1, DD4.2, R11, C3, работа которого показана на рис. 150. На выходе элемента DD4.2 появится лог. 0, который остановит работу генератора DD1.1, DD1.2. Положительная обратная связь через конденсатор C3 будет удерживать лог. 0 на время дребезга контактов кнопки. На выходах счетчика DD2 зафиксируется код, соответствующий нажатой кнопке. Сигнал лог. 1 с выхода элемента DD4.3 запишет этот код в микросхему DD5, в ре-

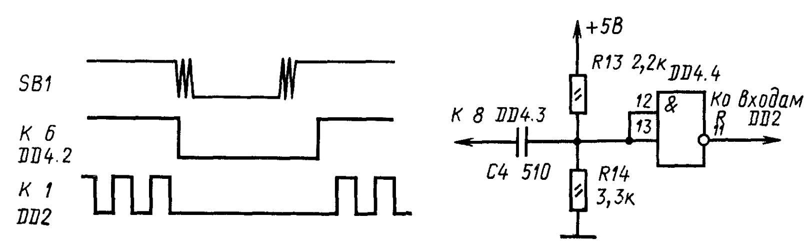



Рис. 150. Временные диаграммы цепи подавления дребезга

Рис. 151. Дифференцирующая цепь

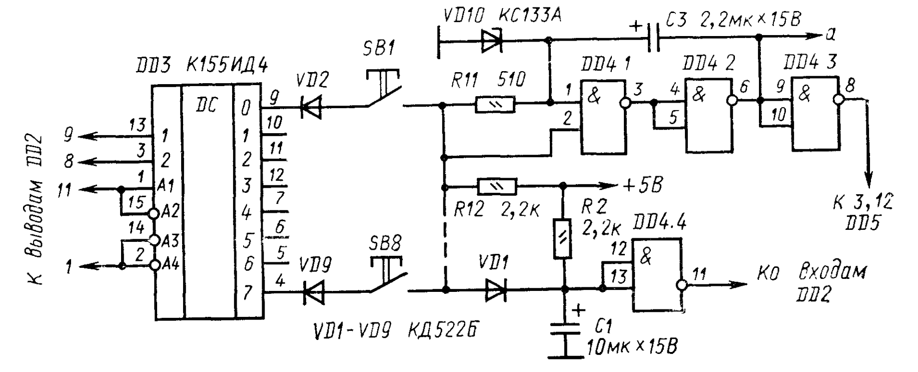



Рис. 152. Переключатель с дешифратором

зультате его дешифрации на соответствующем выходе микросхемы DD6 появится лог. 0. При отпускании кнопки лог. 1 на входе 1 DD4.1 появится с задержкой на время окончания дребезга. Эта задержка определяется постоянной времени R11C3. После появления лог. 1 на выводе 5 элемента DD1.2 возобновится генерация и последовательный опрос кнопок. Первая смена кода на выходе счетчика DD2 после окончания импульса на входе DD5 произойдет спустя время, примерно равное периоду колебаний генератора, поэтому запись кода нажатой кнопки в DD5 произойдет совершенно однозначно. Стабилитрон VD2 обеспечивает быстрое восстановление цепи подавления дребезга после отпускания кнопки. Стробирование мультиплексора DD3 по входу A тактовыми импульсами генератора обеспечивает возможность запуска цепи подавления дребезга лишь при лог. 0 на входе C2 DD2. Даже если замыкание контактов кнопки произойдет непосредственно перед переходом на входе C2 счетчика из лог. 0 в лог. 1 и этот переход произойдет, код в микросхему DD5 будет записан правильно.

Если при нажатой кнопке будет нажата еще одна кнопка, выходной код не изменится, так как опрос кнопок остановлен. Однако после отпускания первой кнопки опрос возобновится, и в микросхему DD5 будет записан код второй кнопки, он останется в DD5 и после ее отпускания.

Если после нажатия одной кнопки нажать еще две, то после отпускания первой кнопки выходной код будет определяться одной из двух кнопок, которые еще нажаты, какой именно — зависит от взаимного расположения кнопок. Если необходимо обеспечить приоритет кнопок между собой, можно ввести дифференцирующую цепь (рис. 151), обеспечивающую обнуление счетчика DD2 каждый раз в момент окончания импульса, генерируемого цепью подавления дребезга, в результате чего опрос каждый раз будет осуществляться, начиная с кнопки SB1.

Цепь C1R2VD1 служит для записи кода кнопки SB1 в момент включения питания, она имитирует кратковременное нажатие кнопки SB1 в момент включения.

Мультиплексор DD3 может быть заменен на дешифратор. Фрагмент такой схемы рис. 149 приведен на рис. 152. Опрос кнопок производится выходными сигналами дешифратора DD3 через диоды VD2 — VD9. Диоды необходимы для исключения замыкания выходов дешифратора DD3 между собой при одновременном замыкании кнопок. При использовании в качестве DD3 микро-

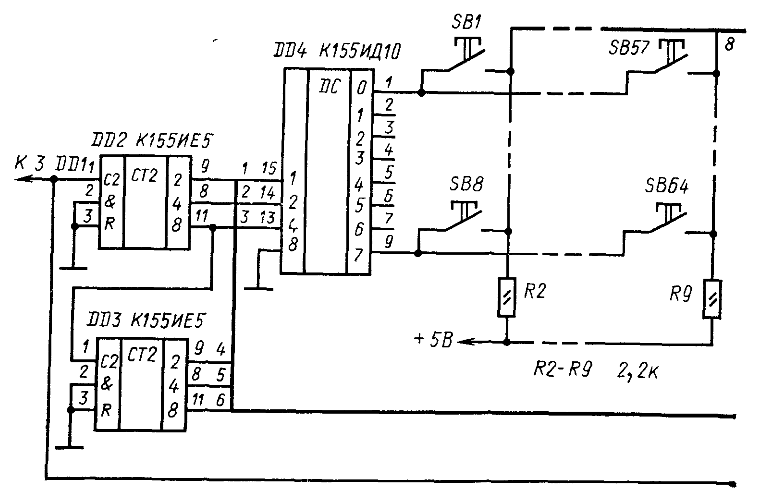



Рис. 153. Переключатель

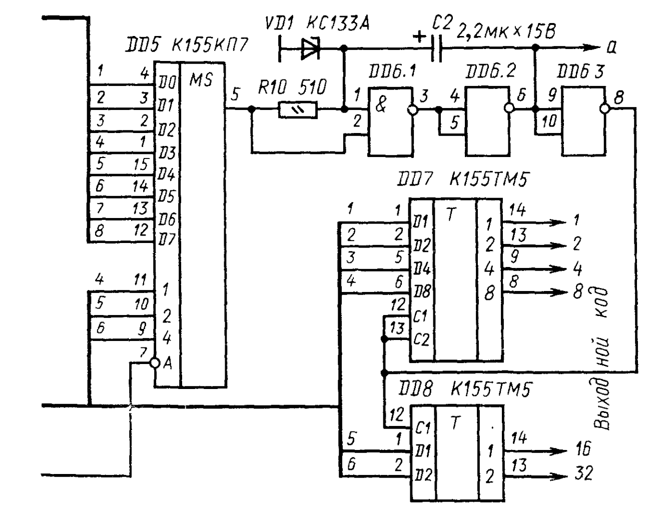
схемы К155ИД10, имеющей выходы с «открытым» коллектором, диоды VD2 — VD10 не нужны.

Начальная установка кода осуществляется с помощью цепи C1R2VD1. Эта цепь обеспечивает обнуление счетчика DD2 в момент включения питания через инвертор DD4.4 и запись кода 000 в микросхему DD5. Диод VD1 обеспечивает импульс обнуления на входах R DD2 более длинный по сравнению с импульсом записи в DD5 на выходе цепи подавления дребезга. Если необходимо совместить схемы рис. 151 и 152, входы элемента DD4.4 можно использовать раздельно — один для подключения цепи C1R2, другой — для C4R13R14.

Для увеличения числа кнопок переключателя до 16 можно использовать мультиплексор К155КП1 или дешифратор К155ИД3, для большего числа кнопок удобно использовать их матричное соединение. Вариант переключателя с зависимой фиксацией на 64 кнопки приведен на рис. 153. Сигнал с управляемого генератора, собранного на микросхеме DD1 (рис. 149), поступает на вход 6-разрядного счетчика, собранного на микросхемах DD2 и DD3. Управление с первых трех разрядов счетчика подается на входы дешифратора DD4, в результате чего на его выходах 0—7 поочередно появляется лог. 0.

С трех следующих разрядов счетчика управление подается на мультиплексор DD5, и один раз на 8 входных импульсов переключается вход мультиплексора, с которого на его выход передается сигнал. В результате за 64 тактовых импульса генератора опрашиваются поочередно все кнопки, начиная с SB1 и кончая SB64.

Работа такого переключателя происходит так же, как и устройства по рис. 149. Если нажаты две кнопки и отпускается одна из них, на выходе появится код второй кнопки. Если нажаты три кнопки и отпускается одна из них, на выходе так же, как и для схемы рис. 149, появится код одной из оставшихся кнопок. Для обеспечения приоритета среди них можно воспользоваться дифференцирующей цепью по схеме рис. 151. Лишь в том случае, когда были нажаты четыре или более кнопок, в момент отпускания одной из них




на 64 положения

может появиться код, не соответствующий ни одной из нажатых кнопок. Чтобы исключить возможность появления такого кода, необходимо последовательно с каждой кнопкой включить диод. Для начальной установки кода при включении питания в схему следует включить элементы R2, VD1, C1, DD4.4 из схемы рис. 152, но анод диода VD1 подключить ко входу D0 микросхемы DD5.

# ГЕНЕРАТОРЫ ДЛЯ МУЗЫКАЛЬНЫХ ИНСТРУМЕНТОВ

## Генератор для настройки музыкальных инструментов

Описываемый генератор позволяет получить на выходе сигнал с частотой, соответствующей любой ноте от контроктавы до пятой октавы.

Частота каждой ноты может быть установлена как точно в соответствии с хроматической гаммой, так и с поправкой до ±50 центов относительно этого значения, что позволяет настраивать инструменты по любой зависимости, в том числе и в соответствии с кривыми Мейнеля и Рейлсбека. Выбор частоты осуществляется тремя переключателями — «Октава», «Нота», «Поправка в центах». Дискретность установки частоты — 1 цент, ошибка в любой точке не превышает ±0,6 цента. Выходной сигнал генератора — меандр в уровнях ИС ТТЛ.

Схема генератора приведена на рис. 154. Задающий генератор собран на элементе DD1.1 и кварцевом резонаторе Z1 на частоту 10 МГц. Через буферный каскад DD1.2 сигнал поступает на преобразователь частоты на интегральных микросхемах DD2 и DD3 типа К155ИЕ8. Выходная частота преобразователя в зависимости от сочетания сигналов, подаваемых на входы 1—32 DD2 и DD3, может составлять от 1/4096 до 4095/4096 входной частоты.

На входы 32 и 4 DD2 постоянно подан лог. 0, лог. 1 — на входы 16, 8, 2, а также при показанном на схеме положении переключателя SA1.7 и на вход

1. При выключенных SA1.1—SA1.6 на входы 1—32 DD3 также поступает уровень лог. 0. В результате частота на выходе DD3 составляет (64+128+512+ +1024)/4096=1728/4096 от входной частоты. При включении SA1.6 коэффициент передачи DD2, DD3 увеличивается до (1728+1)/4096 от входной частоты. Относительное изменение выходной частоты составит 1729/1728=1,0005787, что очень близко к $\sqrt[1200]{2}$, т. е. к изменению частоты на 1 цент. Напомним, что относительное изменение частоты на один полутон составляет $\sqrt[12]{2}$, а на один цент — $\sqrt[1200]{2}$. Включение переключателя SA1.5 увеличит частоту на 2 цента, SA1.4 — на 4 и т. д. Совместное включение нескольких переключателей увеличивает частоту на суммарную величину. В результате включением шести переключателей SA1.1—SA1.6 можно увеличить частоту на 63 цента.

Если включить SA1.7 при выключенных остальных переключателях, сигналы на входах 1—32 DD3 и на входе 1 DD2 изменятся на противоположные, суммарное изменение частоты составит 1+2+4+8+16+32—64=—1 цент. Теперь включение SA1.6 будет уменьшать выходную частоту на 1 цент, включение SA1.5 — на 2 цента и т. д., т. е. включение SA1.7 изменяет знак воздействия SA1.1—SA1.6. В результате соответствующим включением переключателей SA1.1—SA1.7 выходную частоту преобразователя DD2, DD3 можно изменять на —64 ... +63 цента. Указанная выше точность 0,6 цента выдерживается при введении поправки, не превышающей 50 центов.

Номинальная частота сигнала на выходе DD2, DD3 составляет 1728/4096× ×10 МГц=4 218 750 Гц. Этот сигнал через буферный инвертор поступает на вход еще одного преобразователя частот на микросхемах DD4 и DD5. Управление коэффициентом передачи этого преобразователя осуществляется шифратором переключателя «Нота». Каждой ноте соответствует определенный двоичный 12-разрядный код, подаваемый на входы 1—32 DD4—DD5. Для примера рассмотрим формирование сигнала с частотой ноты До. Для этой ноты код шифратора составляет $1\,000\,0010\,0001_2=2081_{10}$. Коэффициент передачи делителя составит 2081/4096=0,50805664, а выходная номинальная частота преобразователя DD4, DD5 — 4 218 750×0,50805664=2 143 364 Гц.

Эта частота поступает на двоичный делитель на ИС. На выходе 12 DD8 частота уменьшится в $2^9=512$ раз и составит 4186,26 Гц, что соответствует

Таблица 7

| Нота | $512\times f_5$, Гц | K | 2048 | 1024 | 512 | 256 | 128 | 64 | 32 | 16 | 8 | 4 | 2 | 1 | Δf/f, % |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| До | 2 143 237 | 2081 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 0,006 |
| До-диез | 2 270 680 | 2205 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0,018 |
| Ре | 2 405 702 | 2336 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0,013 |
| Ре-диез | 2 548 752 | 2475 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0,016 |
| Ми | 2 700 309 | 2622 | 1 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 0,010 |
| Фа | 2 860 878 | 2778 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 0,013 |
| Фа-диез | 3 030 994 | 2943 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0,007 |
| Соль | 3 211 227 | 3118 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 1 | 0 | 0,007 |
| Соль-диез | 3 402 176 | 3303 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 0,006 |
| Ля | 3 604 480 | 3500 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0,011 |
| Ля-диез | 3 818 814 | 3708 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0,008 |
| Си | 4 045 892 | 3928 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0,004 |

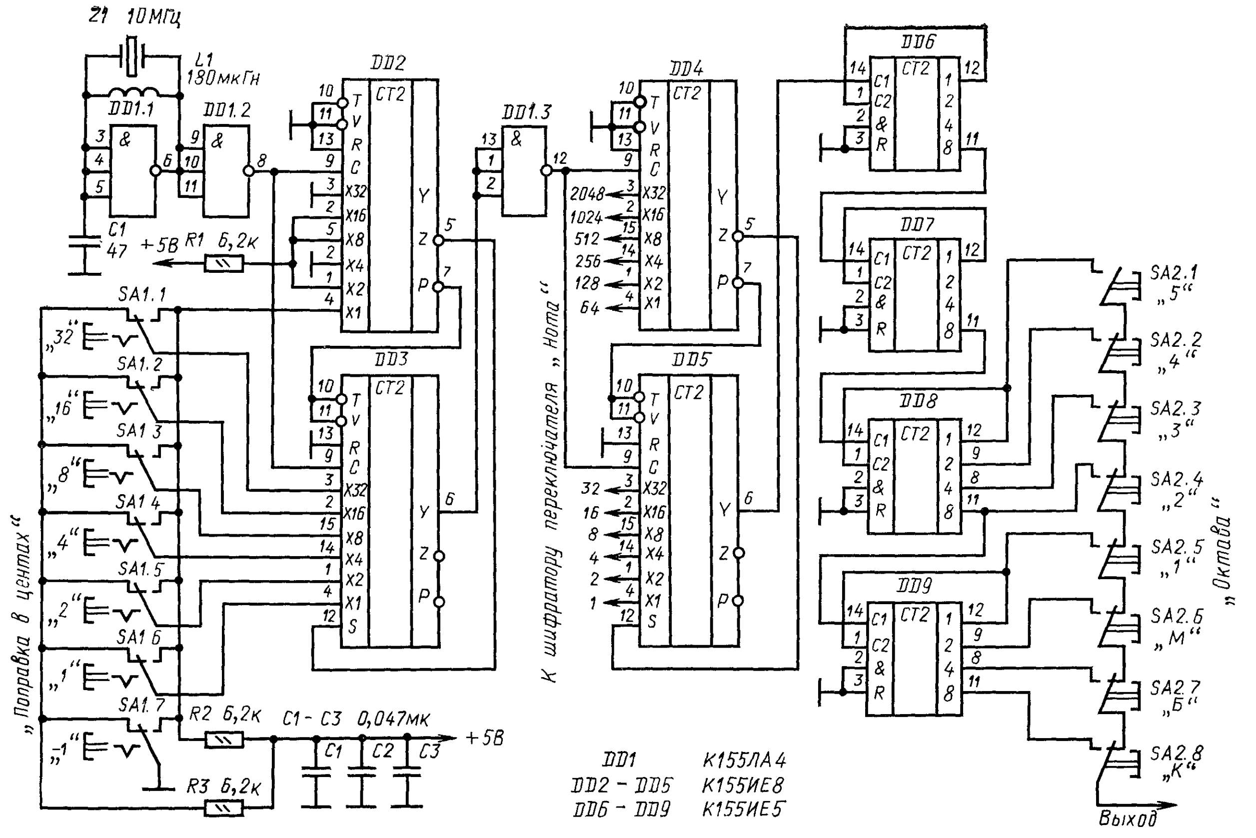



Рис. 154. Генератор для настройки музыкальных инструментов

ноте До пятой октавы с точностью до 0,25 Гц. Ошибка в 0,25 Гц составляет $6 \cdot 10^{-5}$ от точного значения, или приблизительно 0,1 цента.

Коды шифратора К для всех двенадцати нот приведены в табл. 7, там же указаны относительные отклонения $\Delta f/f$ получаемых частот от точного значения.

На других выходах ИС DD8, DD9 формируются частоты остальных октав вплоть до контроктавы. Выбор нужной октавы осуществляется переключателем SA2. Схема соединения его контактов исключает замыкание выходов микросхем DD8, DD9 между собой при случайном включении двух кнопок.

Если в генератор установить кварцевый резонатор с частотой 5 МГц, на выходе 8 DD9 можно получать частоты субконтроктавы, а частоты пятой октавы — на выходе 11 DD7. Такой же результат можно получить, добавив в схему генератора еще один счетный триггер между выходом 6 DD5 и входом 14 DD6.

Нетрудно видеть, что генератор вообще некритичен к исходной частоте. Практически возможно использование кварцевого резонатора на частоту от 1 до 15 МГц, необходимо лишь заново рассчитать коды шифратора ноты и соответственно изменить число двоичных делителей DD6—DD9. Наиболее удобно использование кварцев с частотой от 9 592 200 Гц до 10 161 000 Гц или вдвое, или вчетверо, или в 8 раз более низкой частотой. Для них коэффициенты передачи преобразователя DD4, DD5 находятся в пределах приблизительно от 0,5 до 1, что обеспечивает максимальную точность формирования выходных частот.

При использовании кварцевых резонаторов с частотой менее 8 МГц может потребоваться изменение схемы кварцевого генератора.

Покажем, как рассчитать коды шифратора ноты для произвольной частоты кварца, превышающей 9 592 200 Гц. В табл. 7 приведены значения частот нот пятой октавы, увеличенные в $2^9 = 512$ раз, т. е. соответствующие выходной частоте преобразователя DD4, DD5 при частоте кварца, близкой к 10 МГц. Эти частоты следует разделить на номинальную выходную частоту преобразователя DD2, DD3, которая составляет $1728/4096 = 0{,}421\,875$ от частоты кварцевого генератора. В результате получится для каждой ноты коэффициент передачи преобразователя DD4, DD5, его следует умножить на 4096, округлить до ближайшего целого числа и перевести в двоичную форму (см. стр. 47).

Старший разряд двоичного эквивалента определит сигнал, который необходимо подать на вывод 3 DD4 (вход 2048), младший — на вывод 4 DD5 (вход 1). Если частота кварцевого резонатора близка к 10; 5; 2,5 или 1,25 МГц и находится в указанных выше пределах, все коэффициенты передачи, как указывалось выше, заключены в интервале 0,5 ... 1 и в старшем разряде двоичного эквивалента 1, что определяет подачу на вход 2048 логической единицы независимо от ноты.

Если частота кварцевого резонатора ниже указанной, то ее перед расчетом следует умножить на 2, 4 или 8 так, чтобы она стала больше этого значения. Порядок расчета полностью сохраняется; из схемы рис. 154 следует исключить соответственно 1, 2 или 3 разряда двоичного делителя.

По полученной таблице двоичных эквивалентов следует составить схему шифратора. Наиболее просто шифратор можно построить, используя переключатель П2К с взаимовыключением. Переключатель должен иметь 12 кнопок, каждая по 8 контактных групп на переключение. Если сгруппировать некото-

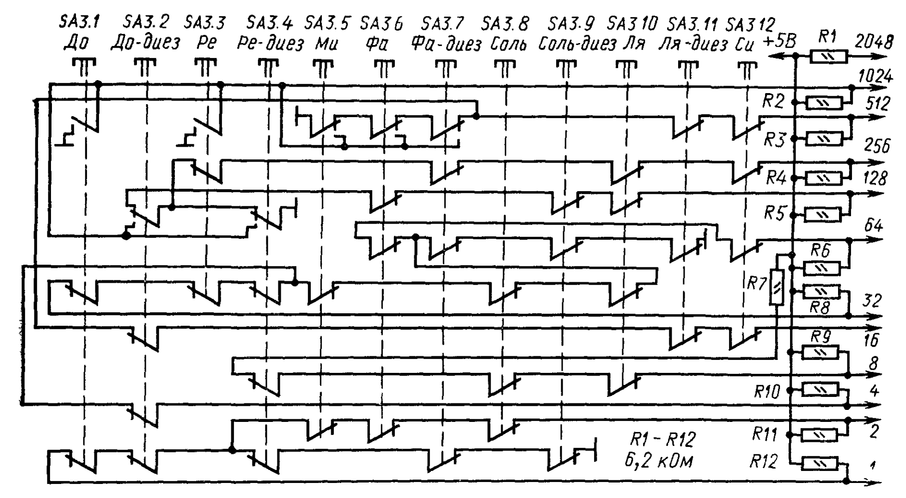



Рис. 155. Схема шифратора для частоты кварцевого резонатора 10 МГц

рые цепи шифратора, можно уменьшить число контактных групп. Схема шифратора для частоты кварцевого резонатора 10 МГц (естественно, пригодная и для 5; 2,5; 1,25 МГц) приведена на рис. 155. Переключатель этого шифратора использует секции на четыре контактные группы.

При отсутствии переключателей с необходимым числом контактных групп шифратор можно собрать на любых маломощных диодах. Необходимое число диодов соответствует общему числу нулей в двоичных эквивалентах коэффициентов передачи, для частоты кварца 10 МГц необходимо 65 диодов. Фрагмент схемы диодного шифратора приведен на рис. 156.

Переключатель SA1 (П2К) с независимой фиксацией, SA2 (П2К) с взаимовыключением (см. рис. 154).

Блок питания генератора должен обеспечивать напряжение 5 В при токе 0,6 А.

Настройка генератора сводится к точной установке частоты кварцевого генератора подбором C1 и, возможно, конденсатора, дополнительно включенного последовательно с кварцевым резонатором. Правильность формирования час-

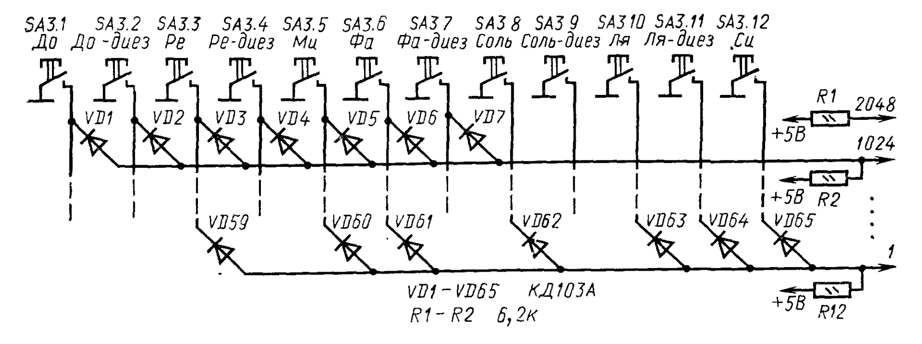



Рис. 156. Схема диодного шифратора

тот следует проверить с помощью цифрового частотомера. Контролировать частоты генератора целесообразно на выходе 6 DD5, они должны соответствовать указанным в табл. 7. Если отклонение частоты от необходимого значения превышает 0,025%, допущена ошибка в расчете или монтаже шифратора ноты.

Для настройки музыкальных инструментов не по хроматической гамме для каждой ноты следует вводить поправку, набирая ее на переключателе SA1. График или таблицу зависимости поправки от настраиваемой ноты целесообразно подложить под лицевую панель генератора, выполненную из органического стекла.

## Генератор аккордов для ЭМИ

Описываемый генератор аккордов для электромузыкальных инструментов (ЭМИ) позволяет получать на выходе аккорды мажор, минор, септ — аккорд нажатием на одну клавишу. Схема генератора приведена на рис. 157.

Входы четырех мультиплексоров DD5—DD8 подключены к выходам соответствующих делителей ЭМИ. Элементы DD1—DD3 образуют шифратор кода 1-2-4-8. При нажатии на любую из кнопок переключателя SB1 на выходе шифратора образуется код, соответствующий нажатой кнопке. При нажатии, например, на кнопку SB1.7 (фа-диез) выключаются элементы DD2 и DD3.1, и на выходе шифратора появляется код 0110. Этот код поступает на адресные входы мультиплексоров DD5 и DD6, и на выходах появляются сигналы со входов D6 этих микросхем — фа-диез первой октавы и до-диез второй. На входы мультиплексоров DD7 и DD8 тот же код поступает через сумматоры DD9 и DD10. На вторые входы сумматора DD9 может также поступить код $0001_2=10_{10}$ при включении переключателя SA2.1 (мажор) или SA2.3 (септ-аккорд). На вторые входы DD10 при нажатии SA2.1 (мажор) или SA2.2 (минор) поступит код $0010_2=2_{10}$. Эти коды в сумматорах складываются с кодом выхода шифратора и, поступая на адресные входы DD7 и DD8, сдвигают номера входов микросхем DD7 и DD8, сигналы с которых поступают на их выходы.

Будем считать для определенности, что включены SA2.1 и SA2.7. В этом случае на входах DD9 присутствуют коды 0110 и 0001, следовательно, на выходе DD9 — код суммы $0111_2=7_{10}$. Этот код определяет прохождение на выход DD7 сигнала со входа 7 этой микросхемы — ля-диез первой октавы. Аналогично на входах DD10 присутствуют коды 0110 и 0010, на выходе — $1000_2=8_{10}$. На выход DD8 проходит сигнал со входа 8 этой микросхемы, т. е. фа-диез второй октавы. В результате в общей точке соединения резисторов R4—R7 сформируется сложный сигнал, содержащий четыре частоты: фа-диез 1, ля-диез 1, до-диез 2, фа-диез 2, т. е. мажорный аккорд, взятый от ноты фа-диез первой октавы. Если включен SA2.2, то выходной сигнал содержит фа-диез 1, ля 1, до-диез 2, фа-диез 2, формируется минорный аккорд от фа-диез первой октавы. При включении SA2.3 выходной сигнал состоит из фа-диез 1, ля-диез 1, до-диез 2, ми 2 — септ-аккорд. Если нажимать другие кнопки переключателя SB1, будут формироваться указанные аккорды, но от других начальных нот первой октавы.

Для управления устройством формирования огибающей можно использовать сигнал с коллектора VT1. Если ни одна из кнопок SB1 не нажата, тран-

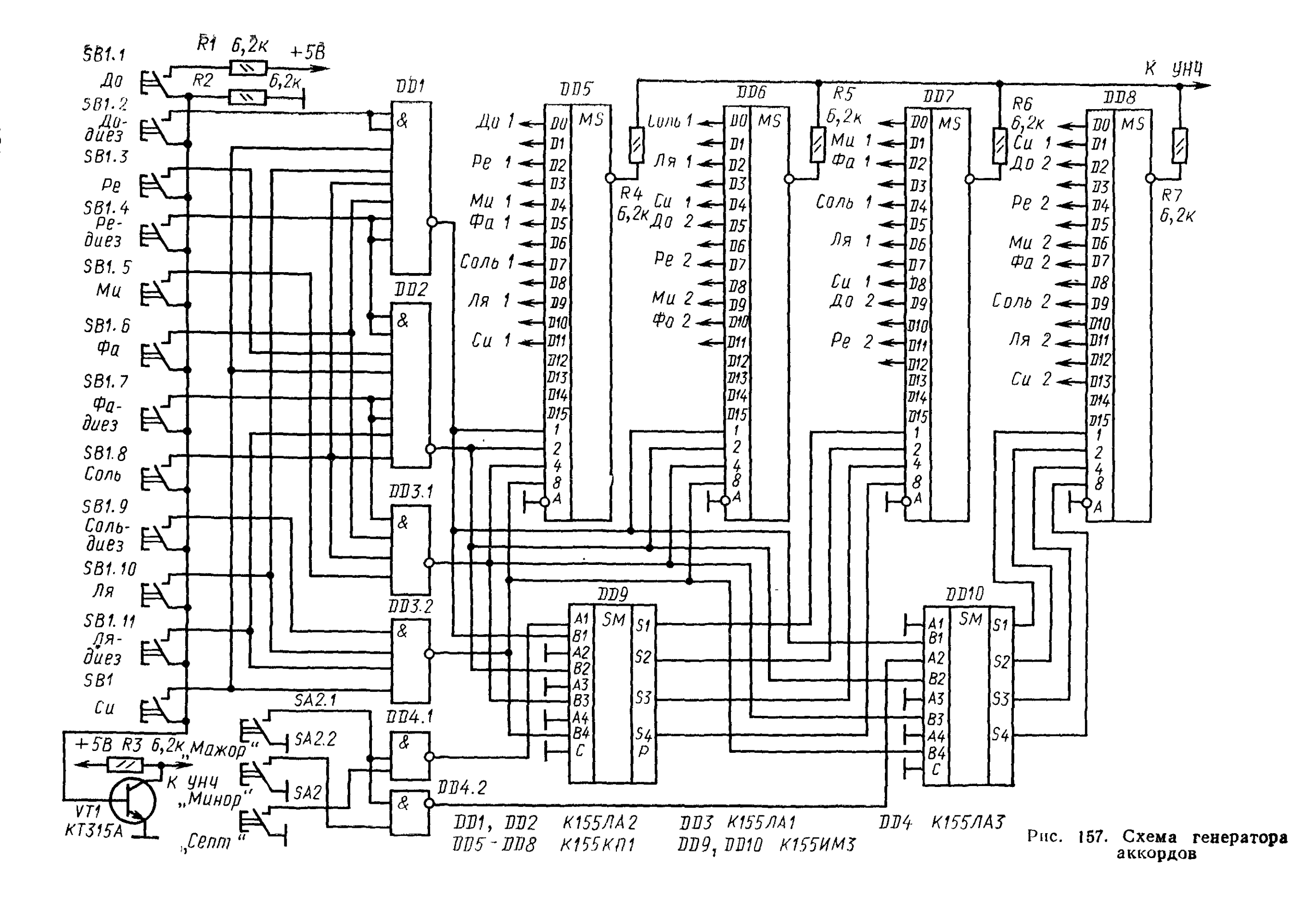



Рис. 157. Схема генератора аккордов

зистор VT1 закрыт и на его коллекторе напряжение около +5 В. При нажатии любой из кнопок SB1 ток резистора R1 или входной ток микросхем DD1—DD3 включает VT1 и напряжение 0,1 ... 0,2 В с его коллектора, поступая на вход управления УНЧ, включает формирователь огибающей.

Для того чтобы аккорды можно было взять не только от нот первой октавы, поступим так. Входы, подключаемые по схеме к выходам делителей первой октавы, подключить к соответствующим выходам четвертой октавы, подключаемые по схеме к выходам второй октавы — к выходам пятой. Между выходами DD5—DD8 и резисторами R4—R7 включить четыре переключаемых делителя на двух микросхемах К155ИЕ5 каждый. В результате, оперируя тремя переключателями — SB1 «Нота», SA2 — «Аккорд» и дополнительным переключателем «Октава», можно будет взять любой аккорд от любой ноты ЭМИ.

На выходе сумматора схемы рис. 157 скважность импульсов каждой из частот, слагающих аккорд, соответствует скважности импульсов, поступающих на входы мультиплексоров. Если же формирователь дополнить делителями, как указано выше, скважность составляющих импульсов на выходе сумматора станет равной 2, если, конечно, не принять специальных мер.

Другим способом формирования аккордов может служить использование мультиплексоров на большее число входов. При таком способе скважность выходных импульсов будет равна скважности входных, однако схема формирователя и особенно его монтаж значительно усложняются.

При монтаже формирователя следует учесть, что в случае, если проводники, соединяющие контакты переключателей SB1 и SA2 с микросхемами DD1 и DD4, будут иметь длину более 100 ... 200 мм, между этими проводниками и плюсом источника питания необходимо включить резисторы сопротивлением 5 ... 10 кОм (аналогично R1), это исключит влияние помех на работу формирователя.

## Клавиатура и задающий генератор ЭМИ

Динамический опрос позволяет простыми средствами построить клавиатуру одноголосого электромузыкального инструмента или синтезатора, а использование микросхем К155РЕ3 и К155ИЕ8 — его генератора. На рис. 158 и 159 приведена возможная схема, которая может стать основой генератора синтезатора. Клавиатура на пять октав собрана в матрицу 12×5 клавиш (рис. 158). Счетчик DD2 имеет коэффициент пересчета 12 и осуществляет совместно с дешифратором DD4 опрос нот в октавах, а счетчик DD3, имеющий коэффициент пересчета 5 — последовательный опрос октав. Вход счетчика подключен к выходу генератора на микросхеме DD1 схемы рис. 149. При обнаружении нажатой клавиши работа генератора прекращается, на выходах счетчиков DD2 и DD3 фиксируются коды ноты и октавы, а на выходе цепи подавления дребезга появляется лог. 0, являющийся признаком нажатия клавиш. В данной схеме применено стробирование опроса по входам А1 и А2 дешифратора DD4, что приводит к тому же результату, что и стробирование мультиплексора в схеме рис. 149.

Код ноты поступает на входы ПЗУ, выполненного на микросхемах DD9 и DD10 (рис. 159). Сигналы с выходов этих микросхем поступают на входы преобразователя частоты, выполненного на микросхемах К155ИЕ8. На вход F преобразователя подается частота 10 МГц от задающего генератора синтеза-

Рис. 158. Схема клавиатуры одноголосого ЭМИ

тора. С выхода преобразователя частоты сигнал поступает на двоичный делитель частоты на микросхеме DD13, на каждом из выходов которого частота сигнала снижается на одну октаву относительно входа. Выбор октавы произ-

Рис. 159. Схема генератора одноголосого ЭМИ

водится с помощью мультиплексора DD14. С его выхода сигнал с помощью делителя частоты на микросхемах К155ИЕ5 снижается до необходимой звуковой частоты.

Подача сигнала с выхода цепи подавления дребезга на входы сброса микросхем DD11—DD13 и вход стробирования микросхемы DD14 обеспечивает стабильность начальной фазы выходного сигнала относительно момента нажатия на клавишу.

Для записи в ПЗУ следует использовать коды, приведенные в табл. 7. Данными этой же таблицы можно воспользоваться для определения частоты задающего генератора и числа разрядов делителя частоты. Если нет возможности использовать микросхемы К155РЕ3 для построения ПЗУ, можно вос-

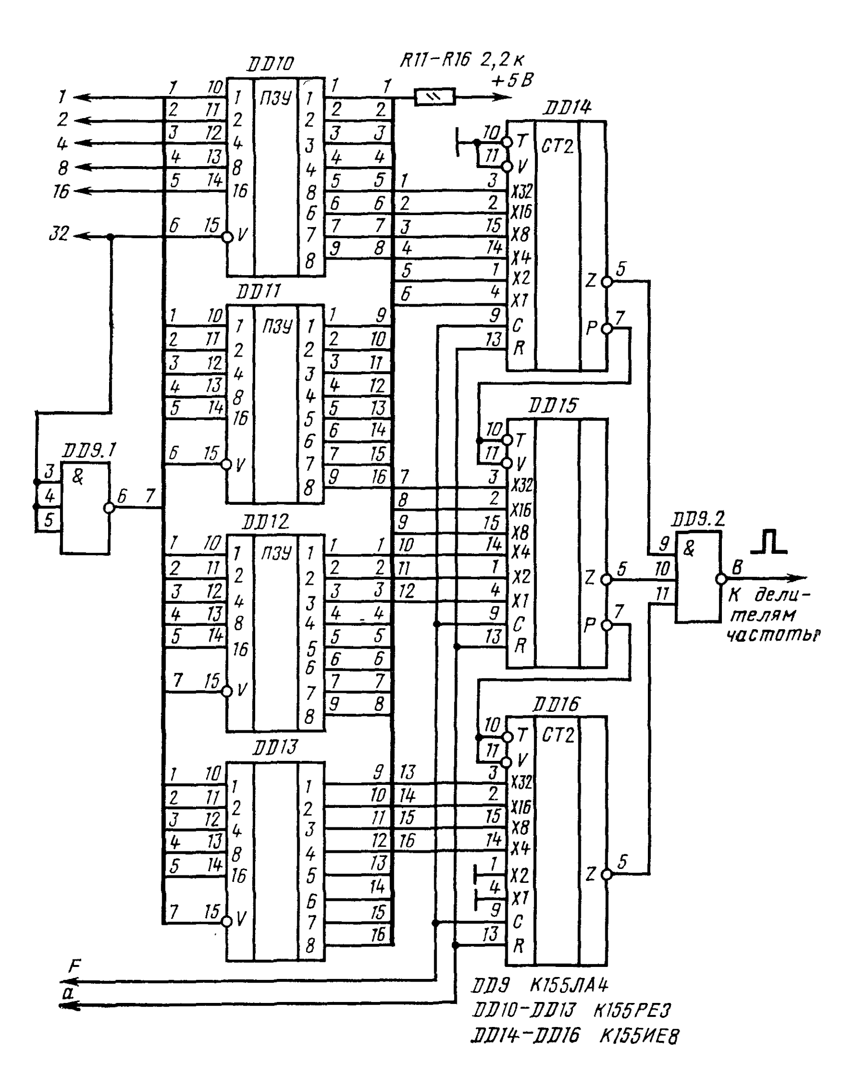



Рис. 160. Генератор одноголосого ЭМИ с произвольным строем

пользоваться диодным шифратором, схема которого приведена на рис. 156, подключив входы шифратора вместо кнопок к используемым выходам дешифратора DD4 схемы рис. 158. Число октав можно увеличить, увеличив коэффициент пересчета счетчика DD3 и разрядность делителя частоты DD13.

Используемый метод построения генератора синтезатора характеризуется принципиальной стабильностью строя, определяемой стабильностью задающего генератора, простотой получения частотного вибрато за счет качания частоты задающего генератора, относительной простотой схемы.

Синтезатор, собранный по схемам рис. 158 и 159, имеет темперированный строй. Если строй необходимо построить в соответствии с приемки Мейнеля и Рейлсбека, объем ПЗУ следует увеличить до 60—64 (по числу нот) 16-разрядных слов, а преобразователь частоты построить на трех микросхемах К155ИЕ8 (рис. 160). Клавиатуру в этом случае следует собрать по схеме рис. 153, исключив из нее микросхемы DD7 и DD8. Для нот с номером от 0 до 31 на входе X32 схемы рис. 160 лог. 0, и разрешена работа микросхем DD10, DD11. Если нажата клавиша ноты с номером 32 и более, включаются микросхемы DD12, DD13. Шестнадцатиразрядный код с их выходов управляет преобразователем частоты DD14—DD16. Частота сигнала, подаваемого на вход F этого преобразователя, должна быть снижена до 5 МГц.

Микросхемы К155РЕ3 имеют «открытый» коллекторный выход, что позволяет объединять их выходы, но требует также подключения между их выходами и цепью +5 В резисторов. На схеме рис. 160 показаи только один из 16 необходимых резисторов. Такие же резисторы (12 шт.) должны быть включены и на выходы микросхем DD9 и DD10 схемы рис. 159.

## БЛОКИ ПИТАНИЯ ЦИФРОВЫХ УСТРОЙСТВ

Цифровые устройства, собираемые радиолюбителями на микросхемах серии К155, требуют напряжения питания 5 В при токах от долей ампера до единиц ампер. Блоки питания таких устройств обычно собирают по традиционной схеме трансформатор — диодный мост — емкостный фильтр — стабилизатор. Схема одного из вариантов блока питания, пригодного для всех описанных выше устройств из ИС серии К155, приведена на рис. 161.

Трансформатор T1 намотан на магнитопроводе ШЛ 16×25, обмотка I содержит 1900 витков провода ПЭВ-1 диаметром 0,15 мм, II — 90 витков ПЭВ-2 диаметром 0,64 мм, III — 270 витков ПЭВ-1 диаметром 0,15 мм, IV — 22 витка того же провода, V — 2000 витков того же провода 0,1 мм. Естественно, что нужно намотать лишь необходимые для питания данного устройства обмотки. Транзистор VT7 необходимо установить на радиатор.

При наличии микросхемы К142ЕН1 с любым буквенным индексом стабилизатор можно собрать по схеме рис. 123.

Блоки питания с низкочастотным трансформатором имеют значительные габаритные размеры и массу, нередко существенно превосходящие габаритные размеры и массу самих устройств.

Использование высоковольтных транзисторов серий КТ604, КТ605, КТ704 КТ809, КТ824 позволяет строить блоки питания с преобразованием напряжения на высокой частоте, имеющие меньшие массу и габаритные размеры, чем собранные по традиционной схеме.

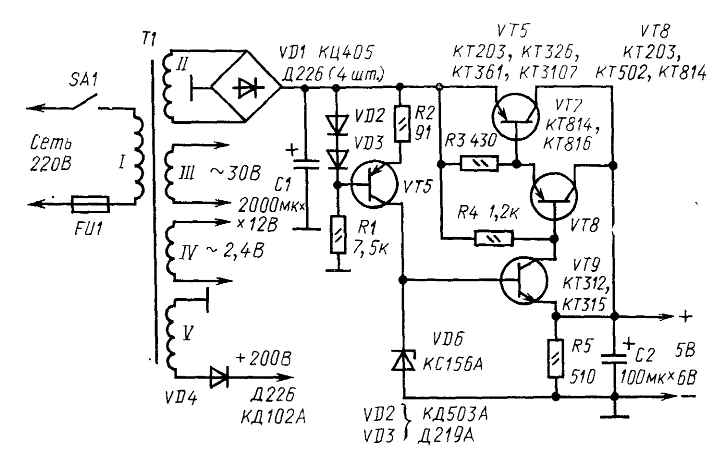



Рис. 161. Схема блока питания с низкочастотным трансформатором

Такие блоки питания строятся по схеме выпрямитель напряжения сети — емкостный фильтр — преобразователь постоянного напряжения в переменное с частотой 20...40 кГц с понижающим трансформатором на ферритовом кольцевом магнитопроводе — выпрямитель — фильтр и при необходимости стабилизатор.

Ниже описаны два блока питания цифровых устройств. Первый из них обеспечивает выходное нестабилизированное напряжение около 5 В при токе нагрузки до 0,8 А и предназначен для питания электронных часов и цифрового таймера. Второй обеспечивает стабилизированные напряжения +5 В 1А, +12,6 В и —12,6 В 100 мА и нестабилизированное напряжение +200 В 10 мА и может быть использован для питания цифрового частотомера или мультиметра.

В основе обоих блоков питания лежит так называемый полумостовой преобразователь напряжения (рис. 162). Первичная обмотка трансформатора преобразователя включена в диагональ моста, образованного двумя последовательно включенными транзисторами и двумя конденсаторами. В отличие от обычно используемой в преобразователях с низким входным напряжением схеме, в которой полное входное напряжение поочередно подается к двум половинам первичной обмотки, в полумостовом преобразователе ко всей первичной обмотке прикладывается половина напряжения питания, в результате чего число витков первичной обмотки можно сделать в 4 раза меньшим. Более важным преимуществом полумостового преобразователя перед упомянутой схемой является вдвое меньшее напряжение, прикладываемое к транзисторам. Это напряжение в полумостовом преобразователе равно напряжению питания (около 300 В при напряжении сети 220 В), тогда как в обычно используемой схеме — удвоенному напряжению питания.

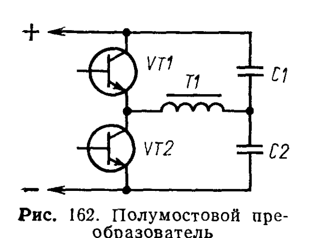



Рис. 162. Полумостовой преобразователь

В преобразователях напряжения мощностью в сотни ватт используются также мостовые схемы, в которых первичная обмотка трансформатора включена в диагональ моста из четырех транзисторов, но такие преобразователи сложнее полумостовых.

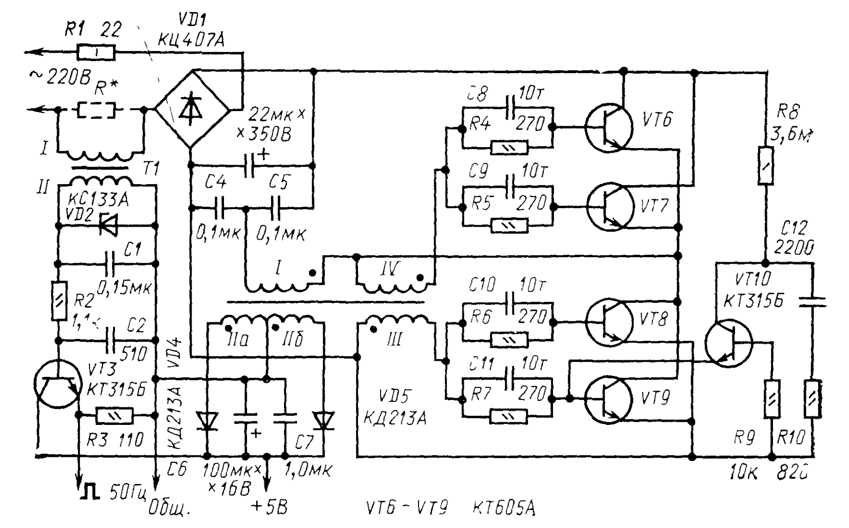



Рис. 163. Блок питания для таймера или электронных часов

Рассмотрим схему первого блока питания (рис. 163). Сетевое напряжение выпрямляется мостом VD1, пульсации сглаживаются конденсатором C3. Мост преобразователя образован конденсаторами C4, C5 и транзисторами VT6—VT9. Для обеспечения необходимой выходной мощности в каждое плечо включено параллельно по два транзистора типа КТ605А.

Преобразователь имеет специальную цепь запуска, собранную на транзисторе VT10 и элементах C12, R8—R10. Транзистор VT10 типа КТ315Б работает в лавинном режиме. После включения питания конденсатор C12 заряжается через резистор R8. Когда напряжение на коллекторе VT10 достигает 40...60 В, он лавинообразно включается и конденсатор C12 разряжается. Ток разряда ограничен резистором R10, длительность определяется постоянной времени C12R10.

Импульс тока включает транзистор и запускает преобразователь. Отрицательные полупериоды напряжения с базы VT9 прикладываются к эмиттеру VT10 и периодически включают этот транзистор. В результате конденсатор C12 поддерживается в разряженном состоянии, и колебаний в цепи запуска больше не возникает. Если по какой-либо причине колебания в преобразователе сорвутся, конденсатор C12 вновь начнет заряжаться, цепь запуска выдаст импульс и преобразователь запустится.

Напряжение с двух половин вторичной обмотки выпрямляется диодами VD4, VD5, пульсации сглаживаются конденсаторами C6 и C7. Амплитуда пульсаций от пика до пика иа выходе блока питания составляет около 0,3 В.

Ток, потребляемый блоком от сети, имеет вид коротких импульсов, заряжающих конденсатор C3. Этот ток, протекая через первичную обмотку трансформатора T1, наводит во вторичной обмотке импульсы напряжения.

После ограничения стабилитроном VD2 и фильтрации в цепи C1R2C2 импульсы поступают через эмиттерный повторитель на дополнительный выход блока и используются в таймере после деления до 10 Гц в качестве счетных импульсов. В электронных часах от блока питания не требуется выдачи им

пульсов с частотой сети, поэтому элементы цепи их формирования можно исключить, а резистор R1, ограничивающий бросок тока через VD1 при включении блока, необходимо увеличить до 36 Ом.

В блоке питания использованы конденсаторы К73-17 на рабочее напряжение 250 В (С4, С5), К50-29 (С3), КМ-6 (С1, С7), КМ-5а (С2, С8—С12), резисторы МТ. Транзисторы КТ605А можно заменить на КТ604А. В качестве трансформатора Т1 использован импульсный трансформатор И49, имеющий две одинаковые обмотки с индуктивностью по 29 мГн. Такой трансформатор можно намотать на кольцевом магнитопроводе из феррита М3000 типоразмера К10×6×5. Каждая из его обмоток должна содержать по 150 витков провода ПЭЛШО-0,12.

Трансформатор Т2 намотан на кольцевом магнитопроводе из феррита М3000 типоразмера К32×20×6. Обмотка I содержит 150 витков провода ПЭЛШО-0,27, обмотка II—2×6 витков ПЭВ-2 диаметром 0,8 мм, III—IV — по 4 витка ПЭЛШО-0,27. Обмотки следует тщательно изолировать друг от друга, можно использовать для этой цели полиэтиленовую пленку. Обмотка I и каждая половина обмотки II должны быть равномерно распределены по окружности кольца. При указанных параметрах трансформатора Т2 частота преобразования составляет около 30 кГц. Если трансформатор намотать на магнитопроводе из феррита М2000 типоразмера К28×16×9 с сохранением указанного числа витков, частота преобразования составит около 16 кГц.

Блок питания при аккуратном монтаже может быть собран в объеме гальванической батареи 3336. Налаживания блок не требует. Выходное напряжение блока должно составлять около 5 В при токе нагрузки 0,3 А и 4,8 В при 0,8 А. Если выходное напряжение отличается от указанных значений, необходимо подобрать число витков первичной обмотки Т2. Если преобразователь при включении не запускается, необходимо проверить осциллографом с закрытым входом напряжение на коллекторе VT10 — оно должно иметь вид пилообразных колебаний с частотой около нескольких сотен герц. Если колебания отсутствуют, необходимо заменить VT10.

Хорошей формы импульсов с частотой 50 Гц можно добиться, зашунтировав первичную обмотку Т1 резистором R* с сопротивлением несколько десятков ом, а также подобрав при необходимости емкость конденсаторов С1 и С2.

Однотрансформаторный преобразователь описанного блока имеет относительно низкий КПД — около 50%. Почти половина потребляемой от сети мощности рассеивается в трансформаторе Т2, магнитопровод которого работает в насыщенном режиме. Вторым и более серьезным недостатком однотрансформаторного преобразователя является наличие сквозных токов через транзисторы. Дело в том, что закрытые транзисторы начинают открываться одновременно с началом закрывания открытых транзисторов в момент насыщения трансформатора. Открывание транзисторов происходит всегда быстрее, чем закрывание, в результате чего некоторое время (около 1 мкс) транзисторы обоих плеч моста преобразователя оказываются включенными. Спасает транзисторы КТ605А от выхода их из строя относительно высокое сопротивление в состоянии насыщения. Попытка установить в однотрансформаторный преобразователь транзисторы с малым сопротивлением насыщения приводит к их быстрому выходу из строя.

Поэтому при требуемой во вторичной цепи мощности более 5 Вт более

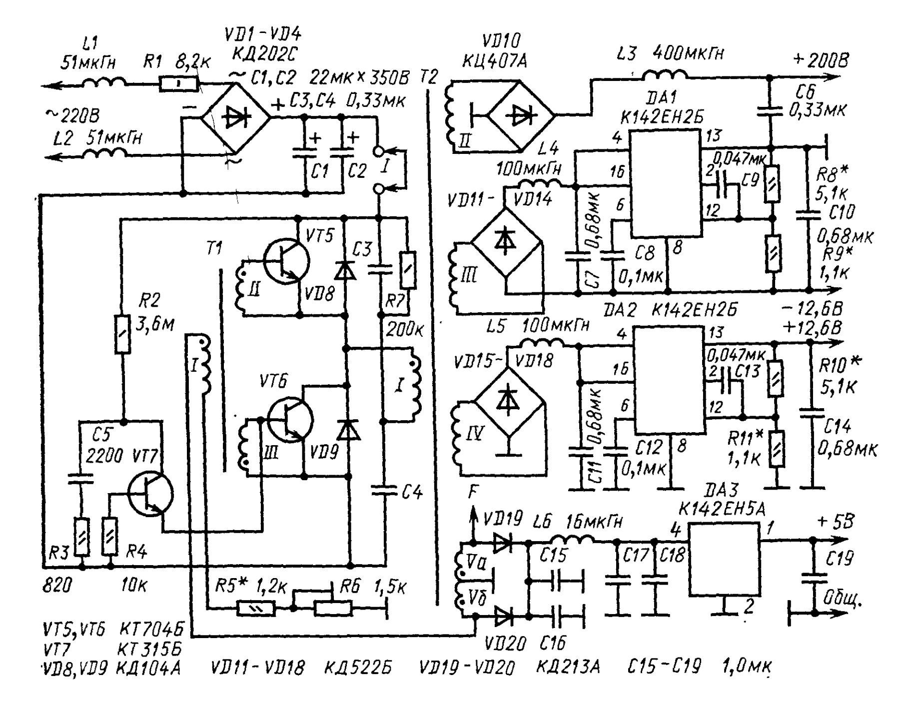



Рис. 164. Блок питания для частотомера или мультиметра

целесообразно применение двухтрансформаторных преобразователей, не имеющих указанных недостатков.

Схема блока питания с двухтрансформаторным преобразователем приведена на рис. 164. Первичная обмотка основного трансформатора преобразователя T2 включена в диагональ моста, образованного транзисторами VT5, VT6 и конденсаторами C3 и C4.

Параметры трансформатора рассчитаны так, что его магнитопровод не входит в насыщение, поэтому потери в нем невелики. Базовые цепи транзисторов VT5 и VT6 получают питание от вторичных обмоток трансформатора T1, магнитопровод которого может входить в насыщение, однако из-за малых размеров магнитопровода потери в нем относительно малы.

Отсутствие сквозных токов через транзисторы преобразователя объясняется следующим. Ток базы включенного транзистора уменьшается во времени за счет увеличения тока намагничивания трансформатора T1. Когда ток базы станет меньше необходимого для поддержания транзистора в насыщенном состоянии, транзистор начнет выключаться, но лишь после прекращения тока через него напряжение на первичной обмотке T2 начнет изменяться, и только в результате этого начнет включаться транзистор второго плеча преобразователя. Таким образом, транзисторы двухтрансформаторного преобразователя не бывают включенными одновременно, что исключает появление сквозных токов. Однако это верно лишь в том случае, если основной трансформатор преобразователя не входит в режим насыщения. Если же трансформаторы рассчитаны неправильно и трансформатор T2 входит в насыщение раньше, чем ток базы

уменьшается до нуля, появляются сквозные токи трансформаторов VT5 и VT6, и они выходят из строя.

Линейные стабилизаторы блока питания собраны на микросхемах серии К142. Особенностью вторичных цепей является использование Г-образных LC-фильтров. Индуктивный вход фильтров облегчает запуск преобразователя при включении. Для фильтрации напряжения стабилизатора +5 В использован П-образный LC-фильтр. Применение электролитических конденсаторов на частоте 20 ... 40 кГц неэффективно.

Дроссели L1 и L2 уменьшают проникновеиие высокочастотных помех от преобразователя в сеть. Резистор R7 разряжает С3 и облегчает запуск преобразователя при повторных включениях. Подстройкой резистора R6 можно в широких пределах менять частоту работы преобразователя.

Блок питания собран на печатной плате размером 155×80 мм из двустороннего фольгированного стеклотекстолита толщиной 1,5 мм.

На стороне установки элементов фольга сохранена полностью и выполняет роль общего провода и экрана. Расположение проводников на противоположной стороне показано на рис. 165. Отверстия, кроме помеченных на рис. 165 крестиками, означающими пайку к фольге общего провода, на стороне установки элементов раззенкованы. Диоды VD1—VD4, транзисторы VT5, VT6 и подстроечный резистор R6 укреплены на небольших платах из двухстороннего стеклотекстолита, подпаянных перпендикулярно к фольге общего провода. Высота плат 27 мм.

Для подключения к устройству, в котором используется блок питания, в печатную плату впаяны штырьки диаметром 1 мм от разъема ШР. Два штырька, обозначенные на рис. 164 н 165 буквой I, предназначены для контроля тока, потребляемого преобразователем прн настройке (после настройки между ними устанавливается перемычка), штырек F — для контроля частоты.

Интегральная микросхема DA3 установлена в окне печатной платы, она закреплена двумя винтами М2,5 на радиаторе, который, в свою очередь, крепится вплотную в печатной плате. Радиатор игольчатый, с размерами 40×
×40×27 мм.

В блоке питания использованы резисторы МТ, конденсаторы К50-29 (С1, С2), К73-17 (С3, С4, С6), КМ-5а (С5, С9, С13), КМ-6 (С7, С8, С11, С12, С14—С19), стандартные дроссели Д-1,0 (L1, L2), ДМ-0,1 (L3—L5), ДМ-2,4 (L6). Подстроечный резистор R6 типа СП5-16ВБ-0,5 Вт.

Транзисторы VT5 и VT6 должны иметь близкие коэффициенты усиления, их можно заменить на КТ704, КТ812, КТ824 с любым буквенным индексом, КТ809А. Выпрямитель VD10 можно собрать из четырех диодов КД104А, а вместо диодов VD11—VD18 использовать КД509А или сборки КЦ407А, КД906А, К142НД1, К142НД4, К142НД5. Диоды КД213А можно заменить на КД213Б или КД212А.

Трансформатор Т1 намотан на кольцевом магнитопроводе из феррита М3000 типоразмера К10×6×5. Первичная обмотка содержит 30 витков, вторичные — по 6 витков провода ПЭЛШО-0,27. Трансформатор Т2 намотан на кольцевом магнитопроводе М2000 типоразмера К28×16×9. Обмотка I содержит 110 витков провода ПЭЛШО-0,27, обмотка II — 160 витков ПЭЛШО-0,1, III и IV — по 16 витков ПЭЛШО-0,27, V — 2×8 витков ПЭВ-2 диаметром 1 мм. Витки обмоток следует равномерно распределить по магнитопроводу (для обмотки V — каждую половину).

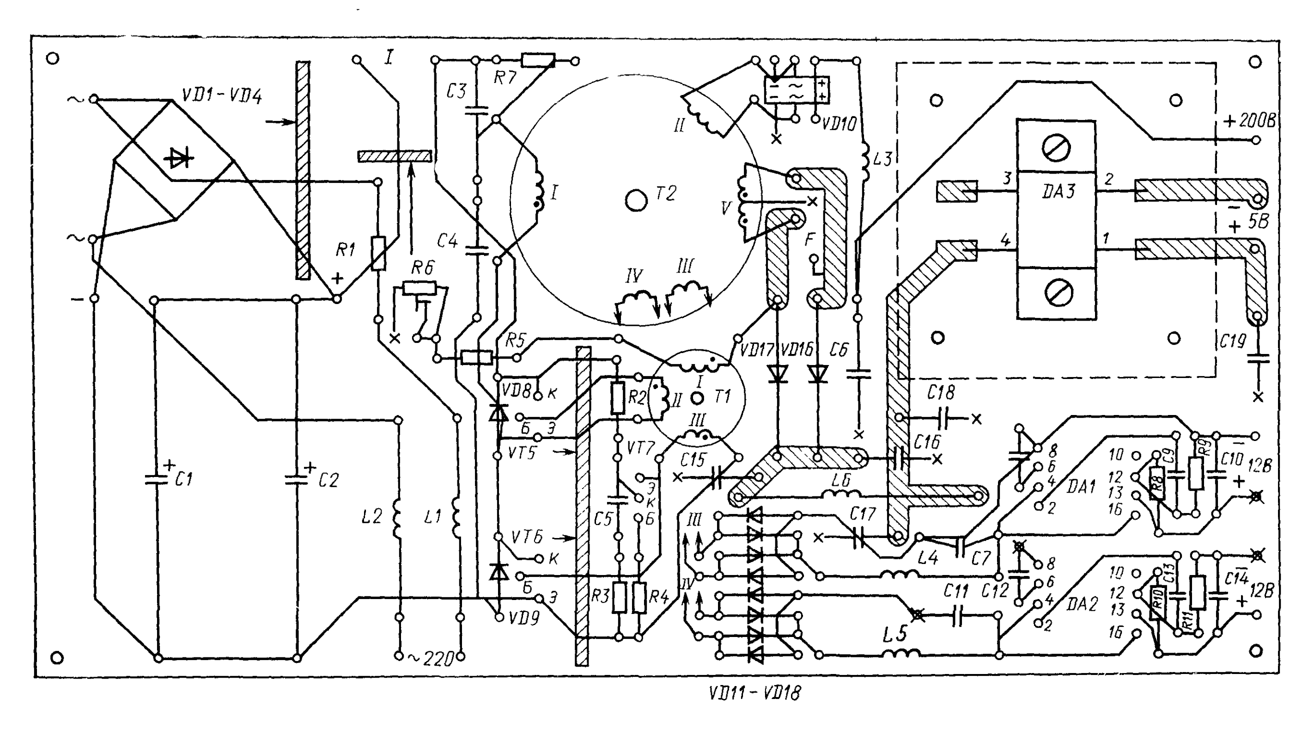



Рис. 165. Печатная плата блока питания

Для настройки к контактам 1 следует подключить миллиамперметр на 100 мА, к выходу стабилизатора 5 В — резистор 5 Ом 5 Вт, к контакту F и общему проводу — частотомер и (или) осциллограф.

Резистор R6 следует установить в положение максимального сопротивления, после чего включить блок питания. После возникновения генерации необходимо сразу же измерить ее частоту и, если она менее 20 кГц, сразу же отключить блок от сети. Если частота превышает 20 кГц, ее следует уменьшить, плавно вращая ось резистора R6. При уменьшении частоты ток потребления, измеряемый прибором (примерно 45 мА), незначительно увеличивается, однако при частоте около 20 кГц начинается резкое возрастание тока, что указывает на переход трансформатора преобразователя в насыщенный режим и появление сквозных токов транзисторов. Частоту преобразователя целесообразно установить примерно в 2 раза большей частоты, при которой происходит резкое увеличение потребляемого тока. Хотя при несколько большей частоте ток потребления снижается, увеличивать ее не следует из-за ухудшения условия возбуждения преобразователя.

Если подстройкой R6 нельзя установить необходимой частоты, можно изменить число витков T1, сохранив коэффициент трансформации. Для снижения частоты необходимо увеличить число витков, для увеличения — уменьшить.

Подключив к выходам ±12,6 В резисторы с сопротивлением 120 ... 150 Ом 2 Вт, следует подобрать резисторы R8—R11 для получения необходимого выходного напряжения, при этом нельзя увеличивать R9 и R11 более 1,5 кОм.

Блок питания необходимо поместить в перфорированный латунный экран. Если прибор с таким блоком собран в металлическом корпусе, достаточно отделить его от остальных элементов прибора металлическим экраном или пластиной фольгированного стеклотекстолита.

Если стабилизатор напряжения собран по схеме рис. 164 с использованием микросхемы К142ЕН5А, стабилизатор напряжения в частотомере по схеме рис. 123 не нужен. При отсутствии микросхемы К142ЕН5А следует сохранить фильтр C15C16L6C17C18, а стабилизатор собрать по схеме рис. 123.

Следует отметить, что преобразователи напряжения рассмотренных блоков питания при недостаточной экранировке являются мощными источниками помех и применение их в чувствительной радиоприемной аппаратуре практически невозможно.

Уменьшения уровня помех, проникающих в сеть, можно добиться включением проходных конденсаторов в сетевые провода, установкой более сложных сетевых LC-фильтров. Если от блока питания требуется выходное напряжение по цепи, гальванически развязанной от общего провода, целесообразно для снижения проникновения напряжения с частотой преобразования в эту цепь трансформатор T2 намотать на двух кольцевых сердечниках — первичную обмотку и обмотку из 8 витков провода ПЭЛШО-0,27 для подачи напряжения на T1 на одном сердечнике, все вторичные — на втором. Сердечники необходимо установить в корпус из латуни толщиной 0,3 ... 0,5 мм с экраном между ними и центральной трубкой с наружным диаметром 4 ... 6 мм (рис. 166). Обмотки и их выводы следует тщательно изолировать, корпус — пропаять. Пайке корпуса следует уделить особое внимание — нельзя перегреть корпус из-за опасности порчи изоляции обмоток, в то же время все швы должны быть качественными, так как корпус является витком связи и через него течет ток око-

ло 10 А. Экран между кольцами не должен касаться центральной трубки. Числа витков обмоток при этом сохраняются.

Преобразователь напряжения с трансформатором, намотанным на магнитопроводе указанных размеров, может обеспечить выходную мощность до линейных стабилизаторов до 50 ... 60 Вт, необходимо лишь намотать обмотку I проводом ПЭВ-2 диаметром 0,5 мм и соответствующим проводом из расчета 0,8 витка на 1 В — вторичные обмотки. Кроме того, необходимо в 2 раза снизить сопротивление резистора R5 и в 1,5 раза уменьшить число витков обмоток T1. Если число витков обмотки V будет изменено для получения другого выходного напряжения, необходимо будет намотать дополнительную обмотку в 8 витков провода ПЭЛШО-0,27 для подачи напряжения на T1.

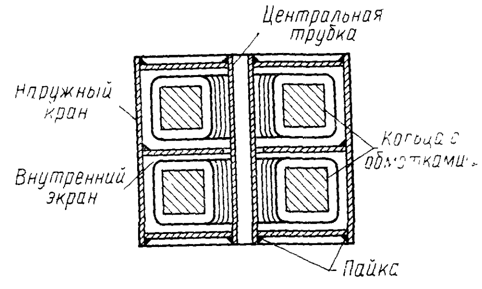


Рис. 166. Конструкция трансформатора блока питания

Коэффициент полезного действия двухтрансформаторного преобразователя до линейного стабилизатора довольно велик — 80 ... 90%, основные потери происходят в стабилизаторе, поэтому целесообразно применение таких преобразователей без стабилизаторов в тех случаях, когда стабилизации напряжения не требуется, а применяемые по традиции линейные стабилизаторы служат в основном для подавления пульсаций выпрямленного напряжения, например в усилителях мощности звуковой частоты.

# ЩУПЫ ДЛЯ НАЛАЖИВАНИЯ ЦИФРОВЫХ УСТРОЙСТВ

## Щупы для индикации логических уровней

Налаживание цифровых устройств обычно производится с помощью генератора и осциллографа. Генератор нередко входит в состав проверяемого устройства, а громоздкий осциллограф в ряде случаев может быть заменен на щуп, индицирующий логические уровни в проверяемой схеме, наличие импульсов и их скважность и даже временно́е расположение импульсов.

Простейшие щупы, описываемые в данном разделе, позволяют определять логические уровни в проверяемом устройстве.

Схема одного из них показана на рис. 167. Питание на щуп подается от исследуемого устройства. Если вход щупа никуда не подключен, все транзисторы закрыты, светодиоды HL1 и HL2 не горят. На эмиттер транзистора VT2 с делителя R2—R4 поступает напряжение около 1,8 В, на базу VT1 — около 1,2 В. Если на вход щупа подать напряжение выше 2,5 В, напряжение смещения база — эмиттер транзистора VT2 превысит 0,7 В, он откроется, своим коллекторным током откроет транзистор VT3. Светодиод HL1 включится, индицируя состояние лог. 1. Ток коллектора VT2, примерно равный току его эмиттера, ограничивается резисторами R3—R4. При превышении напряжения на входе уровня 4,6 В, что может случиться при проверке схем с открытым кол-

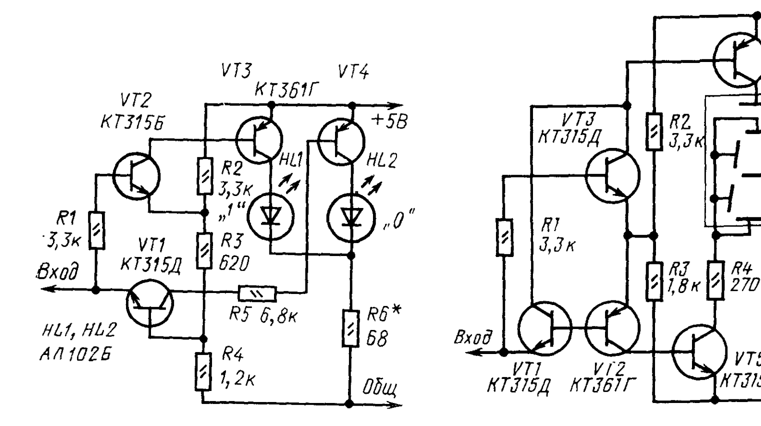



Рис. 167. Щуп с индикацией логических уровней

Рис. 168. Щуп с семисегментным индикатором

лектором, транзистор VT2 входит в насыщение, все большая часть тока эмиттера VT2 ответвляется в цепь его базы и, если не ограничить ток базы VT2 резистором R1, транзистор VT3 закроется, диод HL1 погаснет. При снижении напряжения на входе ниже 0,5 В открывается транзистор VT1, его коллекторный ток открывает транзистор VT4, включается HL2, индицируется состояние 0. Коллекторный ток транзистора VT1 ограничивается резистором R5. Ток эмиттера транзистора VT1, нагружающего исследуемое устройство в состоянии 0, около 1,2 мА, в состояни 1 ток базы VT2 30 мкА, что менее входных токов одной нагрузки микросхем серии К133 и К155.

Резистором R6 устанавливается яркость свечения светодиодов HL1 и HL2. Если использовать для индикации 0 и 1 светодиоды разного цвета, например АЛ102Б и АЛ102В, каждый из них необходимо включить последовательно со своим резистором.

Подбором резисторов R2—R4 можно установить необходимые пороги зажигания светодиодов. Транзисторы, используемые в щупе, должны быть обязательно кремниевыми, практически любого типа соответствующей структуры. Для VT1 и VT2 $h_{21Э}$ должен быть более 30, для VT3—VT4 желателен больший коэффициент усиления, но достаточен также 30. Чем больше $h_{21Э}$ транзисторов VT3 и VT4, тем резче пороги зажигания светодиодов.

При наличии семисегментного полупроводникового индикатора АЛ304Г можно сделать работу со щупом более удобной — он будет индицировать цифры 0 или 1 в соответствии с логическим состоянием контролируемого узла устройства. Схема такого щупа приведена на рис. 168. Транзисторы VT3 и VT4 работают так же, как и в предыдущей схеме: при превышении на входе напряжения +2,5 В включается транзистор VT4 и на общий анод сегментов индикатора HG1 подается напряжение +5 В. Так как катоды b и c (см. рис. 62) через резистор R5 подключены к общему проводу, они зажигаются, индицируя цифру 1.

Несколько необычным является включение транзисторов VT1 и VT2. Если между эмиттерами транзисторов приложить напряжение порядка 1,3 ... 1,4 В, транзисторы открываются. Поскольку их базовые токи равны между собой, токи коллекторов пропорциональны коэффициентам усиления. Если подобрать

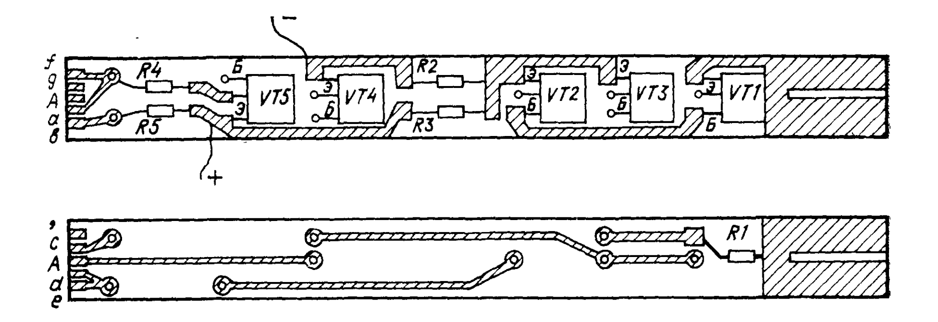



Рис. 169. Печатная плата щупа

транзисторы VT1 и VT2 с одинаковыми коэффициентами усиления, то и их токи коллекторов будут одинаковыми.

Таким образом, если на входе щупа напряжение будет ниже 0,5 В, транзисторы VT1 и VT2 открываются, своими коллекторными токами они открывают транзисторы VT4 и VT5. Транзистор VT4 подает напряжение +5 В на анод индикатора, зажигаются сегменты b и c. Транзистор VT5 зажигает сегменты a, d, e, f, в результате индицируется цифра 0. Ток эмиттера VT2 ограничивается резистором R2, следовательно, ограничивается и ток коллектора VT2 и примерно равный ему ток коллектора VT1.

Резисторами R4 и R5 можно менять яркость свечения индикатора, подбором R2 и R3 можно установить необходимые пороги зажигания цифр. Так как пороги в этой схеме жестко связаны между собой, для раздельной регулировки каждого из них делитель R2—R4 можно дополнить еще одним резистором, как в предыдущей схеме.

Требования к транзисторам в схеме рис. 115 те же, что и для предыдущей схемы, $h_{21Э} > 30$, однако требуется, чтобы коэффициенты усиления VT1 и VT2 различались не более чем на 20%.

Детали щупа по схеме рис. 168 можно собрать на печатной плате размерами 8×90 мм из фольгированного стеклотекстолита толщиной 0,5 мм (рис. 169). Левые (по рисунку) выводы резисторов R4 и R5 подпаиваются к печатным проводникам по обеим сторонам платы, выводы остальных деталей — к какой-либо одной стороне. Штырь, изготовленный из стальной иглы или спицы, впаивается в паз, пропиленный в печатной плате. Цифровой индикатор закрепляется перпендикулярно плоскости платы подпайкой выводов к соответствующим контактам платы. Печатная плата помещается в корпус фломастера и закрывается крышкой изготовленной из прозрачного органического стекла красного цвета.

Аналогичные по свойствам щупы можно выполнить и с применением микросхемы, на рис. 170 приведены две схемы таких щупов. Щуп по схеме рис. 170,*а* работает так. При отсутствии входного сигнала логический элемент DD1.1 закрыт, DD1.2 включен, DD1.3 выключен. Светодиоды HL1 и HL2 погашены. При подаче на вход лог. 1 DD1.1 включается, зажигается HL1. При подаче лог. 0 DD1.2 выключается, включается DD1.3, зажигается HL2.

Щуп по схеме рис. 170,*б* работает так же, как и предыдущий, однако при подаче лог. 0 DD1.2 выключается и своим выходным сигналом включает

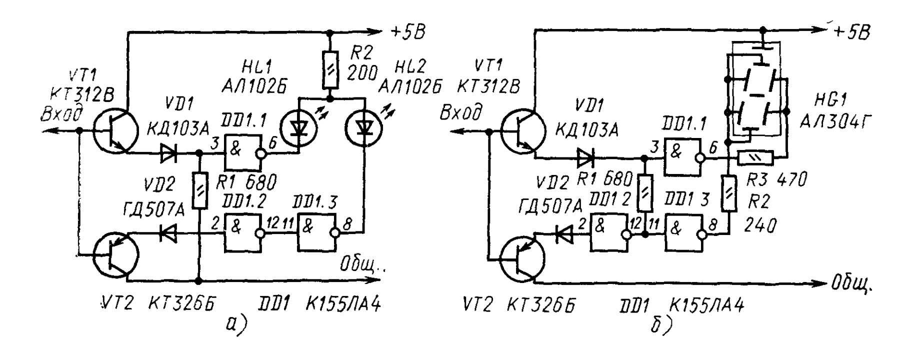



Рис. 170. Щупы с использованием ИС К155ЛА4

DD1.1, так и DD1.3, в результате чего зажигается цифра 0. При подаче на вход лог. 1 включается DD1.1 и зажигается 1.

В качестве VT1 можно применить практически любые кремниевые n-p-n транзисторы $h_{21Э}>40$, в качестве VT2 — как кремниевые, так и германиевые p-n-p транзисторы, в случае применения германиевого транзистора диод VD2 следует заменить на кремниевый, например КД103А.

## Щуп с индикацией наличия импульсов

В отличие от описанных выше приборов того же назначения щуп позволяет различать лог. 0 и 1, определять наличие одиночных импульсов и их последовательностей, оценивать скважность импульсов. Размеры щупа невелики благодаря малому числу использованных деталей. Форма индицируемой информации удобна для наблюдения — индицируются знаки 0 и 1, указывающие соответствующие уровни, и точка, индицирующая наличие импульсов.

Схема щупа приведена на рис. 171. На входе щупа включен резистор R1, предохраняющий его от перегрузок, и эмиттерные повторители VT1 и VT2, служащие для уменьшения нагрузки на проверяемую схему, и сдвигающие пороги переключения логических элементов DD1.1 и DD1.2. Дополнительный сдвиг достигается включением кремниевого диода VD1 и германиевого VD3.

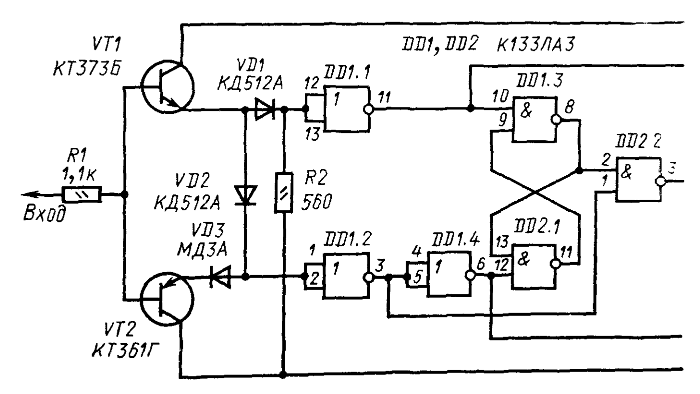



Рис. 171. Схема щупа

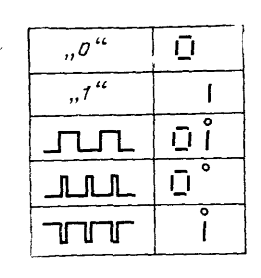


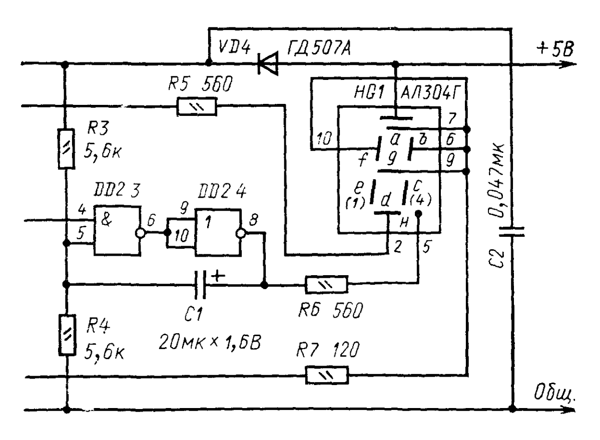

Рис. 172. Форма индикации щупа

В результате при входном напряжении выше 2,4 В элемент DD1.1 включается, и зажигается сегмент d семисегментного индикатора HG1, индицируется знак 1 (при боковом положении индикатора). При напряжении ниже 2,4 В элемент DD1.1 закрывается, сегмент d гаснет. При снижении входного напряжения ниже 0,4 В выключается нормально включенный элемент DD1.2, включается DD1.2 и зажигаются четыре верхних сегмента a, b, f, g индикатора, индицируется знак 0.

При наличии на входе щупа импульсов триггер на элементах DD2.1 и DD2.3 переключается в моменты достижения напряжения на входе пороговых величин (0,4 и 2,4 В). В момент перехода напряжения на входе щупа из состояния 1 в состояние 0 на входе схемы совпадения DD2.2 кратковременно появляются две лог. 1, элемент DD2.2 включается и короткий (порядка 70 нс) отрицательный импульс с его выхода запускает ждущий мультивибратор на элементах DD2.3 и DD2.4. Выходной сигнал мультивибратора вызывает свечение точки индикатора.

Если амплитуда входных импульсов ниже нормальной, триггер не переключается и точка индикатора не светится. Если частота импульсов не превышает 10 Гц, ждущий мультивибратор срабатывает на каждый импульс и вспыхивает точка индикатора. При частоте свыше 10 Гц мультивибратор срабатывает не на каждый импульс, а при частоте 20 Гц и более вспышки сливаются в непрерывное свечение. При входном сигнале, близком к меандру, одновременно с точкой индицируются знаки 0 и 1, а если скважность велика — лишь один из этих знаков (рис. 172).

В щупе можно применить транзисторы КТ361 и КТ373 с любыми буквенными индексами, возможно применение и других кремниевых высокочастотных транзисторов соответствующего типа проводимости. Диоды можно заменить на любые маломощные кремниевые (VD1 и VD2) и германиевые (VD3), микросхемы — на аналогичные серии К155.




с индикацией импульсов

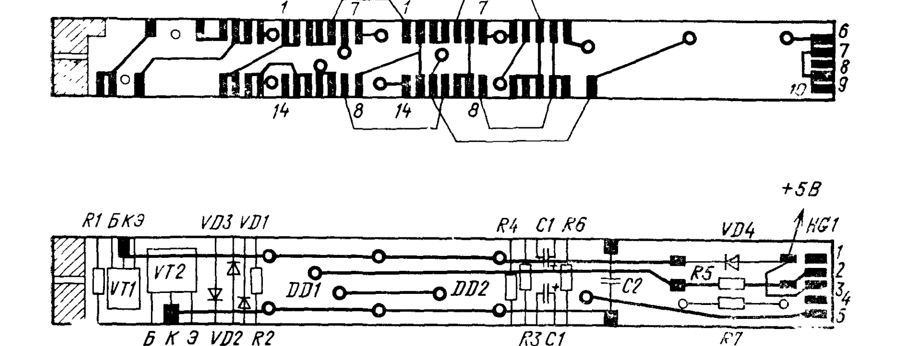


Рис. 173. Печатная плата щупа с индикацией импульсов

Семисегментный индикатор можно заменить на три светодиода, например: два АЛ102Б (1 и точка) и один АЛ102В (0). В этом случае следует подобрать резисторы R5—R7 для нормальной яркости свечения светодиодов. При индикации 0 будет гореть зеленый светодиод, при индикации 1 — красный, при меандре — три диода, при положительных импульсах — красный и зеленый, при отрицательных — два красных.

## Щуп-микроосциллограф

Описываемый ниже щуп может заменить осциллограф при проверке счетчиков, дешифраторов и других цифровых устройств. Он позволяет наблюдать временные диаграммы в таких устройствах в десяти тактах, поэтому его наиболее целесообразно применять при проверке декад и дешифраторов к ним.

Схема щупа приведена на рис. 174. Он содержит сдвигающий регистр на триггерах DD3—DD5.1, работающий в режиме кольцевого счетчика с коэффициентом пересчета 5. К выходу 6 триггера DD4.2 подключен вход триггера DD5.2, работающий в режиме деления частоты на 2. Выходные сигналы регистра подаются на аноды светодиодов, входящих в состав пятиэлементных матриц HL1 и HL2. На катоды матриц сигналы подаются с выходов элементов DD1.3 и DD1.4, управляемых триггером DD5.2, и через эмиттерный повторитель VT1 входным сигналом щупа.

Тактовые импульсы на щуп подаются через буферный элемент DD1.1, а сигнал синхронизации — через DD1.2 и дифференцирующую цепь на элементах микросхемы DD2.

Срабатывание по тактовому входу и входу синхронизации происходит по спадам входных импульсов.

Работу и использование щупа рассмотрим на примере проверки декады. В этом случае вход синхронизации подключается к прямому выходу последнего триггера декады, а тактовый вход — ко входу декады, если она срабатывает по спадам входных импульсов (например, использована микросхема К155ИЕ2 или декада построена на JK-триггерах). Если же декада срабатывает по фронтам импульсов (например, К155ИЕ6 или построена на D-триггерах), тактовый вход следует подключить к точке схемы, где сигнал инверсен по отношению к

Рис. 174. Щуп-микроосциллограф

сигналу на входе декады. Этой точкой может служить, например, прямой выход последнего триггера предыдущей декады.

При переходе декады из состояния 9 в состояние 0 спад на прямом выходе последнего триггера, продифференцировавшись в микросхеме DD2, установит триггер DD3.1 в состояние 1, остальные триггеры — в 0. Если при этом вход щупа будет подключен к точке схемы с уровнем лог. 1, включится элемент DD1.4 и загорится первый (левый по схеме) светодиод матрицы HL1. Спад тактового импульса, переводящий декаду в состояние 1, переключит в такое же состояние триггер DD3.2, триггер DD3.1 перейдет в состояние 0. Второй диод матрицы HL1 загорится или останется погашенным в зависимости от сигнала на входе щупа.

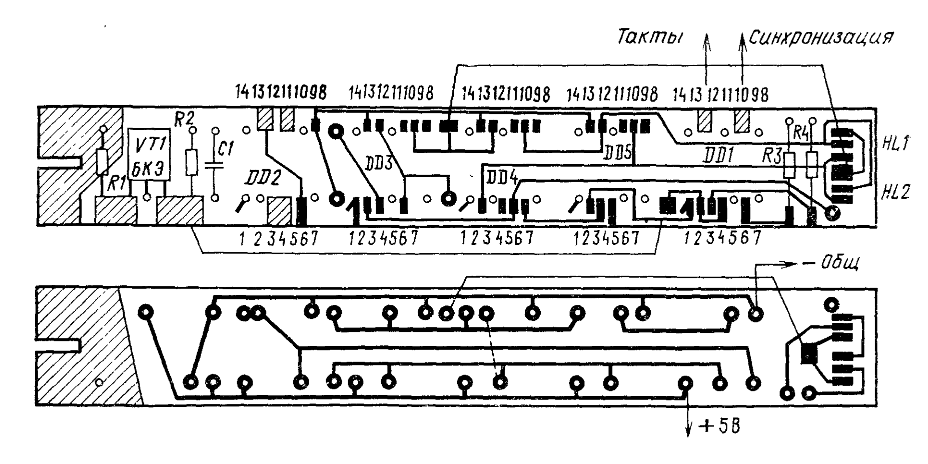



Рис. 175. Печатная плата щупа

Таким образом, за десять входных импульсов загорятся светодиоды, соответствующие тактам, в которых на входе щупа будет присутствовать лог. 1. Подключая щуп к различным точкам декады и выходам дешифратора, можно наблюдать временные диаграммы в этих точках и проверять их работу.

Конструктивно щуп выполнен на двусторонней печатной плате размером 12,5×95 мм, чертеж которой приведен на рис. 175. Игла щупа впаивается в паз, пропиленный в плате, плата помещена в цилиндрический корпус, изготовленный из алюминиевой трубки и закрытой крышкой из прозрачного органического стекла красного цвета.

Из корпуса выведены четыре провода МГТФ-0,14, снабженные на концах штыревыми контактами диаметром 1 мм от разъема ШР. На контакты одеты цветные хлорвиниловые трубки — красная и зеленая для питания +5 В и «Общ.» соответственно, синяя для входа синхронизации, желтая для тактового входа. Эти контакты впаиваются непосредственно в проверяемое устройство или вставляются в специально впаянные в плату гнезда от ответных частей разъемов.

При работе со щупом следует иметь в виду, что он не контролирует соответствия входных уровней нормам технических условий и в этом смысле не заменяет описанные выше щупы. Порог срабатывания щупа по сигнальному входу превышает порог срабатывания ТТЛ-микросхем на 0,7 В. Это не мешает проверке устройств с нормальными выходными уровнями, более того, повышенный порог позволяет проверять дешифраторы К155ИД1, выходной уровень логического нуля которых около 1,5 В (норма технических условий на этот уровень 2,4 В). Однако при их проверке, как и при проверке других дешифраторов, имеющих открытый коллекторный выход, необходимо использование дополнительного резистора, подключенного к источнику +5 В.

Щуп можно использовать для проверки счетчиков и других устройств, работающих с периодом не более десяти тактов, однако при любой проверке на его выходы обязательно должны подаваться тактовые импульсы и импульсы синхронизации.

## Заключение

Приведенное в данной книге описание принципов использования интегральных микросхем, конечно, не может претендовать на полноту. В книге не рассмотрены вопросы применения микросхем оперативных запоминающих устройств, ждущих мультивибраторов, регистров и дешифраторов специального применения. Быстро развиваются серии интегральных микросхем ТТЛ-серий с диодами Шотки (К530, К531, К533, К555), обладающие резко увеличенным быстродействием (К530, К531) или уменьшенной мощностью (К533, К555) по сравнению со стандартной серией К155. Однако многие описанные здесь общие принципы использования микросхем ТТЛ-серий и правила их применения позволяют распространить их и на новые интегральные микросхемы, а некоторые особенности их применения упомянуты в этой книге.

Автор надеется, что данная книга поможет многим радиолюбителям не только успешно повторить описанные конструкции, но и творчески подойти к самостоятельной разработке и изготовлению многих полезных и интересных цифровых устройств.

## Список литературы


1. Алексеев С. А. Применение микросхем серии К155. — Радио, 1977, № 10, с. 39—41; 1978, № 5, с. 37—38; 1982, № 2, с. 30—34, 1986, № 5, с. 28—30, № 6, с. 44—45, № 7, с. 32—34.
2. Алексеев С. А. Квазисенсорные переключатели на микросхемах. — Радио, 1984, № 3, с. 26—29.
3. Каштэлап И. К. Логические пробники. — Радио, 1980, № 3, с. 30. 1977, № 5, с. 28.
4. Ожегов А. С. Логические пробники на микросхеме. — Радио, 1977, № 5, с. 30.
5. Пузаков А. ПЗУ в спортивной аппаратуре. — Радио, 1982, № 1, с. 22—23.
6. Багдян В. Любительский дисплей. — Радио, 1982, № 5, с. 19—24.

# Содержание

Научно-популярное издание

СЕРГЕЙ АЛЕКСЕЕВИЧ БИРЮКОВ

**ЦИФРОВЫЕ УСТРОЙСТВА НА ИНТЕГРАЛЬНЫХ МИКРОСХЕМАХ**

Редактор И. Н. Суслова
Художественный редактор Н. С. Шеин
Технический редактор И. Л. Ткаченко
Корректор Т. Л. Дземидович

**ИБ № 1487**

Сдано в набор 05.06.86 Подписано в печать 24.10.86
Т-17578 Формат 60×90/16 Бумага типогр. № 1 Гарнитура литературная
Печать высокая Усл. печ. л. 9,5 Усл. кр.-отт. 9,75 Уч.-изд. л. 11,73 Тираж 150 000 экз.
(1-й завод: 1—40 000 экз.) Изд. № 21702 Зак. № 77 Ценна 90 к.

Издательство «Радио и связь». 101000 Москва, Почтамт, а/я 693
Московская типография № 5 ВГО «Союзучетиздат». 101000 Москва, ул. Кирова, д. 40

90 к.




# Цифровые устройства на интегральных микросхемах

Издательство «Радио и связь»